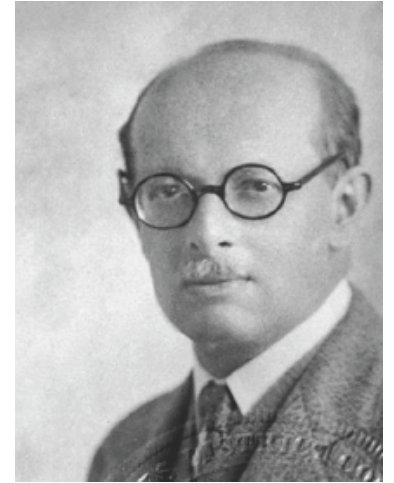


## EL TRANSISTOR DE EFECTO DE CAMPO

\* En 1925 el físico austrohúngaro **Julius Edgar Lilienfeld** desarrolló en forma teórica la estructura y funcionamiento de los **Transistores de Efecto de Campo, (FET)** e inclusive introdujo patentes, pero no era posible fabricar este dispositivo en aquella época.



\* En 1948, Walter Brattain y John Bardeen, dos de los desarrolladores del transistor bipolar en los laboratorios de la Bell Telephone Company, patentaron el **Transistor de contacto de punto**, mientras que los alemanes Herbert Mataré y Heinrich Welker, que trabajaban en una compañía francesa subsidiaria de la Westinghouse realizaron un desarrollo similar y lo pusieron en producción.

\* En 1951 William Shockley solicitó la primera patente de lo que denominó el **Transistor de Efecto de Campo**.

\* En 1952 George Clement Dacey e Ian Ross, también de los laboratorios de la Bell Telephone Company tuvieron éxito al fabricar este primer dispositivo, conocido como **JFET, Transistor de Efecto de Campo de Juntura**, con una estructura similar a la de los dispositivos actuales.

\* En 1959, Dawon Kahng y Martin M. Atalla, también en los Laboratorios Bell, inventaron **el Transistor de Efecto de Campo Metal-Oxido-Semiconductor MOSFET**, (también llamado IGFET), como un avance y mejora sobre el diseño del transistor FET patentado.

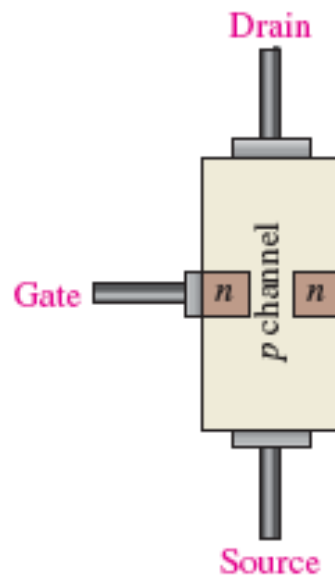
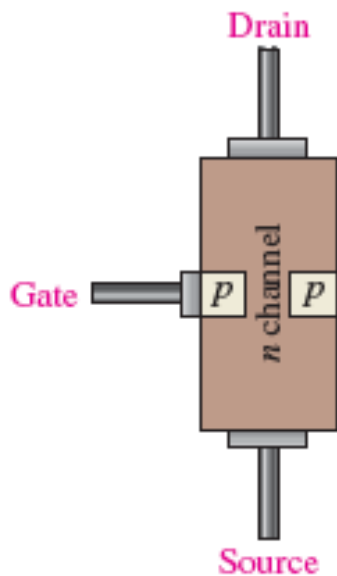
\* El nombre de **Transistor de Efecto de Campo** se debe a la región de vaciamiento que se forma en el canal del FET cuando se aplica voltaje en uno de sus terminales.

\* El funcionamiento de los **FETs** se basa en el movimiento de un solo tipo de portadores, mientras que en los **BJT** participan los dos tipos de portadores en cada configuración.

\* Actualmente la tecnología **CMOS**, una variante de los **MOSFET**, es la más utilizada en los diseños de circuitos integrados, debido a su alta velocidad de conmutación.

## EL TRANSISTOR JFET

\* El **Transistor de Efecto de Campo de Juntura, JFET**, es un tipo de FET que opera con una **juntura pn** polarizada en inverso para controlar la corriente que circula por lo que se denomina **el canal** de transistor.



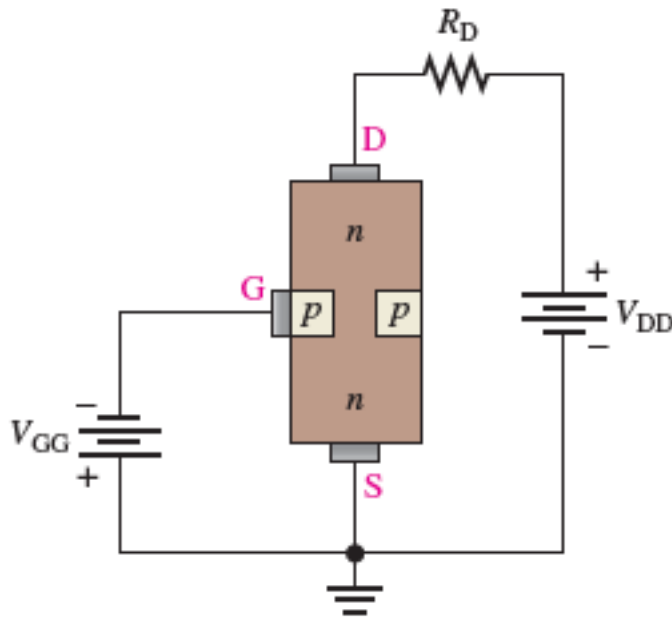
\* Dependiendo de su estructura, hay JFETS **canal n** y JFETS **canal p**.

\* Los FETs son dispositivos de tres terminales, identificados como **Source** (Fuente o Surtidor), **Drain** (Drenador) y **Gate** (puerta o compuerta).

\* Se toma un cristal base dopado como **tipo n** o **tipo p**, y se difunden impurezas del otro tipo en el área adecuada para crear el canal.

\* Los terminales se conectan como está indicado en la figura.

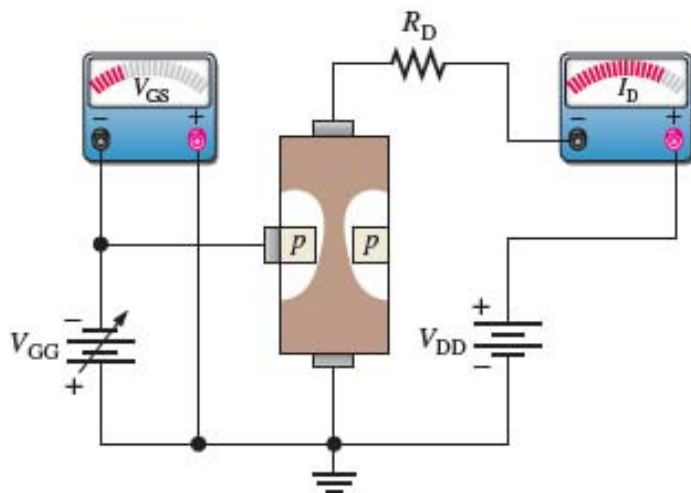
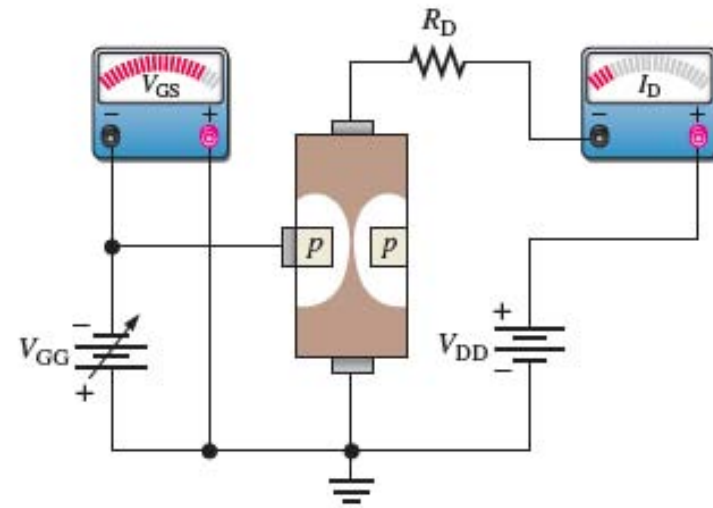
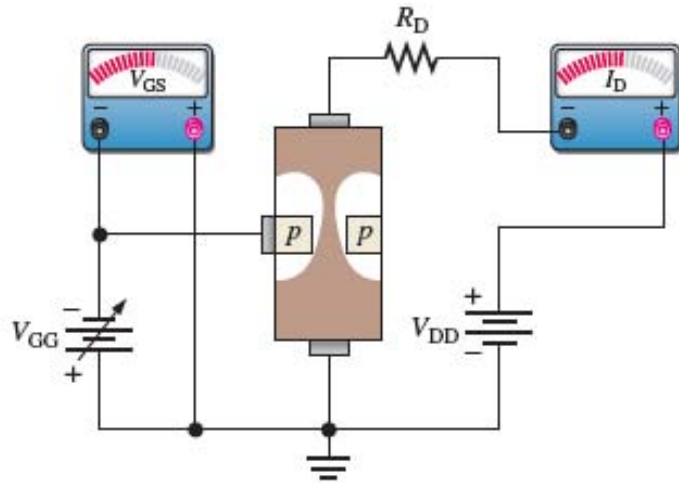
## FUNCIONAMIENTO BÁSICO DEL JFET



\* A un JFET canal n se le aplica un circuito con una fuente de voltaje positiva entre Drain y Source y una fuente negativa entre Gate y Source.

\* La juntura pn Gate-Source siempre tiene que estar polarizada en reverso. Esto produce una región de vaciamiento en la juntura, que se extiende al canal, disminuyendo el ancho del canal y por lo tanto aumentando su resistencia.

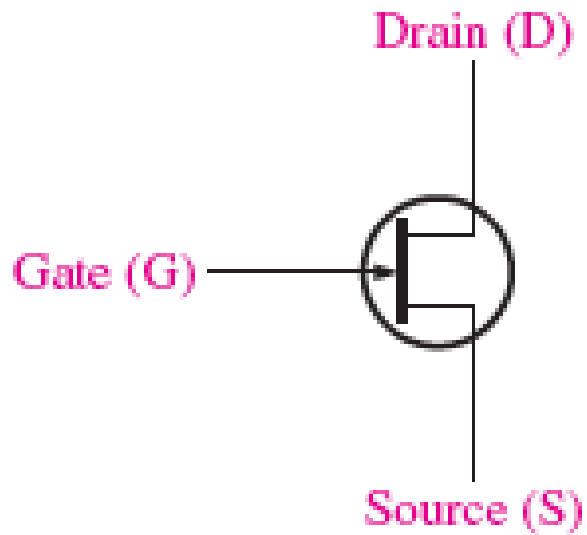
\* Se puede controlar la corriente que circula por el dispositivo variando el voltaje aplicado entre Gate y Source.



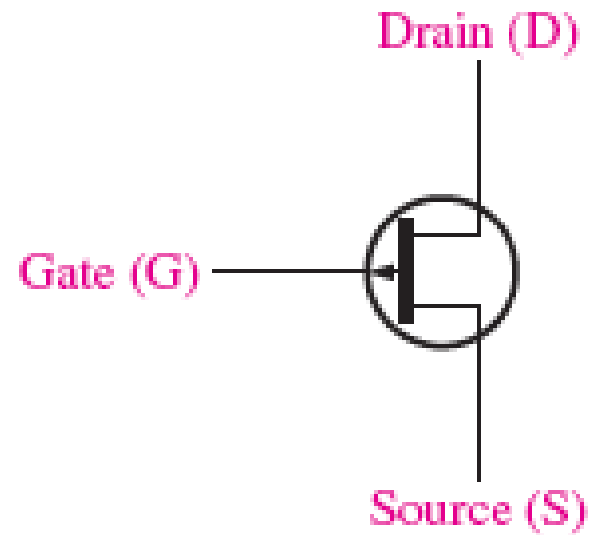
\* La zona blanca es la región de vaciamiento.

\* Es mayor hacia el Drain porque el voltaje reverso entre Gate y Drain es mayor que entre Gate y Source.

## SÍMBOLOS PARA EL JFET CANAL N Y CANAL P

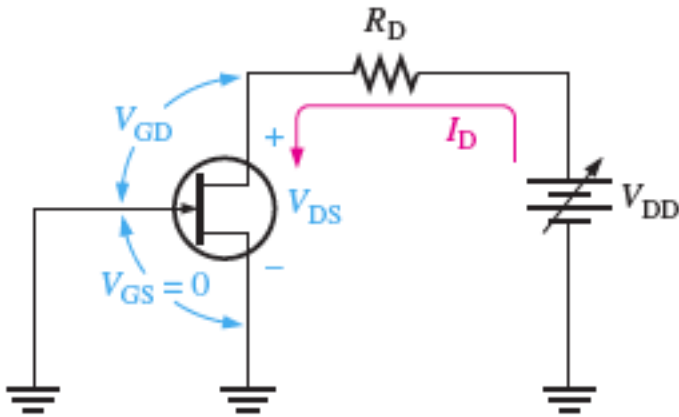


CANAL N

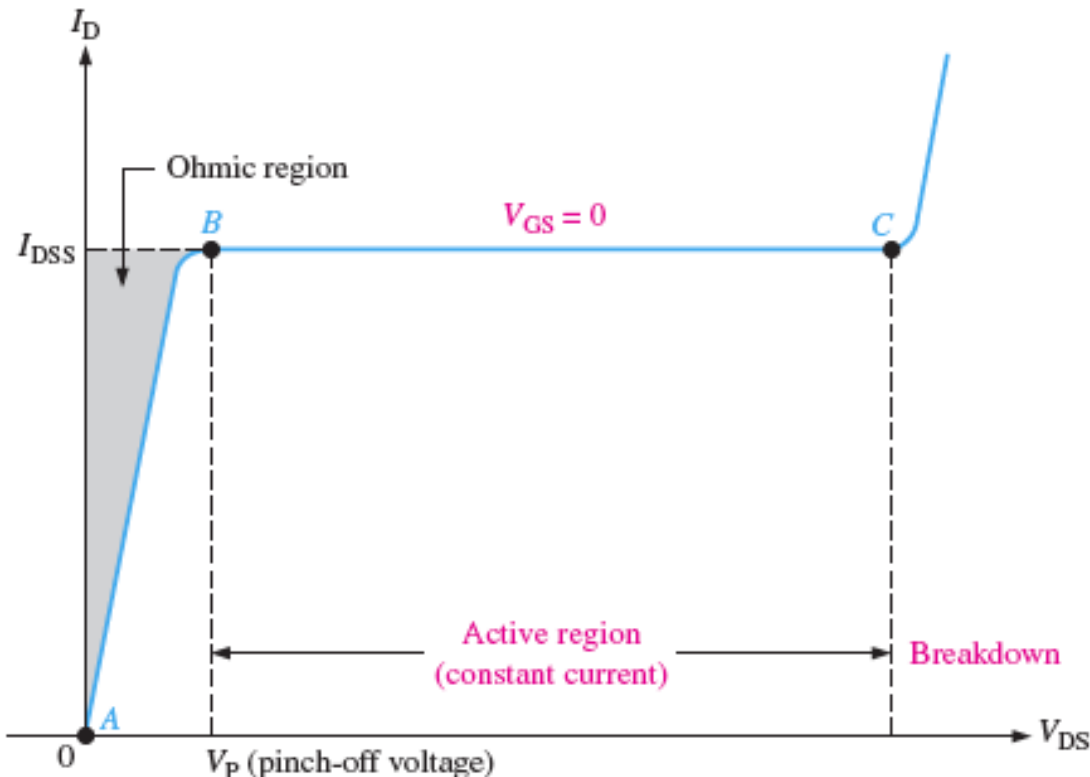


CANAL P

## CURVA CARACTERÍSTICA DE DRAIN



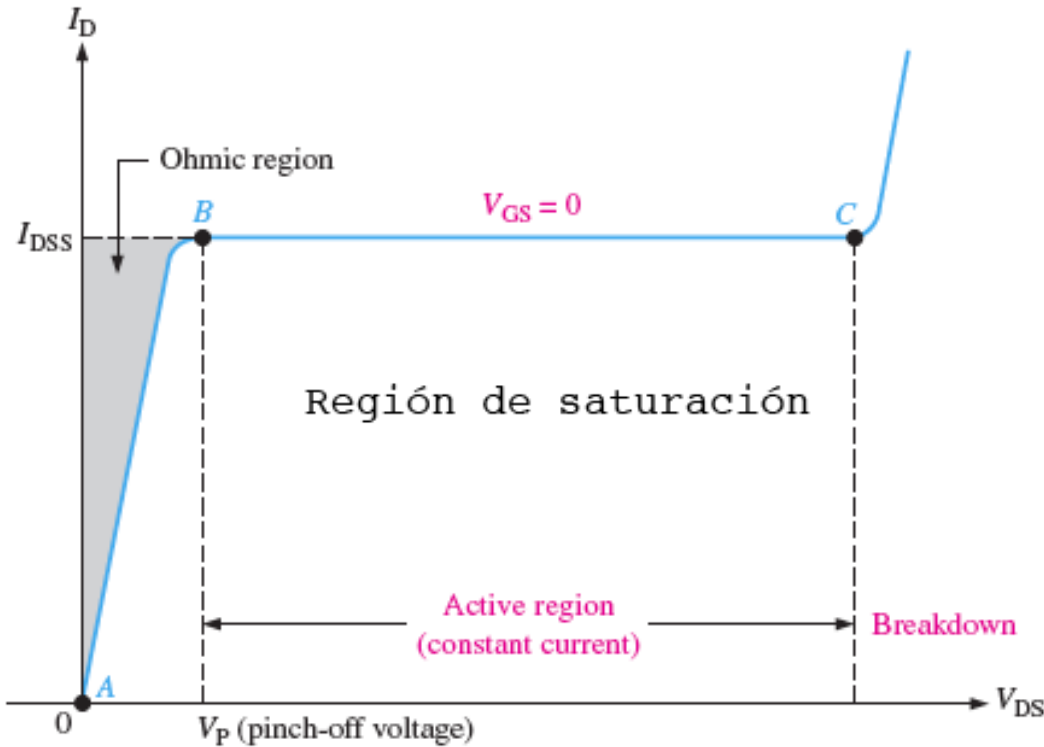
- \* En el circuito,  $V_{GS} = 0$ .
- \* Se aplica  $V_{DD}$  positiva y circula  $I_D$
- \* Al aumentar  $V_{DS}$  aumenta  $I_D$  proporcionalmente entre los puntos A y B de la gráfica.



\* En esta zona la resistencia del canal es constante y la zona de vaciamiento no tiene un efecto significativo.

\* Esta es la región óhmica, donde  $V_{DS}$  e  $I_D$  están relacionadas por la Ley de Ohm.

## VOLTAJE DE PINCH-OFF



\* A medida que aumenta  $V_{DS}$ , la juntura entre Gate y Drain está polarizada en inverso y va creciendo la zona de vaciamiento.

\* En el punto B se produce el fenómeno de **pinch-off**, y a partir de ese voltaje  $V_P$  la corriente  $I_D$  es constante ( $I_{DSS}$ ) aunque aumente el voltaje  $V_{DS}$ .

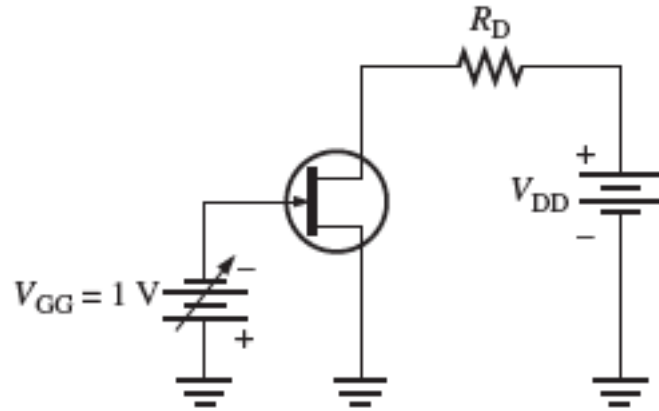
\*  $I_{DSS}$  es la corriente de Drain máxima que puede circular por un

JFET independientemente del circuito externo.

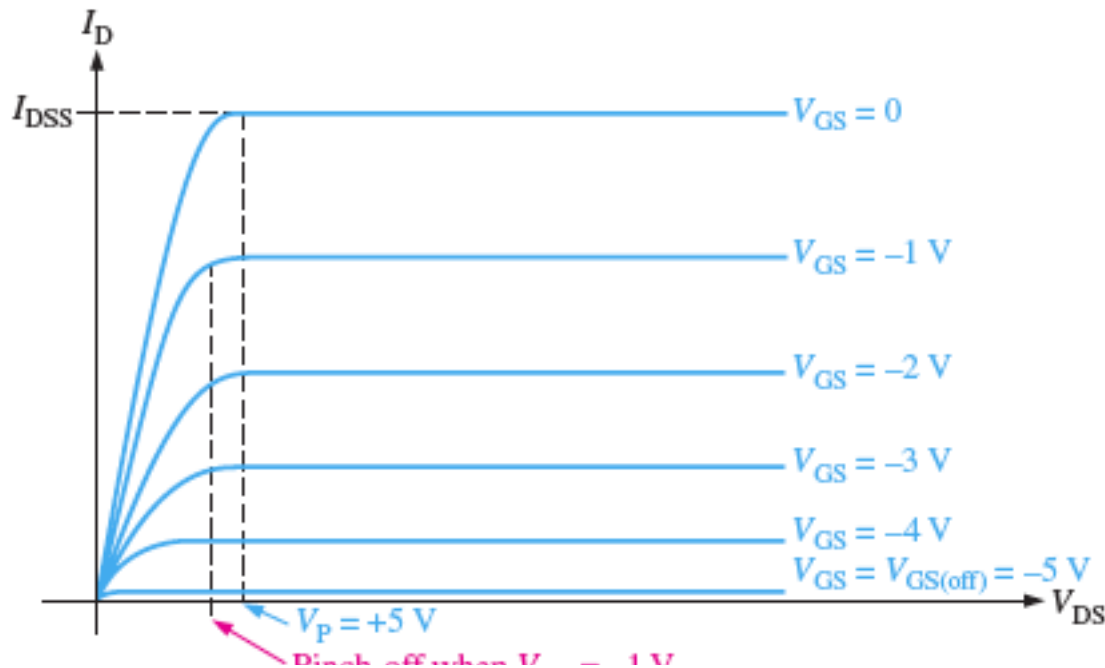
\* En el punto C se produce el fenómeno de ruptura (breakdown), que puede causar daños irreversibles en el dispositivo.



## CONTROL DE $I_D$ MEDIANTE AJUSTE DE $V_{GS}$



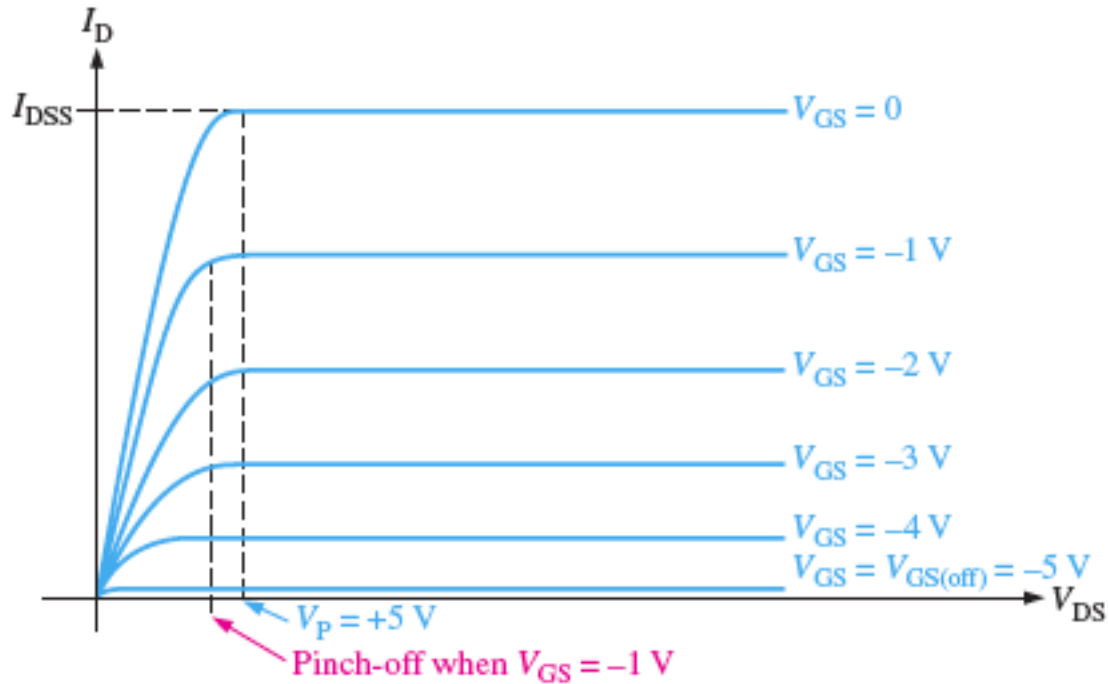
\* Si se aplican diferentes voltajes negativos entre Gate y Source, se obtiene una curva característica de  $I_D$  vs  $V_{DS}$  para cada uno de ellos.



\* En cada curva el fenómeno de pinch-off ocurre para un valor  $V_{DS}$  diferente, menor que  $V_P$ .

\* El voltaje  $V_{GS}$  controla la corriente  $I_D$ .

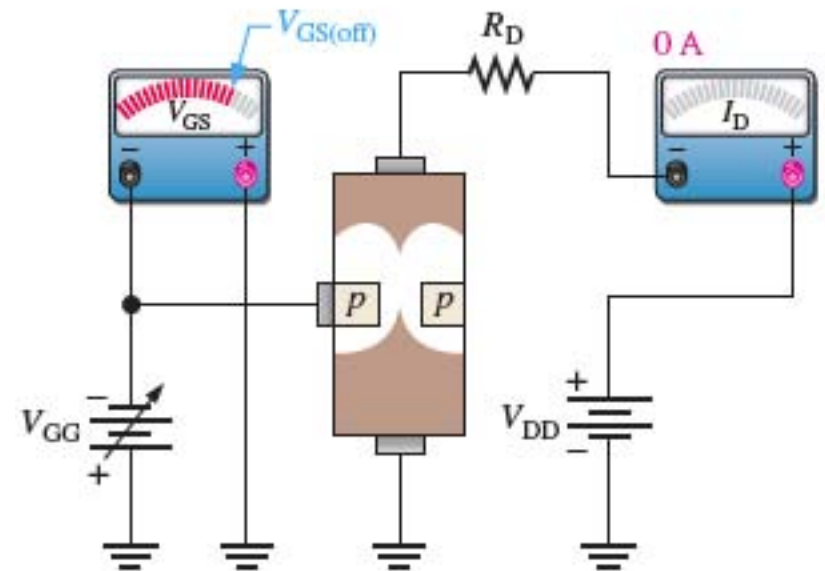
## VOLTAJE DE CORTE $V_{GS(off)}$



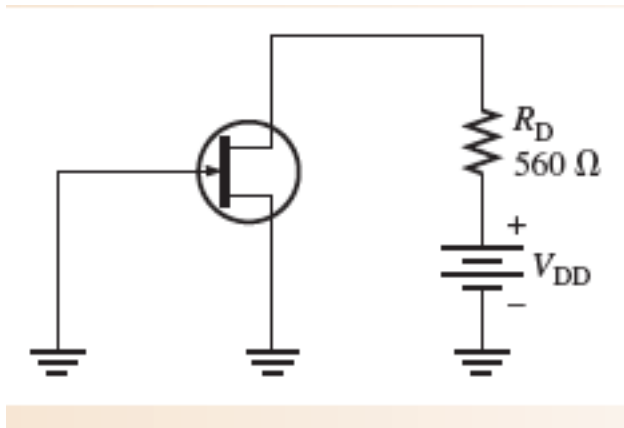
La operación de un JFET canal p es igual a la de un canal n excepto porque  $V_{DD}$  es negativa y  $V_{GS}$  positiva.

\* El voltaje de corte (Cutoff), identificado como  $V_{GS(off)}$  es el voltaje  $V_{GS}$  para el cual la corriente  $I_D$  se hace cero.

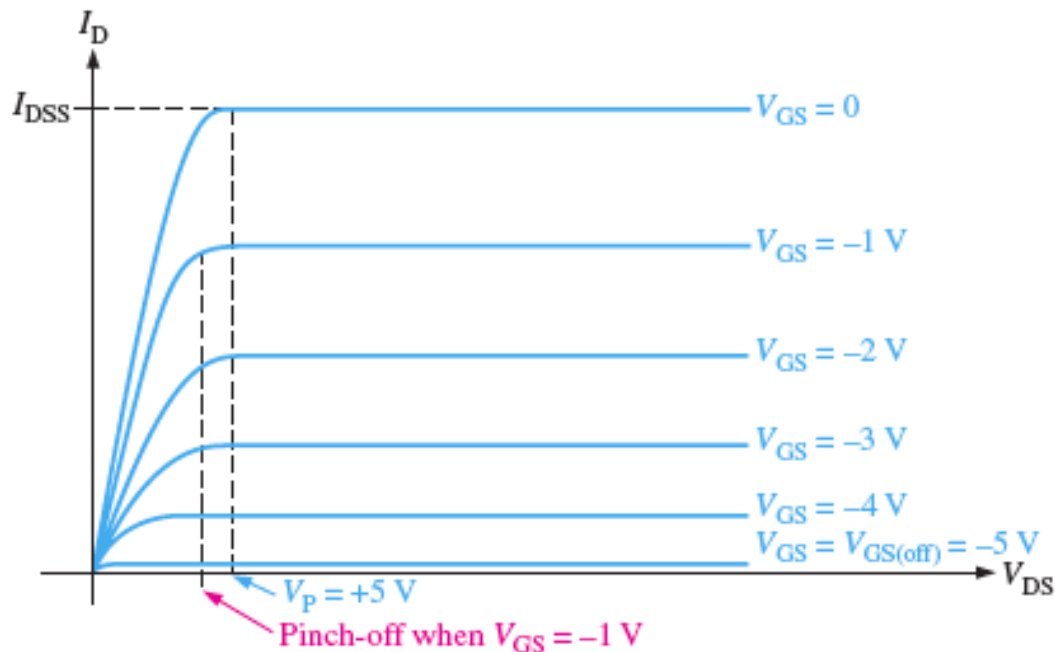
\* Está dado por  $V_{GS(off)} = -V_P$



## EJERCICIO



Para el circuito mostrado  $V_{GS(off)} = -4V$ ,  $I_{DSS} = 12mA$ .  
 Determine el valor de  $V_{DD}$  requerido para colocar al dispositivo en la región de corriente constante cuando  $V_{GS} = 0$ .



$$V_{GS(off)} = -4 \text{ V}, V_p = 4 \text{ V}.$$

$$V_{DS} = V_p = 4 \text{ V}$$

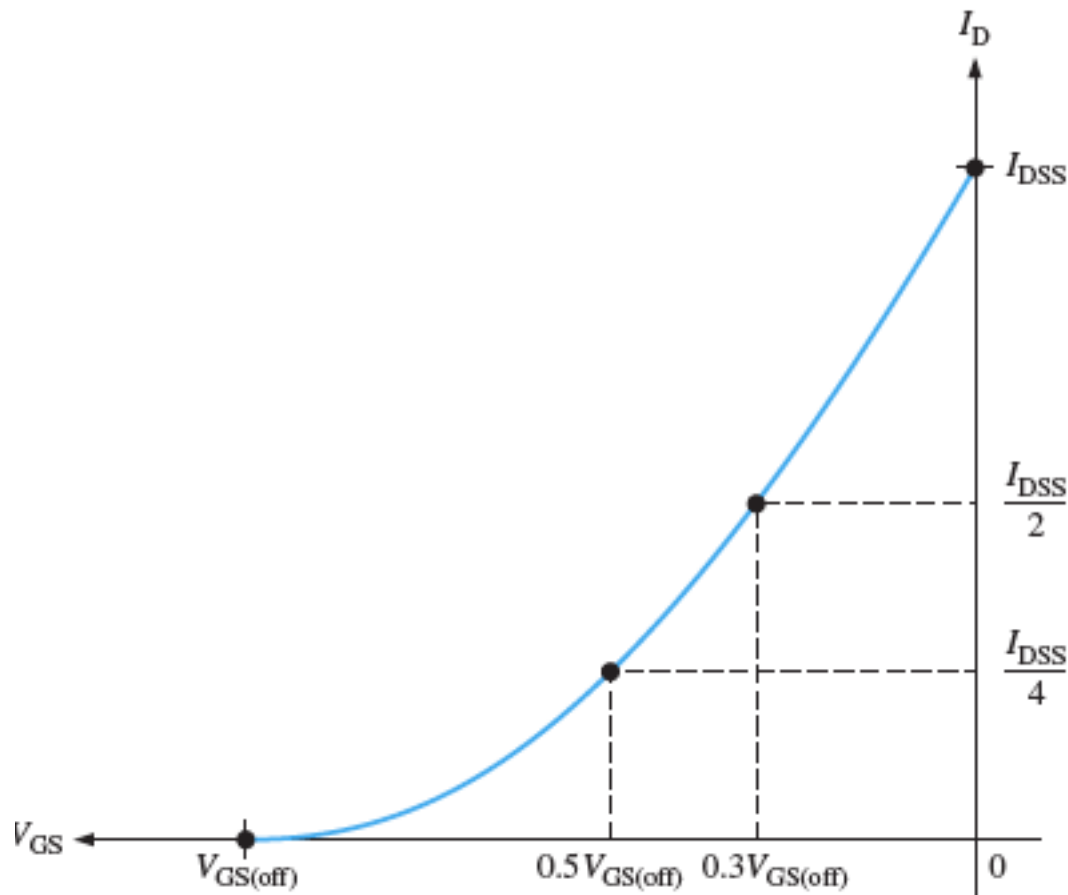
$$I_D = I_{DSS} = 12 \text{ mA}$$

$$V_{R_D} = I_D R_D = (12 \text{ mA})(560 \Omega) = 6.72 \text{ V}$$

$$V_{DD} = V_{DS} + V_{R_D} = 4 \text{ V} + 6.72 \text{ V} = 10.7 \text{ V}$$

## CARACTERÍSTICA DE TRANSFERENCIA DEL JFET

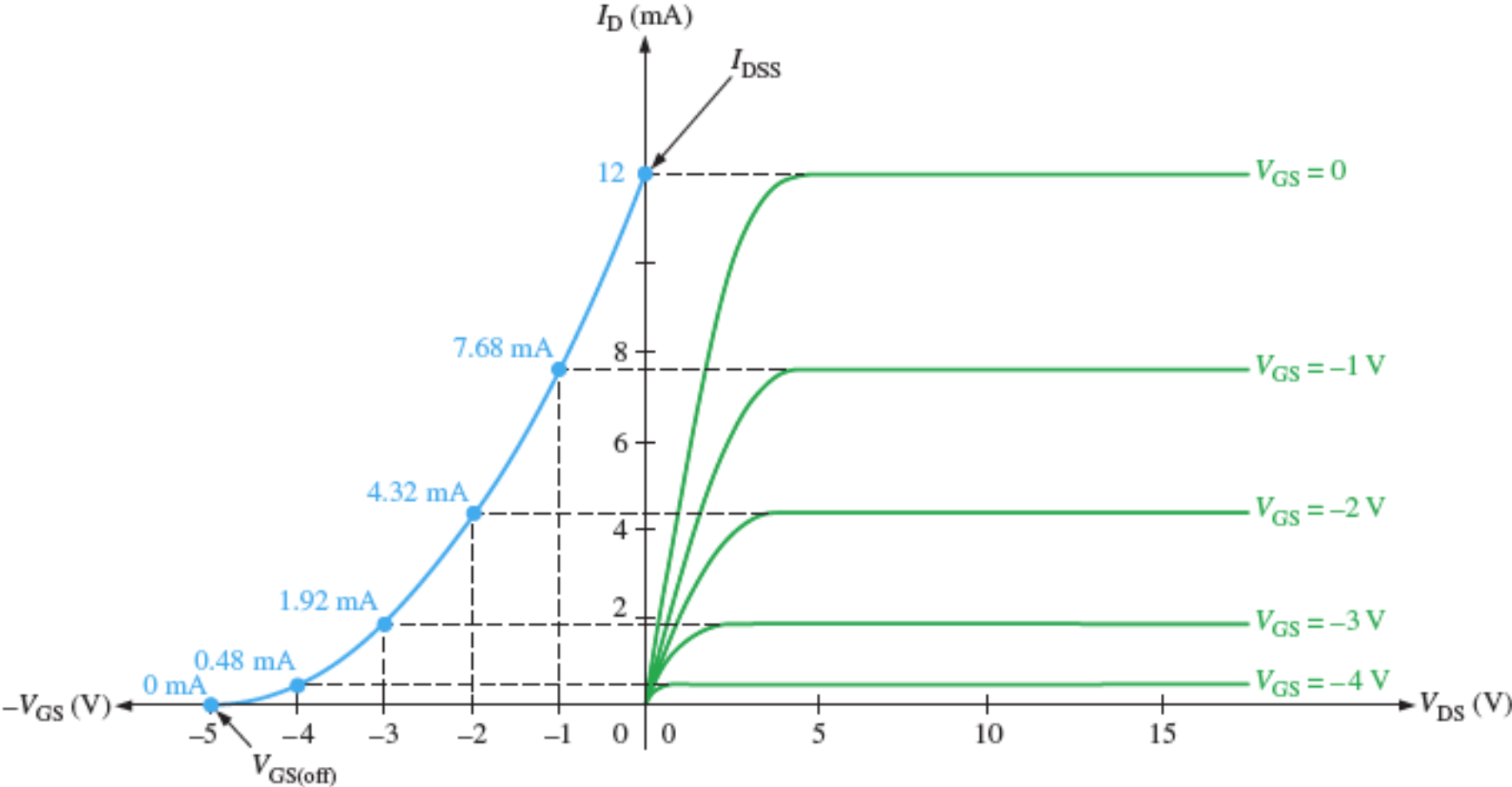
La característica de transferencia del JFET presenta la relación entre la variable de control  $V_{GS}$  y la variable controlada  $I_D$ . Esta gráfica se denomina también curva de transconductancia.



La curva de transferencia del JFET se puede expresar como:

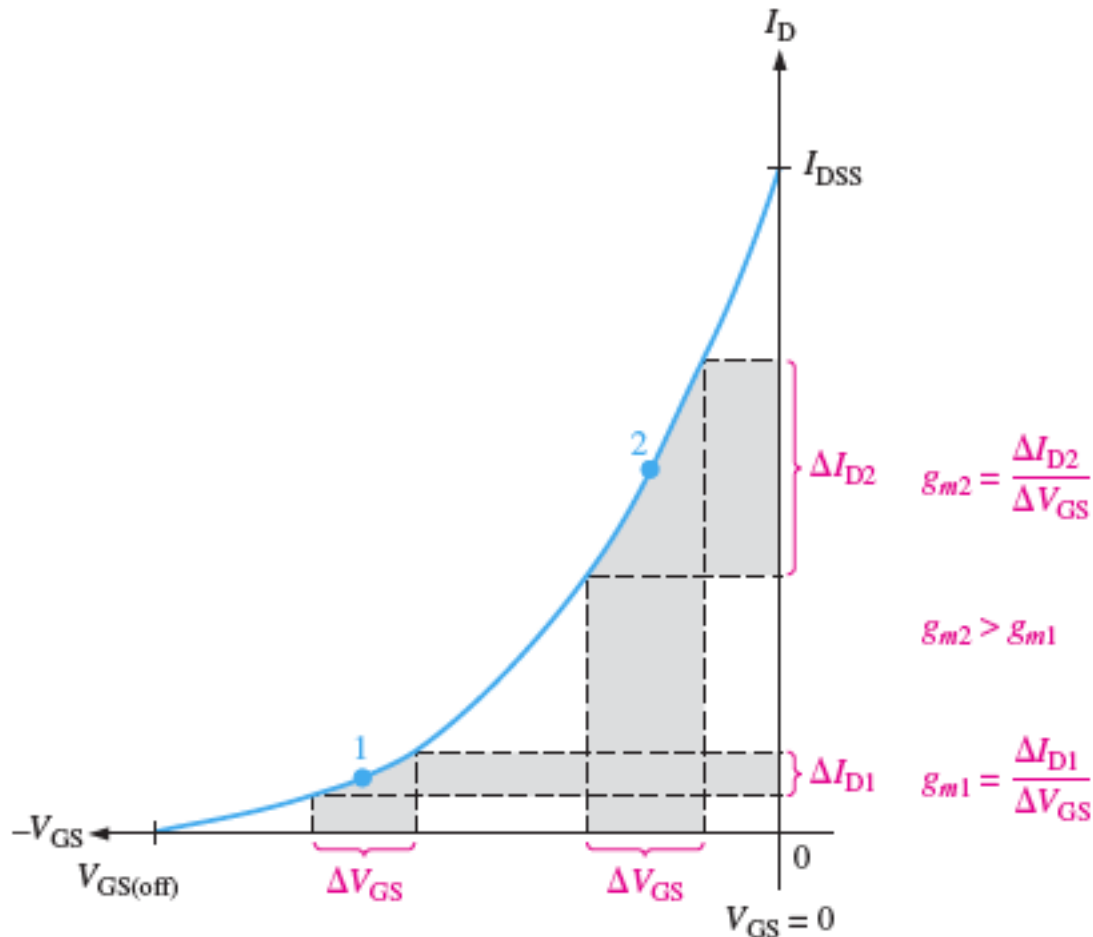
$$I_D \cong I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

# PRESENTACIÓN DE AMBAS CURVAS



## TRANSCONDUCTANCIA DIRECTA DEL JFET

La transconductancia directa  $g_m$  es un parámetro fundamental para realizar el análisis en AC de este dispositivo. Se define como la variación de la corriente  $I_D$  ante la variación del voltaje  $V_{GS}$  para un valor constante de  $V_{DS}$ .



$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

$g_{m0}$  es el valor para  $V_{GS}=0$

$$g_m = g_{m0} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)$$

$$g_{m0} = \frac{2I_{DSS}}{|V_{GS(off)}|}$$

## RESISTENCIA DE ENTRADA

\* El JFET opera con la juntura Gate-Source polarizada en inverso, lo cual hace que la resistencia de entrada al Gate sea muy elevada.

\* Esta es una de las ventajas de los FETs sobre los BJTs, ya que la resistencia de entrada por la juntura Base-Emisor del BJT está polarizada en directo y la resistencia de entrada por la base es  $r_{\pi}$ .

\* El fabricante acostumbra a especificar la corriente reversa de Gate como  $I_{GSS}$  para un valor de  $V_{GS}$  específico. La resistencia de entrada esta dada por

$$R_{IN} = \left| \frac{V_{GS}}{I_{GSS}} \right|$$

\* Valores típicos:  $I_{GSS} = -1,0\text{nA}$  para  $V_{GS} = -15\text{V @}25^{\circ}\text{C}$ .  $I_{GSS}$  aumenta con la temperatura. Para el valor dado,  $R_{IN} = 15.000\text{ M}\Omega$

## CAPACITANCIA DE ENTRADA

- \* La capacitancia de entrada se debe igualmente a que el JFET opera con la juntura Gate-Source polarizada en inverso.
- \* El valor de esta capacitancia depende del voltaje inverso aplicado a la juntura.
- \* El fabricante acostumbra a especificar el valor de esta capacitancia,  $C_{iSS}$  para un valor de  $V_{GS}$  específico. Por ejemplo,  $C_{iSS} = 7 \text{ pF}$  para un valor de  $V_{GS} = 0$ .



## RESISTENCIA AC ENTRE DRAIN Y SOURCE

\* En la región de saturación, las gráficas muestran que la corriente  $I_D$  es básicamente constante, aunque varíe el voltaje  $V_{DS}$ . Sin embargo cuando  $V_{DS}$  varía significativamente, se produce un ligero incremento en la corriente  $I_D$  (similar al efecto Early estudiado en los BJT).

\* La variación de  $V_{DS}$  frente a variaciones de  $I_D$  se define como la resistencia **drain-source en AC del dispositivo**, identificada como  $r_{ds}$ .

$$r'_{ds} = \frac{\Delta V_{DS}}{\Delta I_D}$$

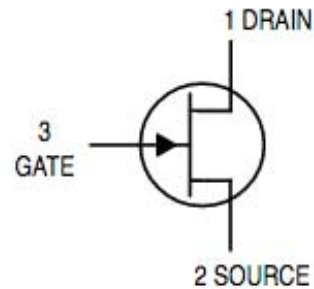
\* El fabricante acostumbra a especificar  $g_{os}$  o  $y_{os}$  (el inverso de  $r_{ds}$ ) para  $V_{GS} = 0$ .

# ESPECIFICACIONES PRESENTADAS POR LOS FABRICANTES DE JFETS (DATASHEETS)

**MOTOROLA**  
SEMICONDUCTOR TECHNICAL DATA

Order this document  
by 2N5457/D

## JFETs — General Purpose N-Channel — Depletion



### 2N5457

\*Motorola Preferred Device

### MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	$V_{DS}$	25	Vdc
Drain-Gate Voltage	$V_{DG}$	25	Vdc
Reverse Gate-Source Voltage	$V_{GSR}$	-25	Vdc
Gate Current	$I_G$	10	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	310 2.82	mW mW/ $^\circ\text{C}$
Junction Temperature Range	$T_J$	125	$^\circ\text{C}$
Storage Channel Temperature Range	$T_{stg}$	-65 to +150	$^\circ\text{C}$



CASE 29-04, STYLE 5  
TO-92 (TO-226AA)

**ELECTRICAL CHARACTERISTICS** ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
<b>OFF CHARACTERISTICS</b>					
Gate–Source Breakdown Voltage ( $I_G = -10\ \mu\text{A}_{dc}$ , $V_{DS} = 0$ )	$V_{(BR)GSS}$	-25	—	—	Vdc
Gate Reverse Current ( $V_{GS} = -15\ \text{V}_{dc}$ , $V_{DS} = 0$ ) ( $V_{GS} = -15\ \text{V}_{dc}$ , $V_{DS} = 0$ , $T_A = 100^\circ\text{C}$ )	$I_{GSS}$	— —	— —	-1.0 -200	nA <sub>dc</sub>
Gate–Source Cutoff Voltage ( $V_{DS} = 15\ \text{V}_{dc}$ , $I_D = 10\ \text{nA}_{dc}$ )	$V_{GS(off)}$	-0.5	—	-6.0	Vdc
Gate–Source Voltage ( $V_{DS} = 15\ \text{V}_{dc}$ , $I_D = 100\ \mu\text{A}_{dc}$ )	$V_{GS}$	—	-2.5	—	Vdc
<b>ON CHARACTERISTICS</b>					
Zero–Gate–Voltage Drain Current (1) ( $V_{DS} = 15\ \text{V}_{dc}$ , $V_{GS} = 0$ )	$I_{DSS}$	1.0	3.0	5.0	mA <sub>dc</sub>
<b>SMALL–SIGNAL CHARACTERISTICS</b>					
Forward Transfer Admittance Common Source (1) ( $V_{DS} = 15\ \text{V}_{dc}$ , $V_{GS} = 0$ , $f = 1.0\ \text{kHz}$ )	$ y_{fs} $	1000	—	5000	$\mu\text{mhos}$
Output Admittance Common Source (1) ( $V_{DS} = 15\ \text{V}_{dc}$ , $V_{GS} = 0$ , $f = 1.0\ \text{kHz}$ )	$ y_{os} $	—	10	50	$\mu\text{mhos}$
Input Capacitance ( $V_{DS} = 15\ \text{V}_{dc}$ , $V_{GS} = 0$ , $f = 1.0\ \text{MHz}$ )	$C_{iss}$	—	4.5	7.0	pF
Reverse Transfer Capacitance ( $V_{DS} = 15\ \text{V}_{dc}$ , $V_{GS} = 0$ , $f = 1.0\ \text{MHz}$ )	$C_{rss}$	—	1.5	3.0	pF

TYPICAL CHARACTERISTICS

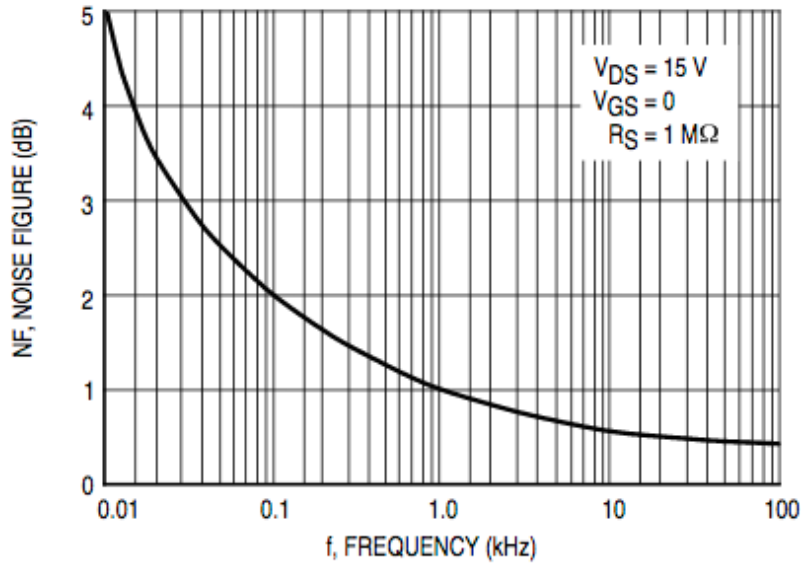


Figure 1. Noise Figure versus Frequency

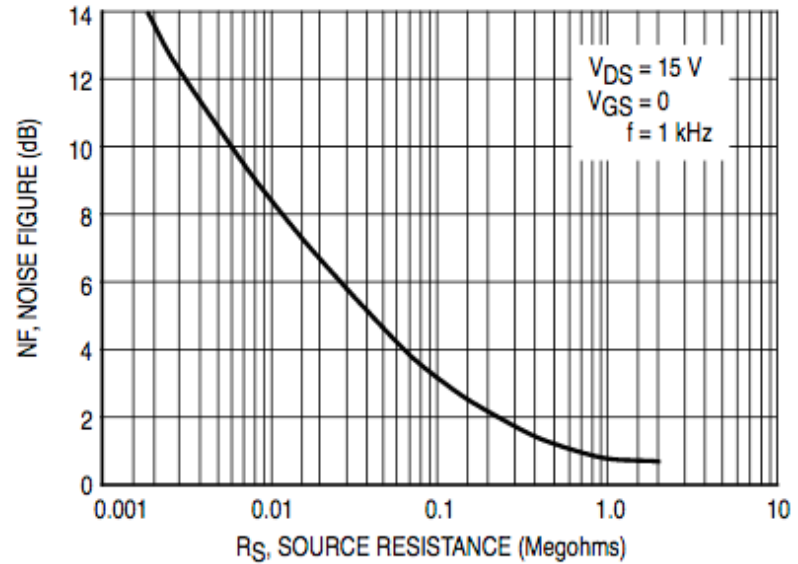


Figure 2. Noise Figure versus Source Resistance

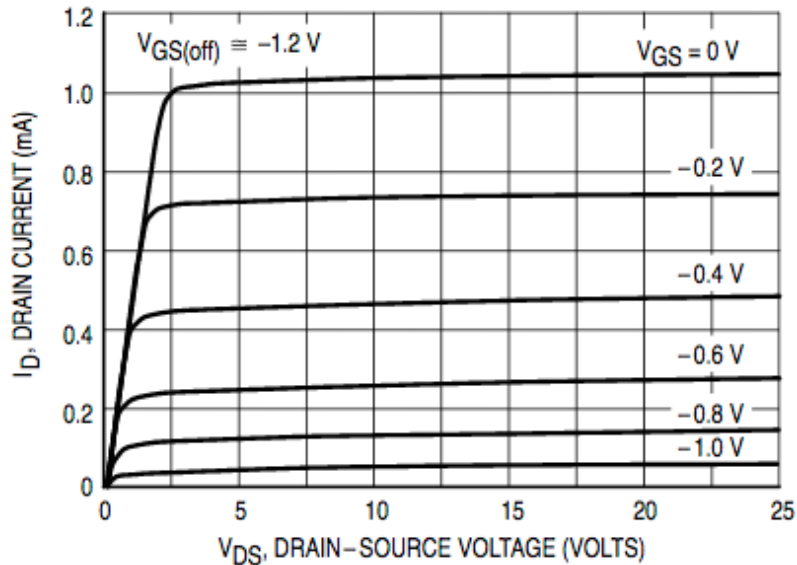


Figure 3. Typical Drain Characteristics

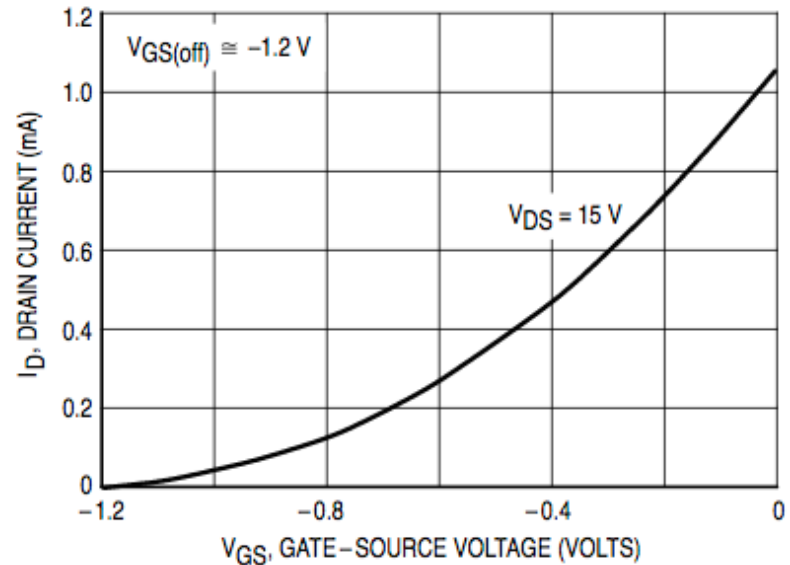


Figure 4. Common Source Transfer Characteristic

TYPICAL CHARACTERISTICS

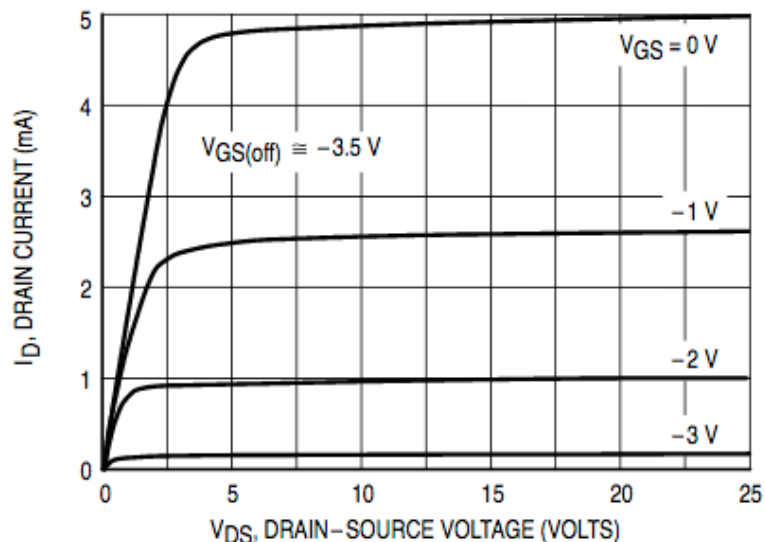


Figure 5. Typical Drain Characteristics

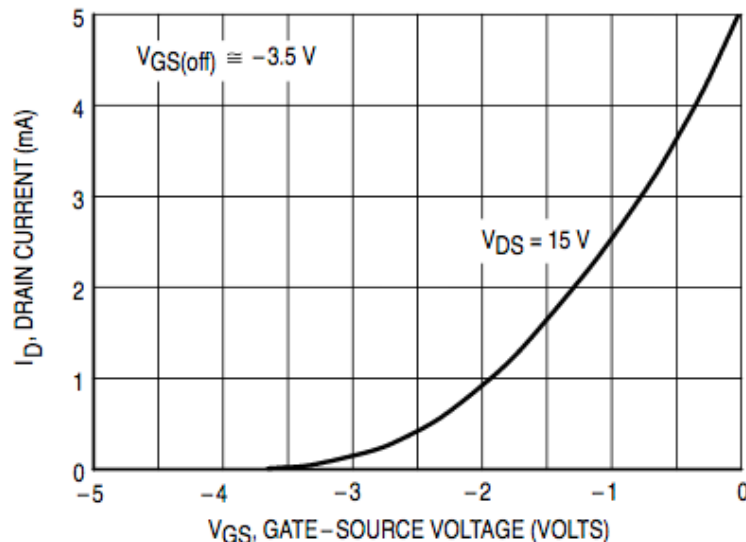


Figure 6. Common Source Transfer Characteristics

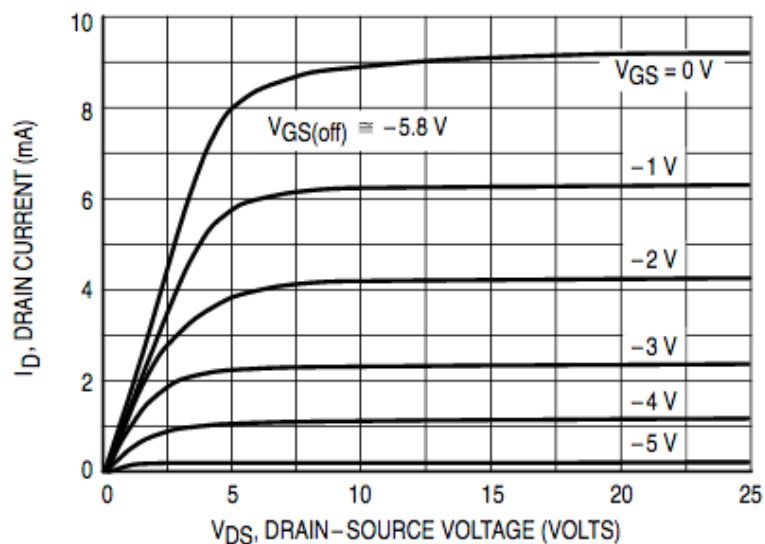


Figure 7. Typical Drain Characteristics

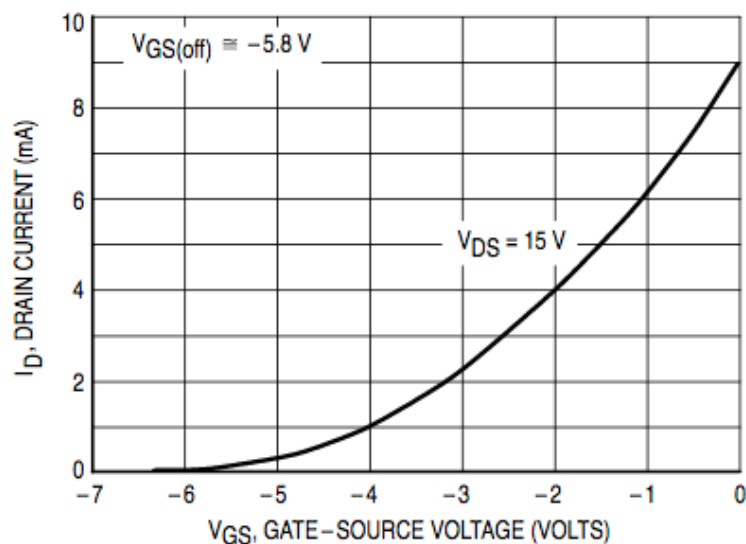
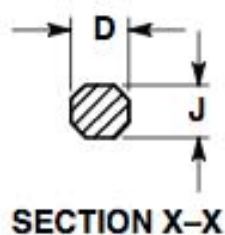
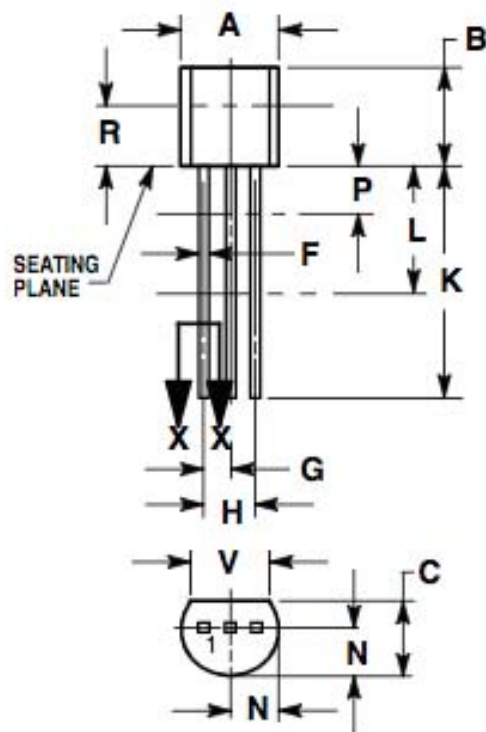


Figure 8. Common Source Transfer Characteristics

## PACKAGE DIMENSIONS



## NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED.
4. DIMENSION F APPLIES BETWEEN P AND L. DIMENSION D AND J APPLY BETWEEN L AND K. MINIMUM LEAD DIMENSION IS UNCONTROLLED IN P AND BEYOND DIMENSION K MINIMUM.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.205	4.45	5.20
B	0.170	0.210	4.32	5.33
C	0.125	0.165	3.18	4.19
D	0.016	0.022	0.41	0.55
F	0.016	0.019	0.41	0.48
G	0.045	0.055	1.15	1.39
H	0.095	0.105	2.42	2.66
J	0.015	0.020	0.39	0.50
K	0.500	—	12.70	—
L	0.250	—	6.35	—
N	0.080	0.105	2.04	2.66
P	—	0.100	—	2.54
R	0.115	—	2.93	—
V	0.135	—	3.43	—

**CASE 029-04**  
**(TO-226AA)**  
**ISSUE AD**

## STYLE 5:

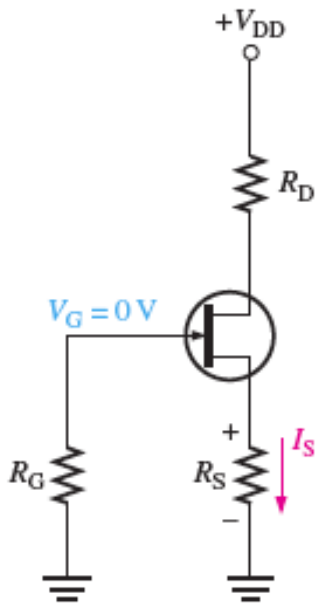
- PIN 1. DRAIN
- SOURCE
- GATE

## POLARIZACIÓN DEL JFET - AUTOPOLARIZACIÓN

\* La autopolarización es la forma mas común de polarización de los JFETs.

\* La juntura Gate-Source debe estar polarizada en reverso, por lo que para un JFET canal n el voltaje  $V_{GS}$  debe ser negativo.

\* El Gate se conecta a tierra a través de una resistencia de valor muy elevado. La corriente por la resistencia es nula y  $V_G = 0$ . Entonces:

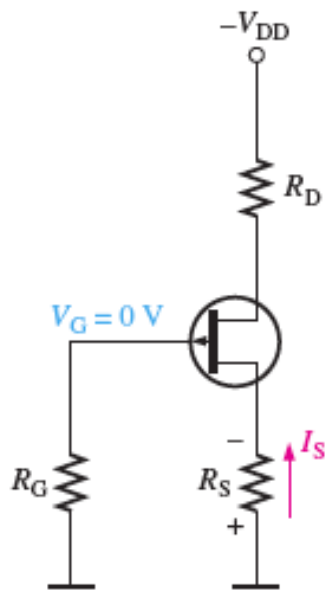


$$V_{GS} = V_G - V_S = 0 - I_D R_S = -I_D R_S$$

$$V_D = V_{DD} - I_D R_D \quad V_{DS} = V_D - V_S = V_{DD} - I_D (R_D + R_S)$$

\* Para un JFET canal p:

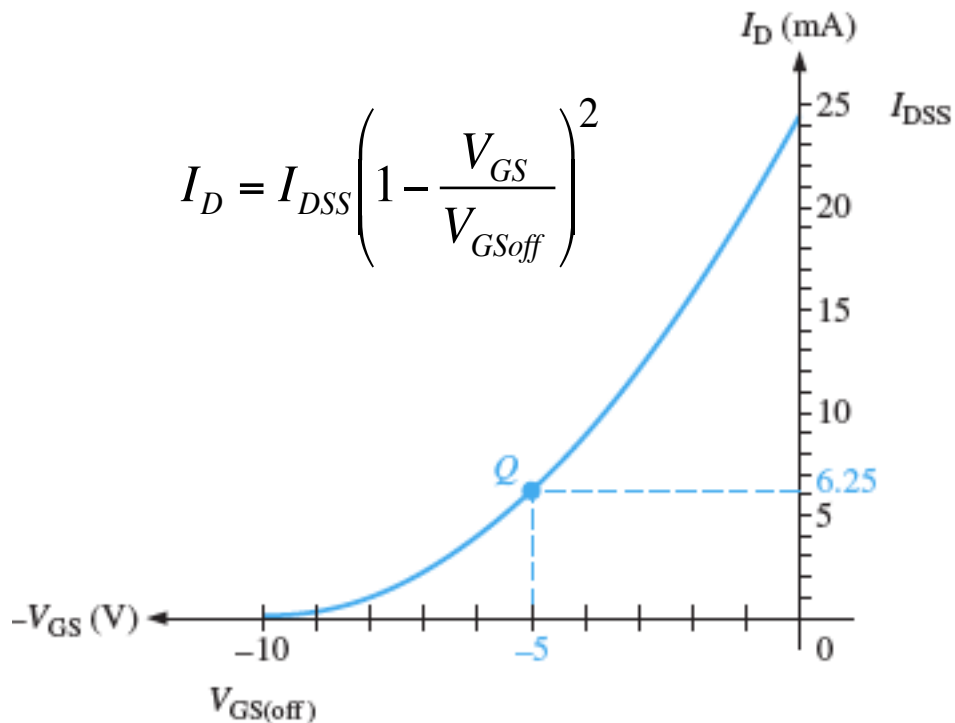
$$V_{GS} = +I_D R_S$$



## DETERMINACIÓN DEL PUNTO DE OPERACIÓN DE UN JFET AUTOPOLARIZADO (EJERCICIO)

Determine el valor de  $R_S$  requerido para autopolarizar un JFET canal n cuya característica de transferencia se muestra en la gráfica, con  $V_{GS} = -5V$ .

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$



\* De la gráfica se observa que

$$I_D = 6.25 \text{ mA}$$

$$V_{GS} = -5 \text{ V}$$

Por lo tanto:

$$R_S = \left| \frac{V_{GS}}{I_D} \right| = \frac{5 \text{ V}}{6.25 \text{ mA}} = 800 \ \Omega$$



## CÁLCULO DEL PUNTO DE OPERACIÓN DE UN JFET AUTOPOLARIZADO

Calcule el punto de operación ( $I_D$ ,  $V_{GS}$ ) del JFET canal n mostrado, sabiendo que  $I_{DSS} = 10\text{mA}$  y  $V_{GSoff} = -8\text{V}$ .

Las relaciones básicas son:

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GSoff}} \right)^2 \quad \begin{array}{l} V_G = 0 \\ V_S = R_S I_D \end{array}$$

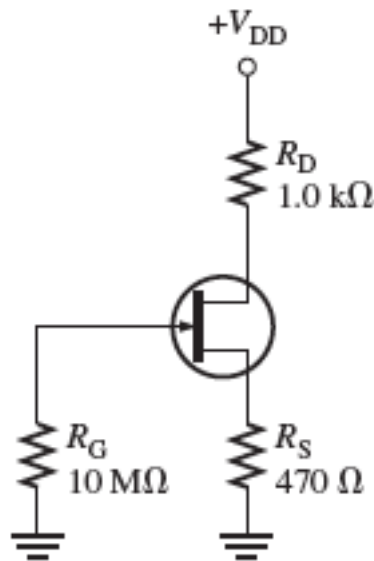
$$V_{GS} = -R_S I_D$$

Sustituyendo valores:  $V_{GS} = -0,47\text{k}\Omega I_D$

$$I_D = 10\text{mA} \left( 1 - \frac{-0,47\text{k}\Omega I_D}{-8\text{V}} \right)^2 = 10 \left( 1 - \frac{0,47 I_D}{8} \right)^2 = 10(1 - 0,059 I_D)^2$$

$$I_D = 10 \left( 1 - 0,118 I_D + 0,003 I_D^2 \right) = 10 - 1,18 I_D + 0,03 I_D^2$$

$$0,03 I_D^2 - 2,18 I_D + 10 = 0$$



Resolvemos la ecuación de segundo grado:

$$0,03I_D^2 - 2,18I_D + 10 = 0$$

$$I_D = \frac{2,18 \pm \sqrt{(2,18)^2 - 4 \times 0,03 \times 10}}{2 \times 0,03} = \frac{2,18 \pm \sqrt{4,752 - 1,2}}{0,06} = \frac{2,18 \pm 1,885}{0,06}$$

$$I_{D1} = \frac{2,18 + 1,885}{0,06} = 67,75 \text{mA} \text{ No tiene sentido ya que } I_{DSS} = 10 \text{mA}$$

$$I_{D2} = \frac{2,18 - 1,885}{0,06} = 4,92 \text{mA} \text{ Esta es la solución correcta}$$

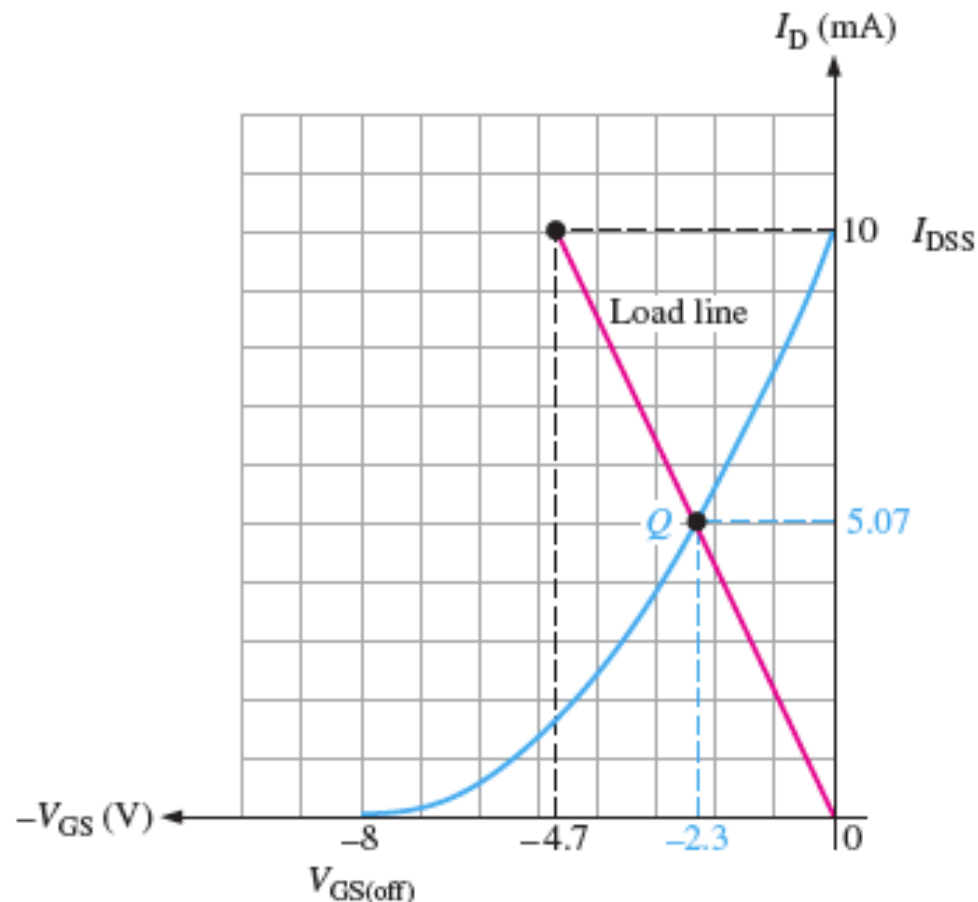
Entonces:

$$I_D = 4,92 \text{mA} \quad V_{GS} = -0,47 \text{k}\Omega \times 4,92 \text{mA} = -2,31 \text{V}$$

Esta solución se puede ver en forma gráfica, utilizando la característica de transferencia del JFET y dibujando sobre la misma gráfica los dos puntos de la recta definida por la ecuación  $V_{GS} = -R_S I_D = -0,47 I_D$

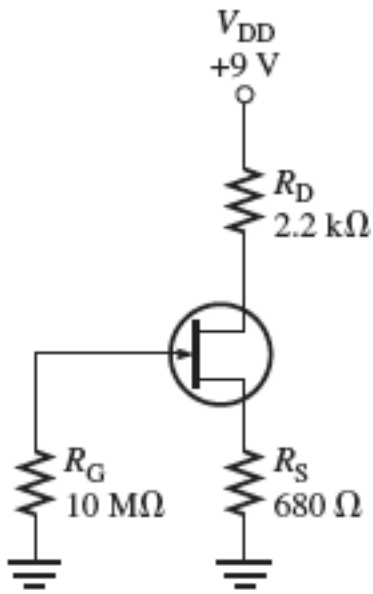
Para  $I_D = 0\text{mA}$   $V_{GS} = 0\text{V}$  y para  $I_D = 10\text{mA}$   $V_{GS} = -4,7\text{V}$ .

La intersección de la recta con la curva de transferencia determina el punto de operación



## EJERCICIO

Calcule el punto de operación ( $I_D$ ,  $V_{GS}$ ,  $V_{DS}$ ) del JFET canal n mostrado, sabiendo que  $I_{DSS} = 4\text{mA}$  y  $V_{GSoff} = -6\text{V}$ .



Las relaciones básicas son:

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GSoff}} \right)^2 \quad V_G = 0 \quad V_{GS} = -R_S I_D \quad V_S = R_S I_D$$

Sustituyendo valores:  $V_{GS} = -0,68\text{k}\Omega I_D$

$$I_D = 4\text{mA} \left( 1 - \frac{-0,68\text{k}\Omega I_D}{-6\text{V}} \right)^2 = 4 \left( 1 - \frac{0,47 I_D}{8} \right)^2 = 4(1 - 0,113 I_D)^2$$

$$I_D = 4(1 - 0,227 I_D + 0,013 I_D^2) = 4 - 0,907 I_D + 0,051 I_D^2$$

$$0,051 I_D^2 - 1,907 I_D + 4 = 0$$

Resolvemos la ecuación de segundo grado:

$$0,051I_D^2 - 1,907I_D + 4 = 0$$

$$I_D = \frac{1,907 \pm \sqrt{1,907^2 - 4 \times 0,051 \times 4}}{2 \times 0,051} = \frac{1,907 \pm \sqrt{3,635 - 0,816}}{0,102} = \frac{1,907 \pm 1,679}{0,102}$$

$$I_{D1} = \frac{1,907 + 1,679}{0,102} = 35,16mA \quad \text{No tiene sentido ya que } I_{DSS} = 4mA$$

$$I_{D2} = \frac{1,907 - 1,679}{0,102} = 2,235mA \quad \text{Esta es la solución correcta}$$

Entonces:

$$I_D = 2,235mA \quad V_{GS} = -0,68k\Omega \times 2,235mA = -1,52V \quad V_S = 1,52V$$

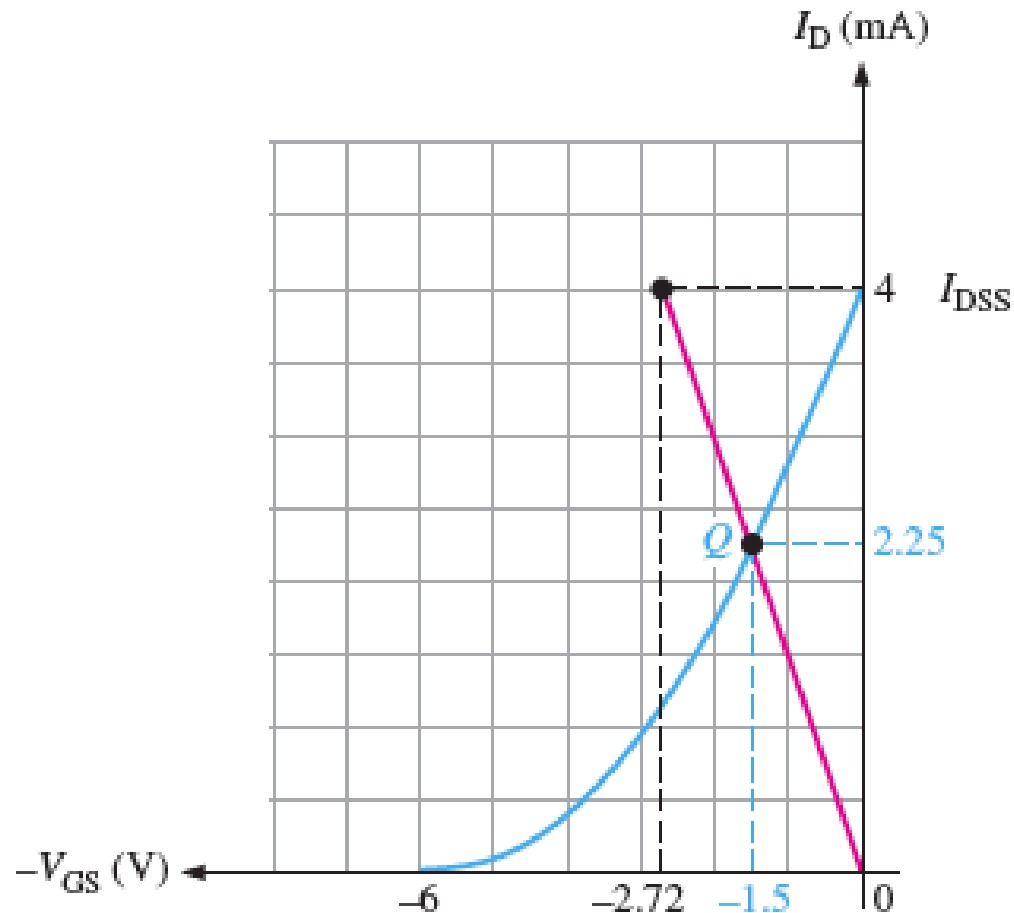
$$V_D = V_{DD} - R_D I_D = 9 - 2,2k\Omega \times 2,235mA = 4,083V$$

$$V_{DS} = V_D - V_S = 4,083V - 1,52V = 2,56V$$

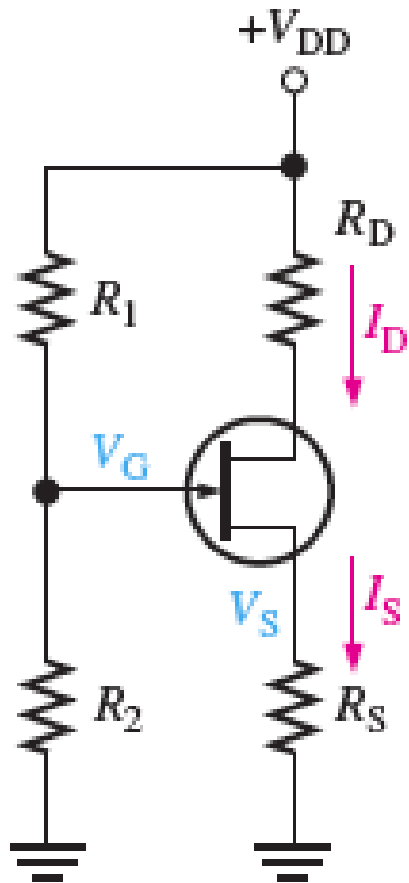
Esta solución se puede ver en forma gráfica, utilizando la característica de transferencia del JFET y dibujando sobre la misma gráfica los dos puntos de la recta definida por la ecuación  $V_{GS} = -R_S I_D = -0,68 I_D$

Para  $I_D = 0\text{mA}$   $V_{GS} = 0\text{V}$  y para  $I_D = 4\text{mA}$   $V_{GS} = -2,72\text{V}$ .

La intersección de la recta con la curva de transferencia determina el punto de operación



## POLARIZACIÓN DEL JFET CON DIVISOR DE VOLTAJE EN GATE



\* Esta es la segunda forma de polarización para los JFETs.

\* La juntura Gate-Source debe estar polarizada en reverso, por lo que para un JFET canal n el voltaje  $V_{GS}$  debe ser negativo.

$$V_S = I_D R_S$$

$$V_G = \left( \frac{R_2}{R_1 + R_2} \right) V_{DD}$$

$$V_{GS} = V_G - V_S$$

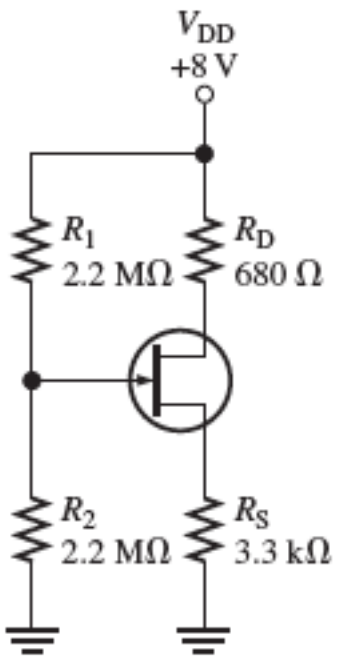
$$V_S = V_G - V_{GS}$$

$$I_D = \frac{V_S}{R_S}$$

$$I_D = \frac{V_G - V_{GS}}{R_S}$$

## EJERCICIO

Calcule le punto de operación ( $I_D$ ,  $V_{GS}$ ,  $V_{DS}$ ) del JFET canal n mostrado, sabiendo que  $I_{DSS} = 12\text{mA}$  y  $V_{GS\text{off}} = -3\text{V}$ .



Las relaciones básicas son:  $V_S = R_S I_D$      $V_{GS} = V_G - V_S$

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS\text{off}}} \right)^2 \quad V_G = \frac{R_2}{R_1 + R_2} V_{DD} \quad I_D = \frac{V_G - V_{GS}}{R_S}$$

Sustituyendo valores:  $V_S = 3,3\text{k}\Omega I_D$

$$V_G = \frac{2,2\text{M}\Omega}{2,2\text{M}\Omega + 2,2\text{M}\Omega} 8\text{V} = 4\text{V} \quad V_{GS} = 4\text{V} - 3,3\text{k}\Omega I_D$$

$$I_D = 12\text{mA} \left( 1 - \frac{4 - 3,3\text{k}\Omega I_D}{-3\text{V}} \right)^2 = \frac{12}{3} (3 + 4 - 3,3\text{k}\Omega I_D)^2 = 4(7 - 3,3I_D)^2$$

$$I_D = 4(49 - 46,2I_D + 10,89I_D^2) = 196 - 184,8I_D + 43,56I_D^2$$



Resolvemos la ecuación de segundo grado:

$$43,56I_D^2 - 185,8I_D + 196 = 0$$

$$I_D = \frac{185,8 \pm \sqrt{185,8^2 - 4 \times 43,56 \times 196}}{2 \times 43,56} = \frac{185,8 \pm \sqrt{34.521,64 - 34.151,04}}{87,12} = \frac{185,8 \pm 19,25}{87,12}$$

$$I_{D1} = \frac{185,8 + 19,25}{87,12} = 2,354 \text{ mA}$$

$$V_{S1} = 3,3 \text{ k}\Omega \times 2,354 \text{ mA} = 7,767 \text{ V}$$

$$V_{GS1} = 4 \text{ V} - 7,767 \text{ V} = -3,767 \text{ V} \text{ No puede ser mas negativo que } -3 \text{ V}$$

$$I_{D2} = \frac{185,8 - 19,25}{87,12} = 1,91 \text{ mA}$$

$$V_{S2} = 3,3 \text{ k}\Omega \times 1,91 \text{ mA} = 5,94 \text{ V}$$

$$V_{GS2} = 4 \text{ V} - 5,94 \text{ V} = -1,94 \text{ V} \text{ Esta es la respuesta correcta}$$

$$\text{Entonces: } I_D = 1,91 \text{ mA} \quad V_{GS} = -1,94 \text{ V} \quad V_S = 5,94 \text{ V}$$

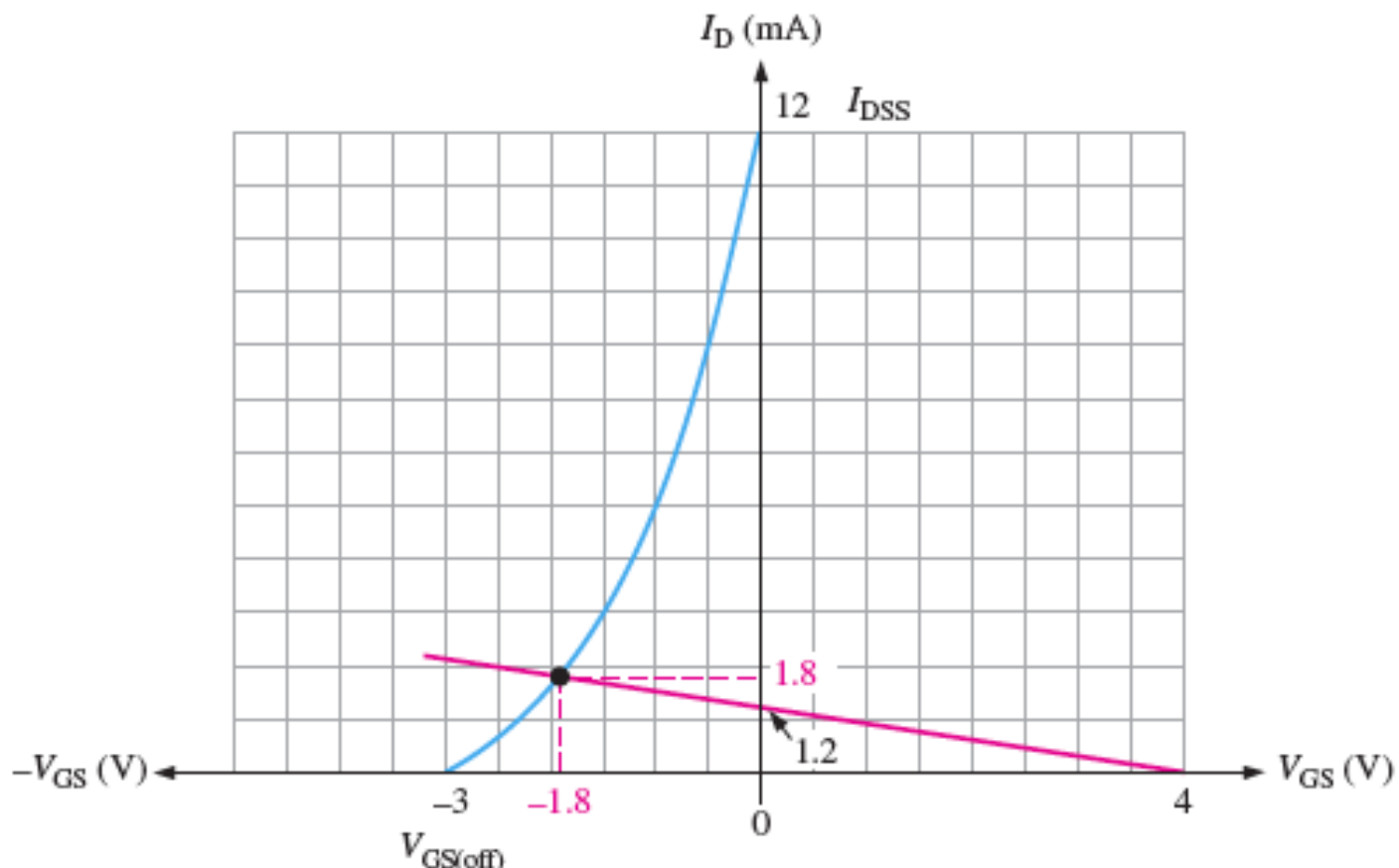
$$V_D = V_{DD} - R_D I_D = 8 \text{ V} - 0,68 \text{ k}\Omega \times 1,91 \text{ mA} = 6,7 \text{ V}$$

$$V_{DS} = V_D - V_S = 6,7 \text{ V} - 5,94 \text{ V} = 0,76 \text{ V} \quad V_{DS} = 0,76 \text{ V}$$

Esta solución se puede ver en forma gráfica, utilizando la característica de transferencia del JFET y dibujando sobre la misma gráfica los dos puntos de la recta definida por la ecuación  $V_{GS} = 4V - 3,3k\Omega I_D$

Para  $I_D = 0\text{mA}$   $V_{GS} = 4\text{V}$  y para  $I_D = 2\text{mA}$   $V_{GS} = -2,6\text{V}$ .

La intersección de la recta con la curva de transferencia determina el punto de operación.



# JUSTIFICACIÓN DE LA POLARIZACIÓN DEL JFET CON DIVISOR DE VOLTAJE EN GATE ESTABILIZACIÓN FRENTE A LA VARIACIÓN DE PARÁMETROS

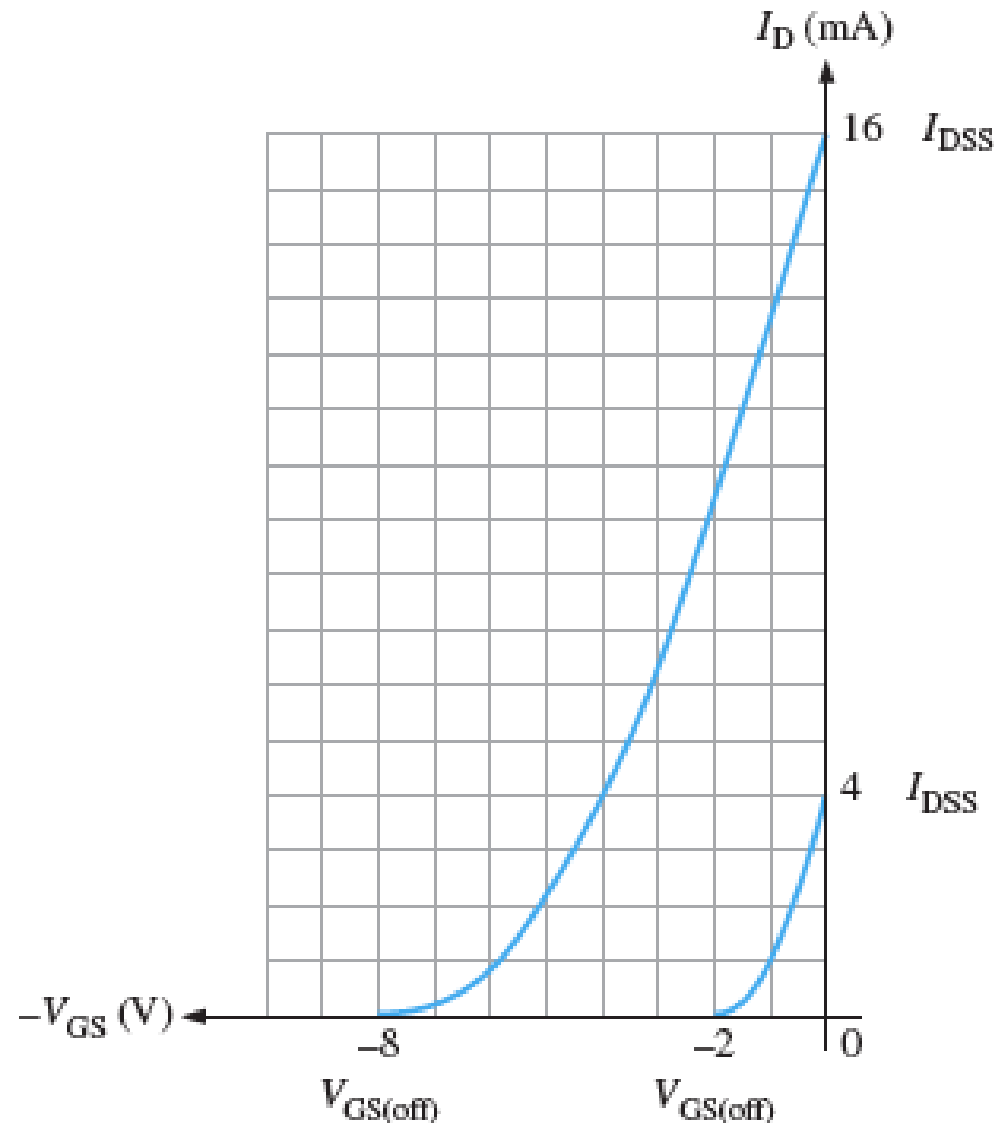
\* Desafortunadamente los parámetros de los dispositivos pertenecientes a un mismo tipo de JFETs cambian significativamente de un elemento a otro.

\* Para el 2N5459

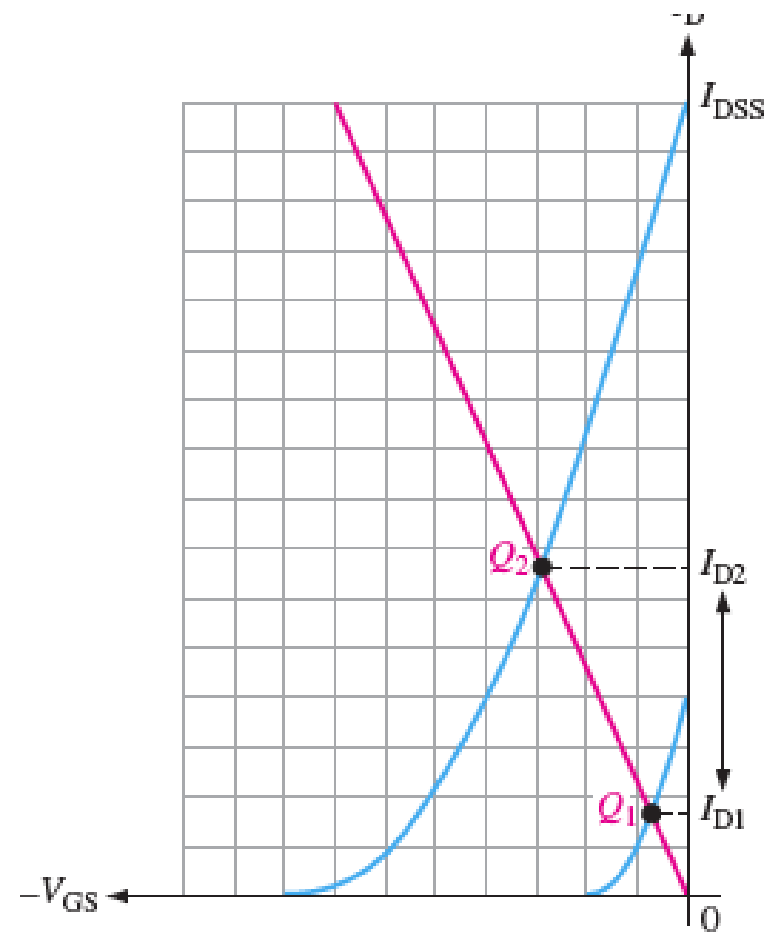
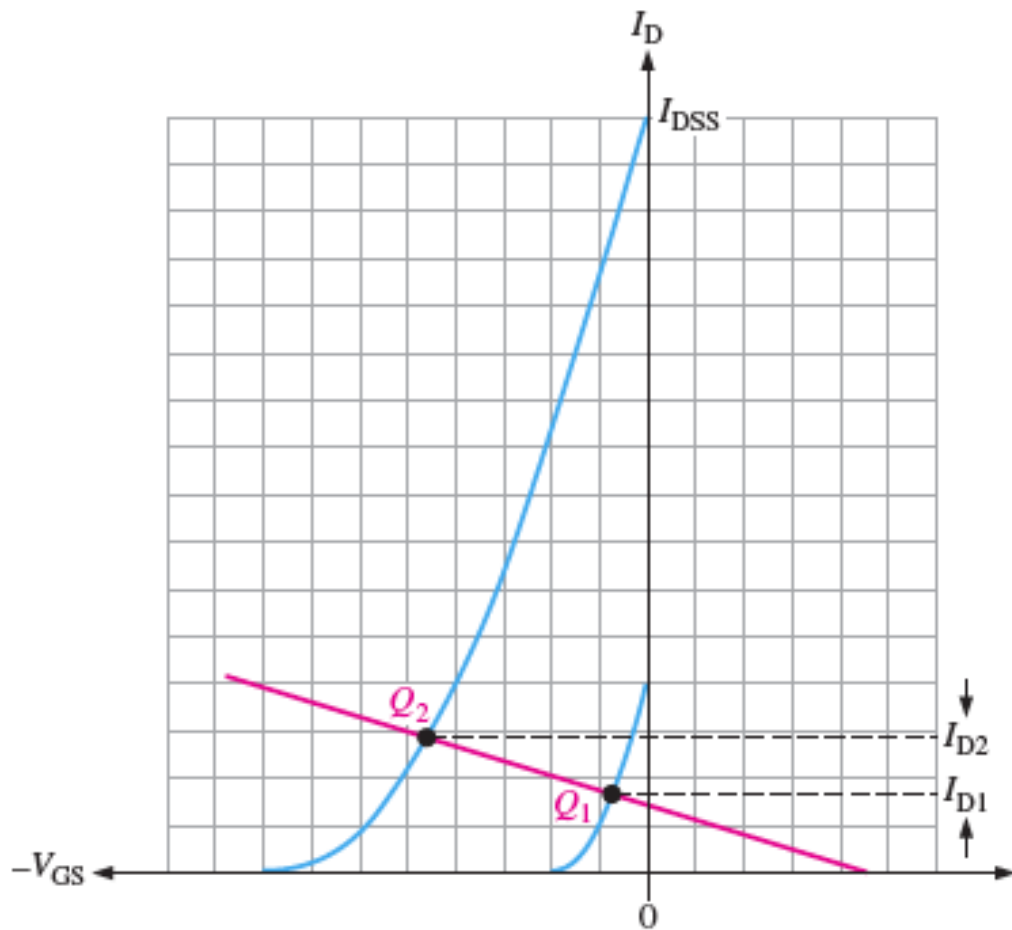
$I_{DSSmax}=16mA$ ;  $I_{DSSmin}=4mA$ ;

$V_{GSmax}=-8V$ ;  $V_{GSmin}=-2V$

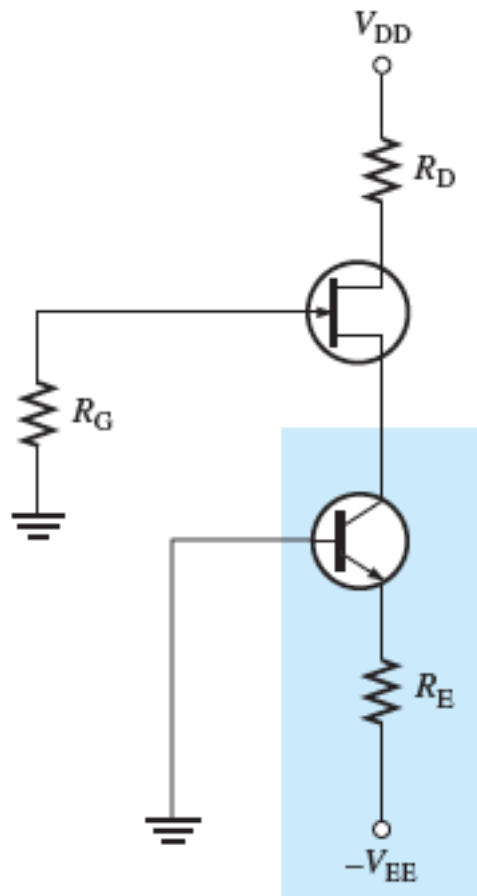
\* Cuando se selecciona un dispositivo, sus parámetros pueden tener cualquier valor dentro de estos rangos.



\* Si se utiliza una red de autopolarización, la variación del punto de operación puede ser tan amplia como se muestra en la figura.



\* Si se usa una red con divisor de voltaje en Gate, la variación de  $I_D$  es mucho menor, por lo que el punto de operación es mucho más estable.



## POLARIZACIÓN DEL JFET CON FUENTE DE CORRIENTE

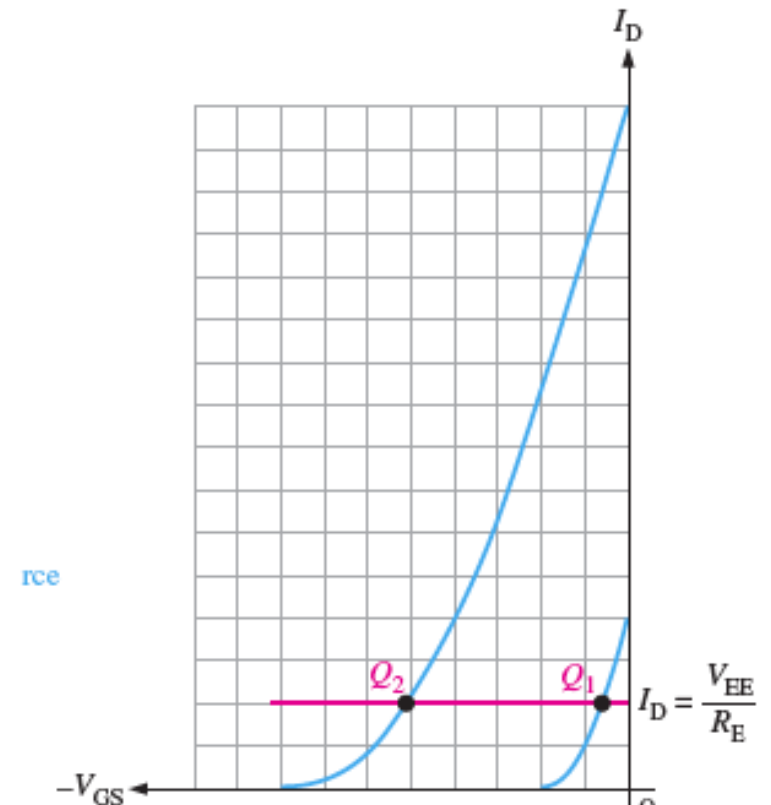
\* La polarización con fuente de corriente es un método para aumentar la estabilidad del punto de operación en un JFET autopolarizado, haciendo que la corriente de Drain  $I_D$  sea prácticamente constante (independiente de  $V_{GS}$ ).

\* El BJT trabaja como fuente de corriente.

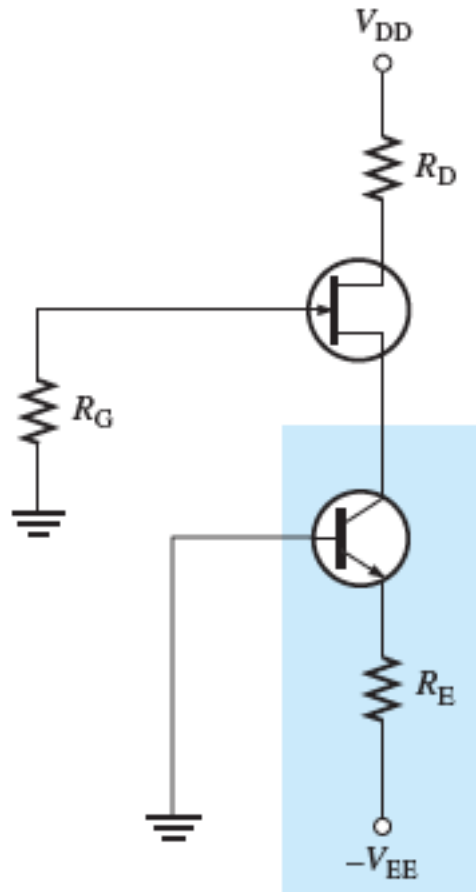
$$I_E = \frac{V_{EE} - V_{BE}}{R_E} \cong \frac{V_{EE}}{R_E}$$

\* La corriente  $I_D$  permanece constante, independientemente de los parámetros del dispositivo

$$I_D \cong \frac{V_{EE}}{R_E}$$



## EJERCICIO

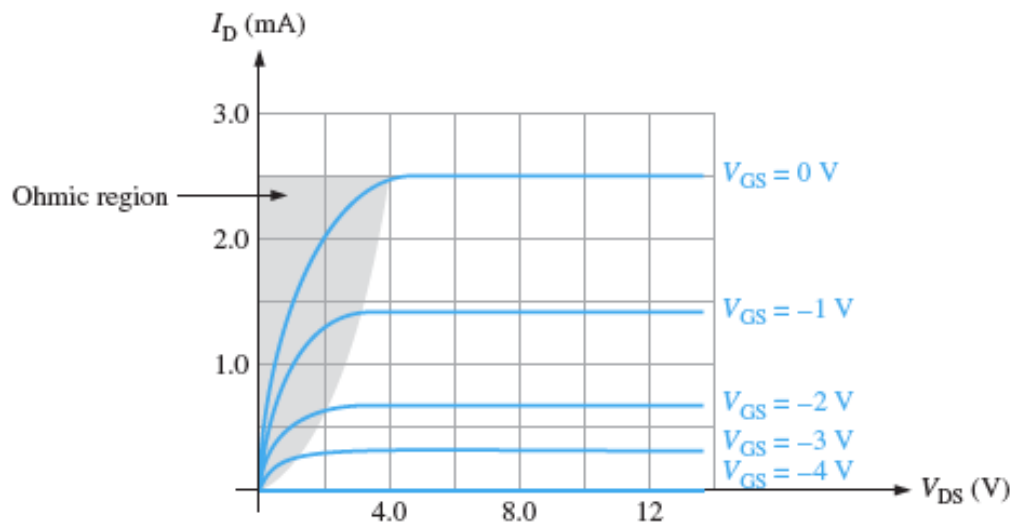


En el circuito,  $V_{DD} = 9\text{V}$ ,  $V_{EE} = -6\text{V}$  y  $R_G = 10\text{M}\Omega$ .  
Determine  $R_E$  y  $R_D$  para producir una corriente  $I_D = 10\text{mA}$  y un voltaje  $V_D = 5\text{V}$ .

$$R_E = \frac{V_{EE}}{I_D} = \frac{6\text{V}}{10\text{mA}} = 600\ \Omega$$

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{9\text{V} - 5\text{V}}{10\text{mA}} = 400\ \Omega$$

## LA REGIÓN ÓHMICA O REGIÓN DE TRIODO

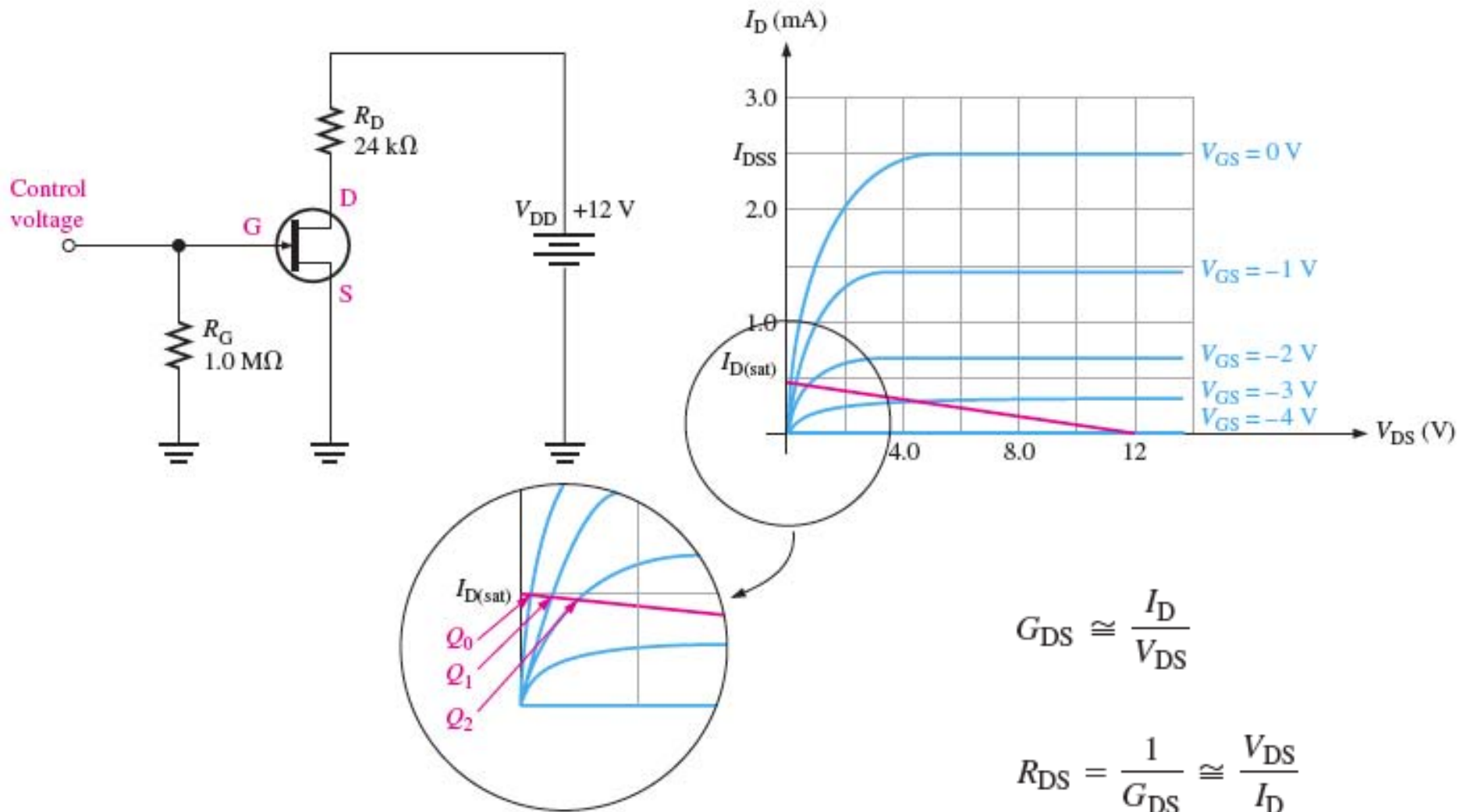


\* La región óhmica es la parte de la característica del JFET donde puede aplicarse la Ley de Ohm.

\* Si el JFET está polarizado en la región óhmica, puede utilizarse como una resistencia variable, cuyo valor está controlado por  $V_{GS}$ .

\* Se extiende desde el origen hasta el punto de inflexión donde el JFET entra en la región de saturación. Tiene una forma aproximadamente parabólica, pero si se trabaja al principio de la curva, puede aproximarse a una recta, que relaciona las variables  $v_{DS}$  e  $i_D$ , y cuya pendiente (resistencia) depende de  $V_{GS}$ .

Si se polariza el JFET en la región óhmica, el JFET se comporta como una resistencia variable.





## **EL TRANSISTOR MOSFET**

\* Las siglas **MOSFET** corresponden a la descripción de su estructura:

**"METAL OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTOR"**  
**TRANSISTOR DE EFECTO DE CAMPO METAL OXIDO SEMICONDUCTOR.**

\* Con la tecnología actual, el MOSFET es el elemento fundamental en la fabricación de los circuitos integrados. Su proceso de fabricación es más simple, pudiéndose colocar mas de 200 millones en un chip.

\* Con los MOSFETs es posible implementar circuitos integrados sin necesidad de otros componentes, como resistencias o condensadores.

\* El MOSFET se utiliza tanto en circuitos integrados digitales como analógicos, e inclusive se implementan chips con ambos tipos de circuitos, denominados circuitos híbridos.

## ESTRUCTURA DEL MOSFET TIPO ENRIQUECIMIENTO CANAL N (N-CHANNEL ENHANCEMENT TYPE MOSFET o E-MOSFET)

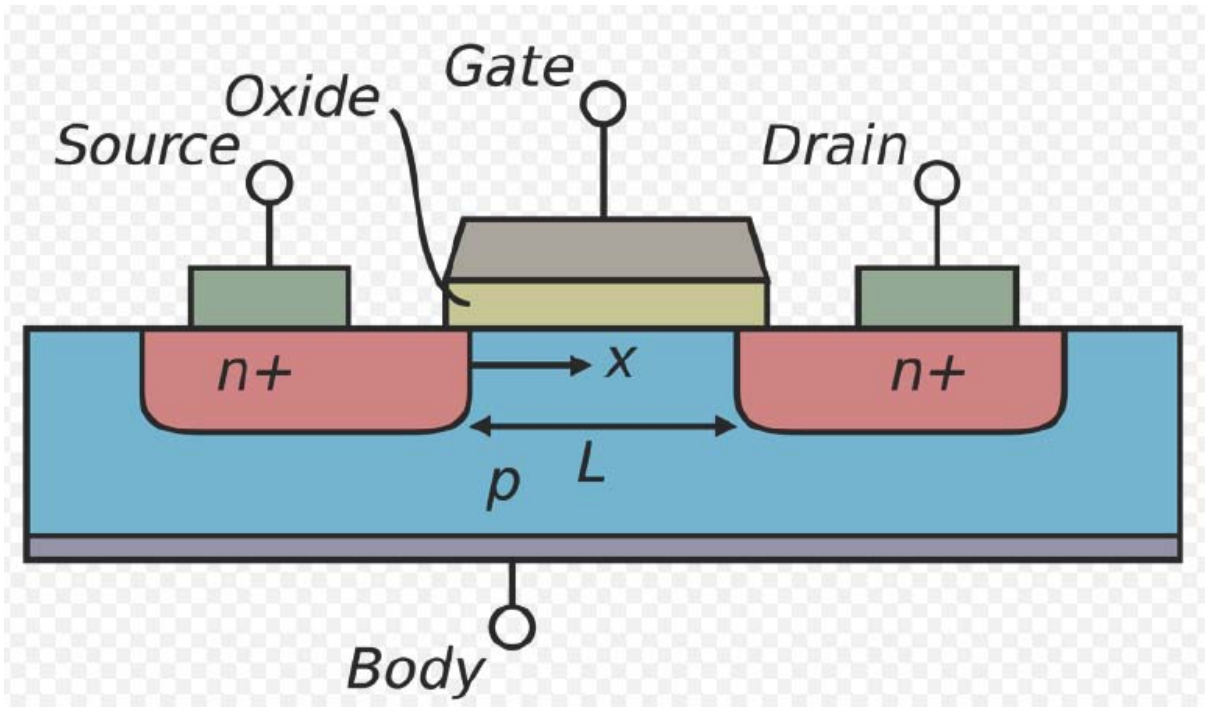
\* Se fabrica sobre un sustrato tipo p (Body, B).

\* Se difunden dos regiones n+, altamente dopadas: Source y Drain.

\* Se "hace crecer" una capa fina (entre 2nm y 50nm) de dióxido de Silicio (SiO<sub>2</sub>), que es un aislante, cubriendo el

área entre Source y Drain, la cual, al depositarse metal sobre ella, define el terminal Gate (G).

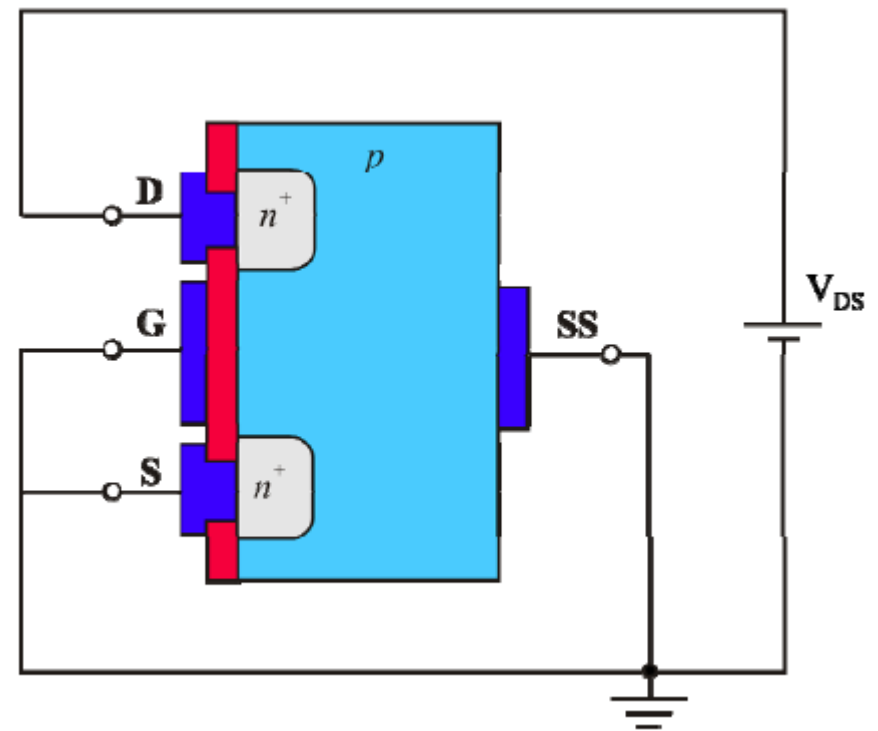
\* Se deposita metal para crear los otros tres terminales (S), (D) y (B).



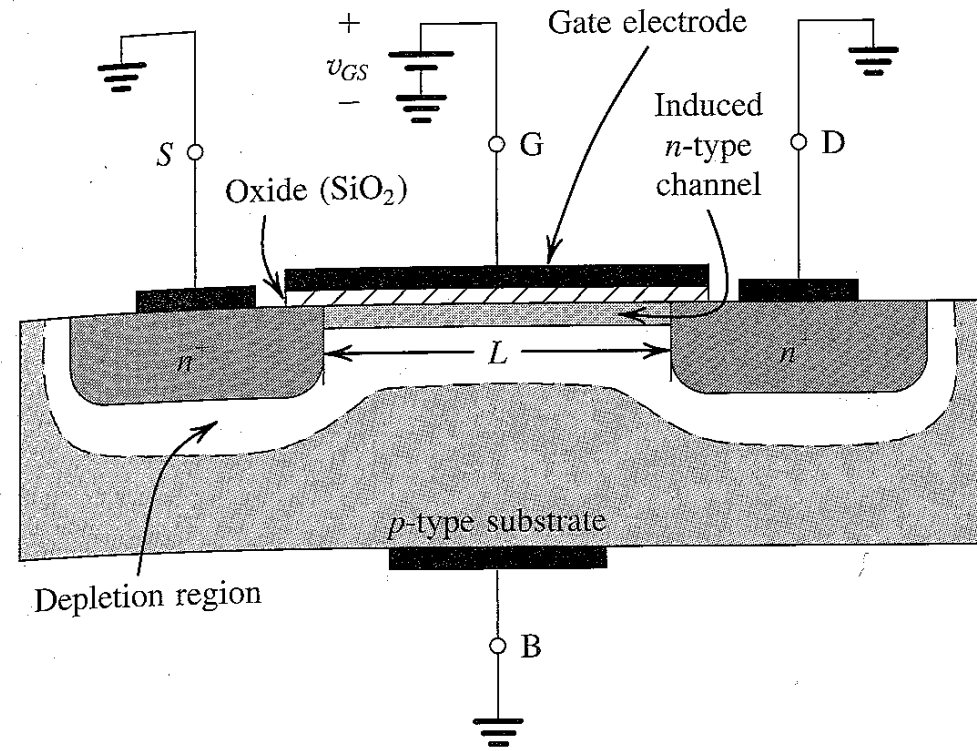
## FUNCIONAMIENTO DEL MOSFET TIPO ENRIQUECIMIENTO CANAL N (E-MOSFET CANAL N)

\* **Hay dos junturas PN:** Una entre el Drain y el sustrato y otra entre el Source el sustrato, que en principio permanecen **polarizadas en inverso**, por lo que no entran en el funcionamiento del dispositivo.

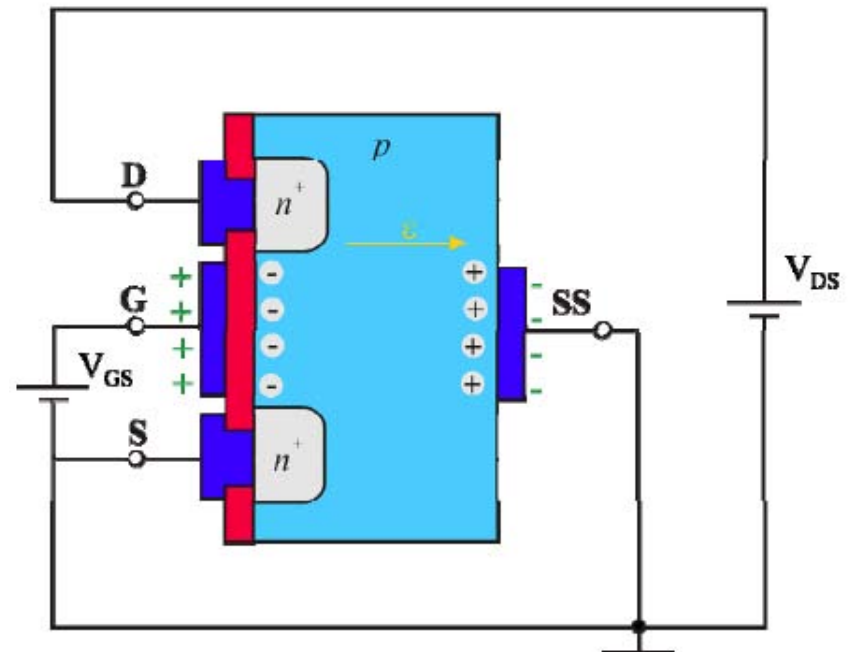
\* **Sin voltaje en Gate:** Entre Drain y Source hay dos diodos espalda contra espalda. No hay circulación de corriente aunque se aplique voltaje entre Drain y Source. La resistencia es del orden de  $10^{12}\Omega$ .



\* **Se aplica voltaje entre Gate y Source:** Los huecos de la región P son repelidos hacia abajo, quedando una región de vaciamiento, dejando al descubierto iones aceptores. El voltaje de Gate positivo atrae electrones de las regiones n+, creando un **canal tipo n**.



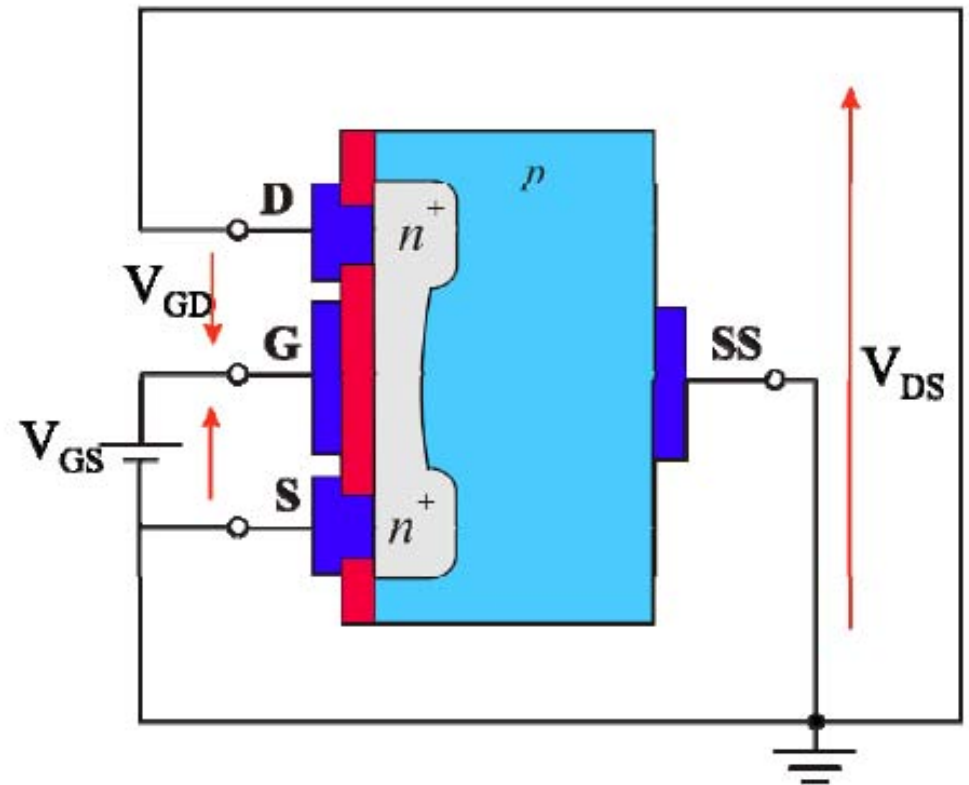
\* **Canal tipo n:** Se crea invirtiendo la capa superior del sustrato de tipo p a tipo n. Se llama también **capa de inversión**.



\* **Voltaje de umbral (threshold)  $V_t$ :** Voltaje  $V_{GS}$  para el cual se forma el canal. Su valor se controla durante la fabricación (0,5 a 1 o 2 V).

\* **El campo eléctrico:** El terminal Gate y la región del canal forman un condensador, con la capa de óxido como dieléctrico. Existe carga positiva en el Gate y carga negativa en el canal, por lo que se desarrolla un campo eléctrico vertical.

Éste es el campo eléctrico que controla la cantidad de carga en el canal, determina la conductividad del canal y por lo tanto determina la corriente que circulará por el canal cuando se aplique voltaje entre Drain y Source. **Es en definitiva el campo eléctrico que da su nombre a los Transistores de Efecto de Campo, FETs.**



\* **Voltaje  $V_{DS}$  pequeño:** Cuando  $V_{GS}$  es mayor que  $V_t$  y se aplica un voltaje de pequeña magnitud (50 mV) entre Drain y Source, los electrones circulan de Source a Drain, por lo tanto la corriente va de Drain a Source.

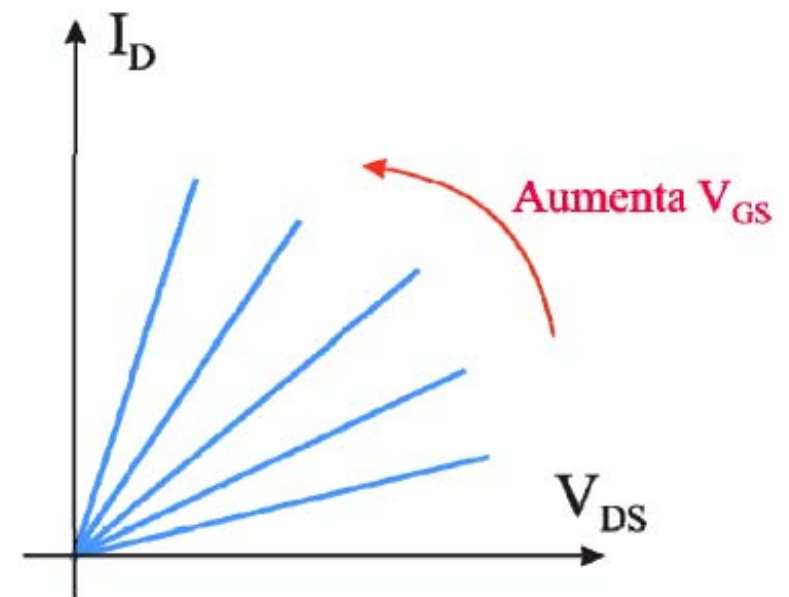
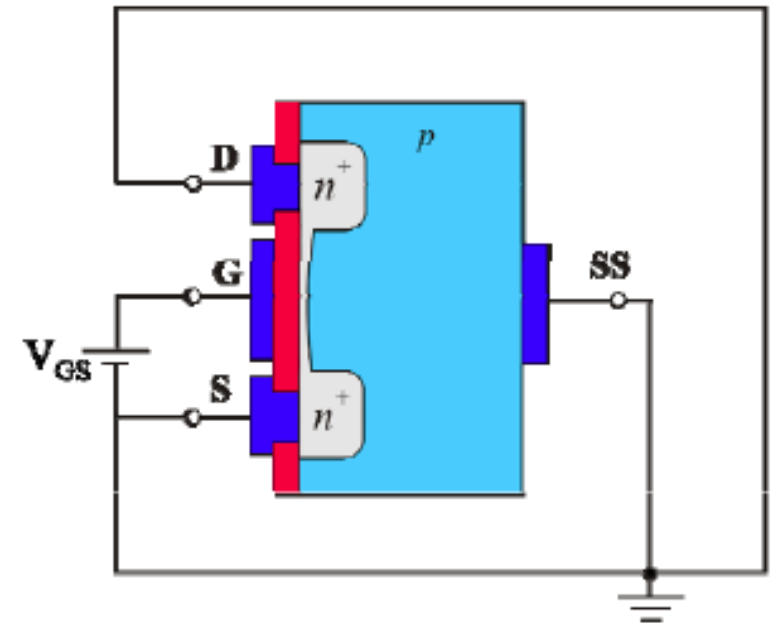
\*La magnitud de la corriente depende de la densidad de electrones en el canal, que depende de  $V_{GS}$ .

\*La conductancia del canal es proporcional al voltaje  $V_{GS} - V_t$

\*La corriente  $i_D$  es proporcional al voltaje  $V_{GS} - V_t$  y al voltaje  $V_{DS}$ .

\*El dispositivo opera como una resistencia cuyo valor está controlado por  $V_{GS}$ .

Debido a la estructura  $I_D = I_S$

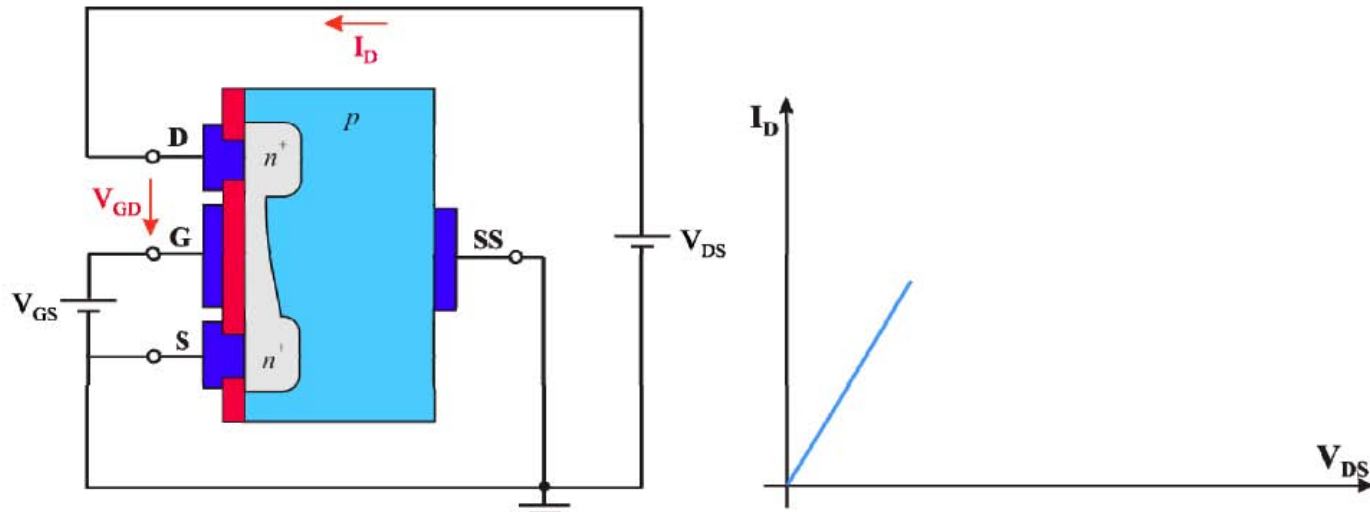
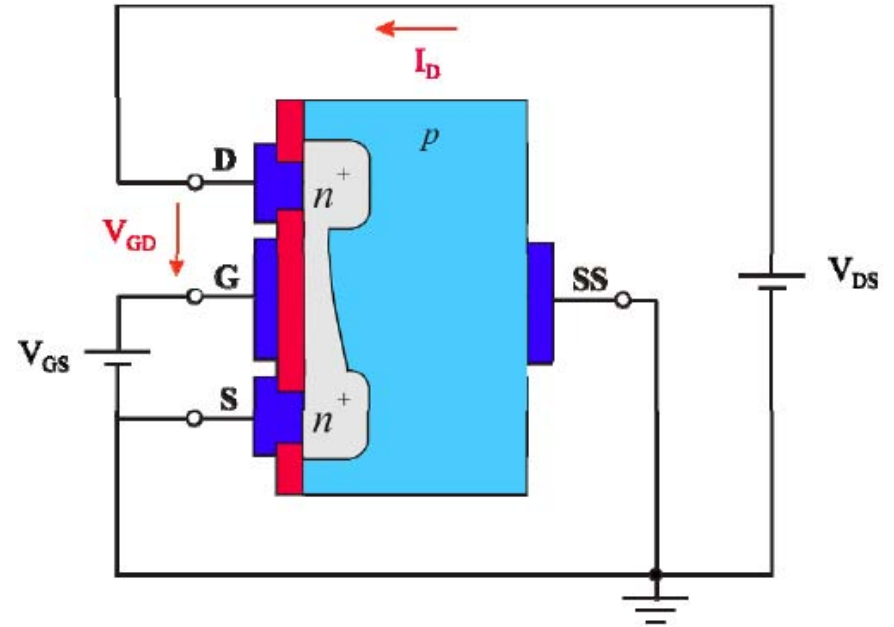


**\* Funcionamiento al aumentar  $v_{DS}$ :**

En el lado S el voltaje es  $v_{GS}$

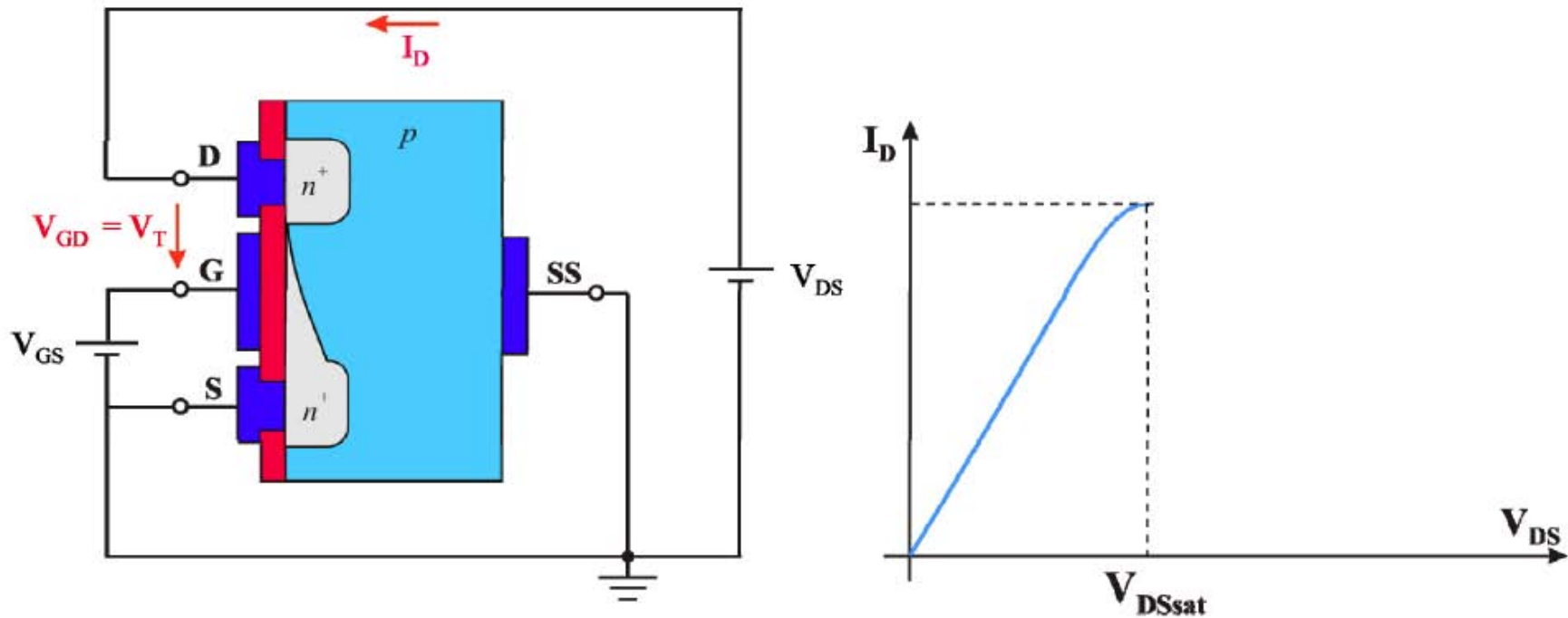
En el lado D el voltaje  $v_{DS}$  está dado por  $v_{DS} = v_{GS} - v_{GD}$

Al ir aumentando  $v_{DS}$ ,  $v_{GD}$  va disminuyendo: **El canal se estrecha del lado de Drain.**



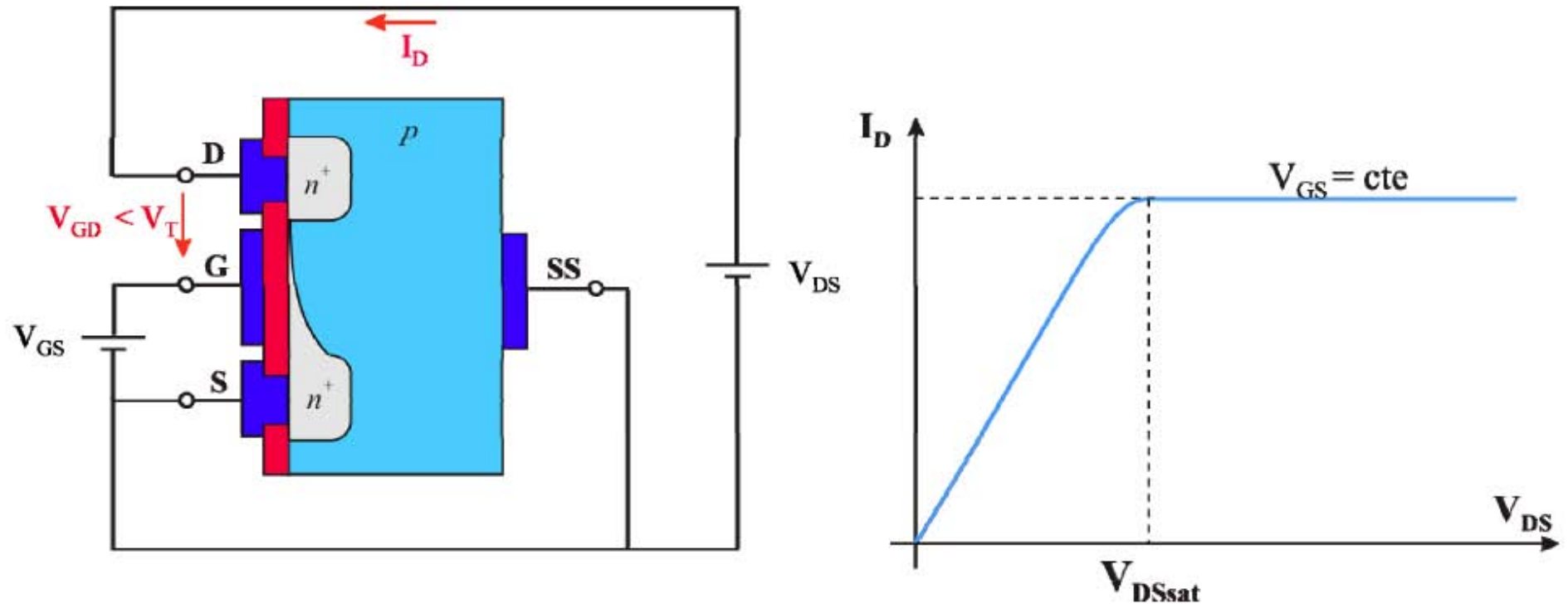
- \* Cuando  $V_{GS} - V_{DS} = V_t$ , el canal prácticamente **desaparece**.
- \* Este fenómeno se identifica como **pinch-off**
- \* El valor de  $V_{DS}$  para el que ocurre este fenómeno se denomina  $V_{DSsat}$
- \*  $V_{DSsat}$  depende del valor de  $V_{GS}$  existente:

$$V_{DSsat} = V_{GS} - V_T$$

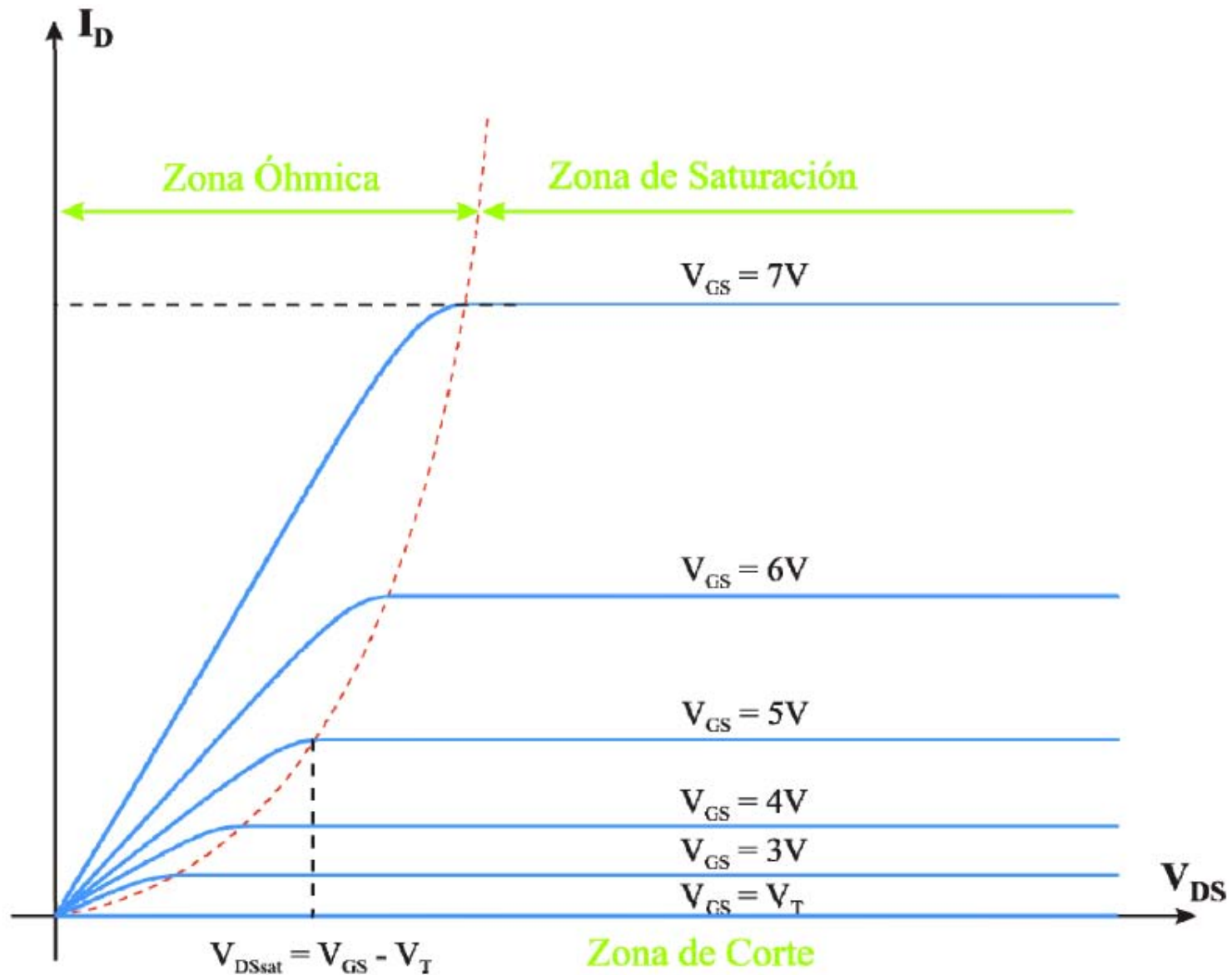




Al aumentar más  $V_{DS}$  manteniendo  $V_{GS}$  constante, la corriente  $I_D$  no aumenta y el dispositivo entra en la **zona de saturación**.



# CURVAS CARACTERÍSTICAS DE UN MOSFET CANAL N DE ENRIQUECIMIENTO (E-MOSFET)



## ECUACIONES CORRIENTE-VOLTAJE PARA EL MOSFET DE ENRIQUECIMIENTO (E-MOSFET)

\* Para la región óhmica o región de triodo se cumple que

$$V_{GS} > V_t \quad V_{DS} < V_{GS} - V_t \quad V_{GD} > V_t$$

La relación entre la corriente  $i_D$ , el voltaje  $v_{GS}$  y el voltaje  $v_{DS}$  es:

$$i_D = (\mu_n C_{ox}) \left( \frac{W}{L} \right) \left[ (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right]$$

Donde:

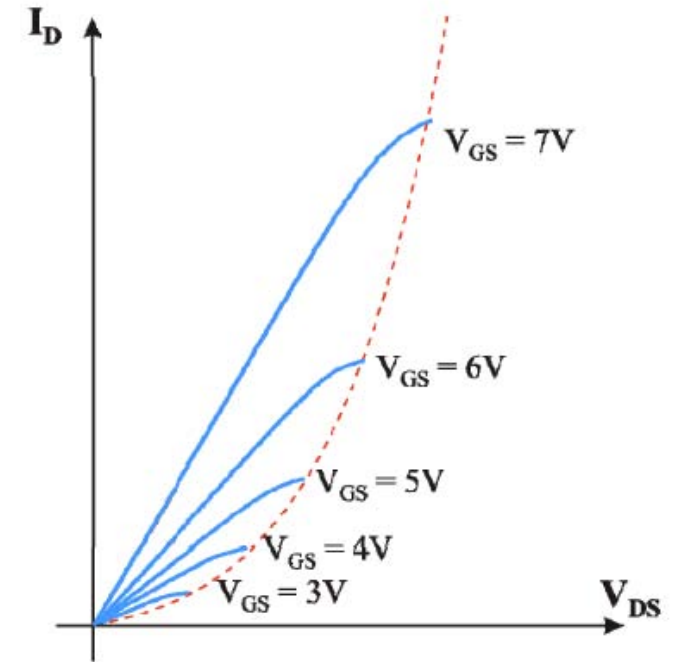
$\mu_n$  : movilidad electrones en el canal.

$C_{ox}$ : Capacitancia por unidad de área del condensador de placas paralelas con la capa de óxido como dieléctrico.

$W$  : Ancho del canal       $L$ : Longitud del canal

La resistencia del dispositivo es:

$$r_{DS} \equiv \left. \frac{v_{DS}}{i_D} \right|_{\substack{v_{DS} \text{ small} \\ v_{GS} = V_{GS}}} = \left[ k'_n \frac{W}{L} (V_{GS} - V_t) \right]^{-1}$$



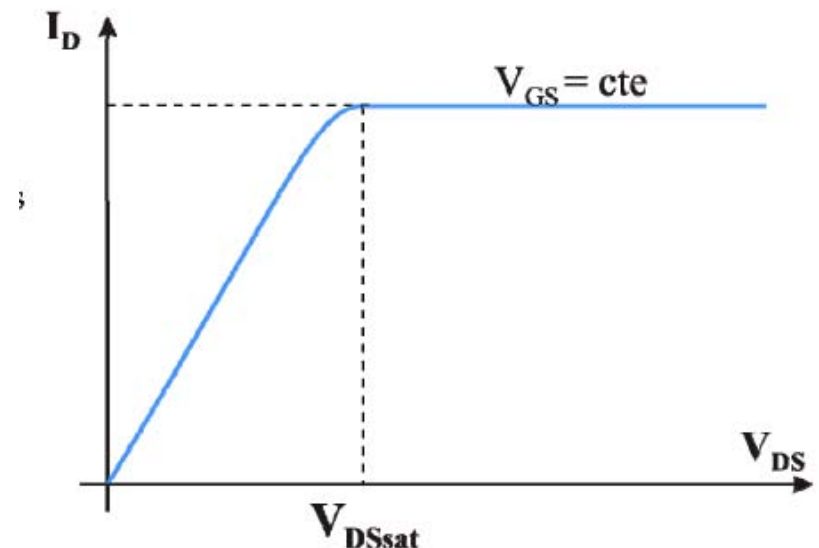
**\* Para la región de saturación se cumple**

$$V_{GS} \geq V_t; \quad V_{DS} \geq V_{GS} - V_t; \quad V_{GD} < V_t$$

Sustituyendo  $V_{DS}$  por  $V_{DS} = V_{GS} - V_t$  en la ecuación de la región de triodo se obtiene:

$$i_D = \frac{1}{2} (\mu_n C_{ox}) \left( \frac{W}{L} \right) (v_{GS} - V_t)^2$$

$\mu_n C_{ox}$ : Constante determinada por la tecnología utilizada para fabricar el MOSFET: **Parámetro de transconductancia del proceso**



**(W/L): Relación de aspecto del MOSFET:** El diseñador selecciona este parámetro para definir la característica i-v del MOSFET. Al avanzar la tecnología de fabricación se van reduciendo W y L.

## FORMA DE PRESENTACIÓN DE LAS ECUACIONES DEL MOSFET DE ENRIQUECIMIENTO (E-MOSFET)

De la ecuación que define el umbral  $V_{DS} = V_{GS} - V_t = V_{OV}$

Se define  $k'_n = \mu_n C_{ox}$        $K = \frac{1}{2} k'_n \frac{W}{L}$

Para la región triodo  $V_{GS} > V_t$      $V_{DS} < V_{GS} - V_t$      $V_{GD} > V_t$

$$i_D = k'_n \frac{W}{L} \left[ (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right] \quad i_D = 2K \left[ (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right]$$

Para la región de saturación  $V_{GS} \geq V_t$      $V_{DS} \geq V_{GS} - V_t$      $V_{GD} < V_t$

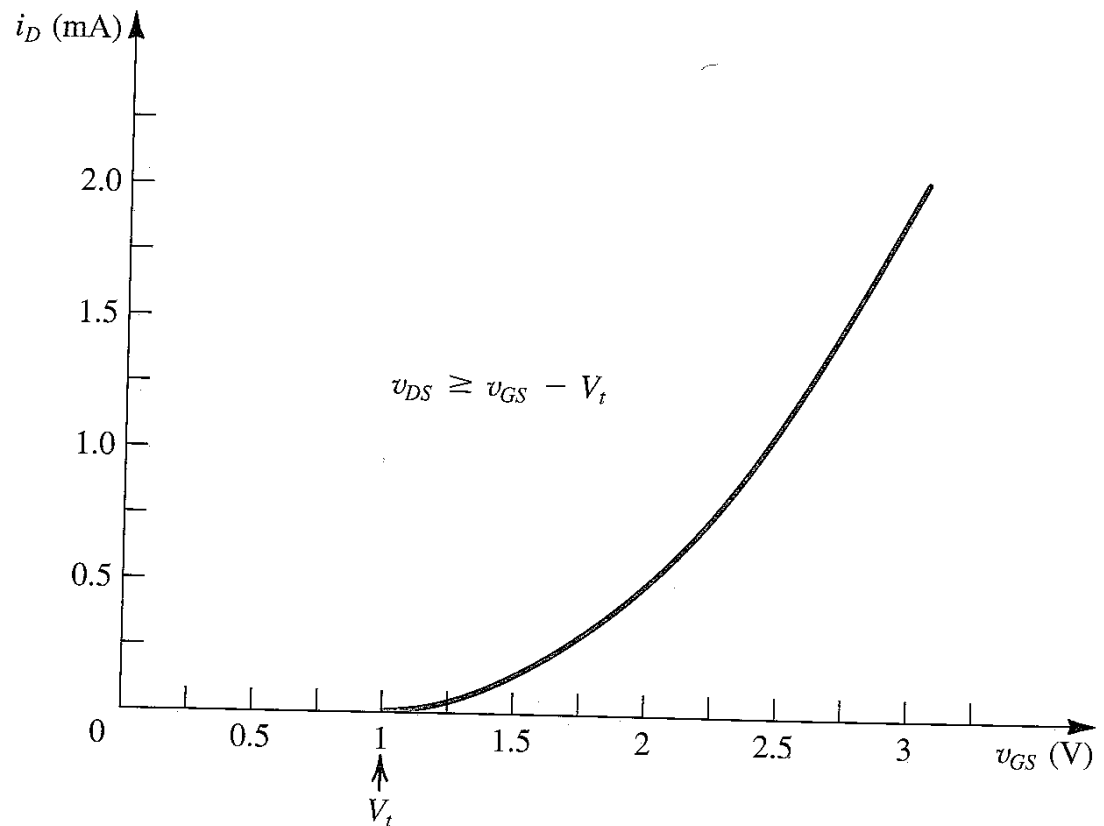
$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2 \quad i_D = K (v_{GS} - V_t)^2$$

## CARACTERÍSTICA DE TRANSFERENCIA $i_D$ VS. $V_{GS}$ DEL MOSFET DE ENRIQUECIMIENTO (E-MOSFET)

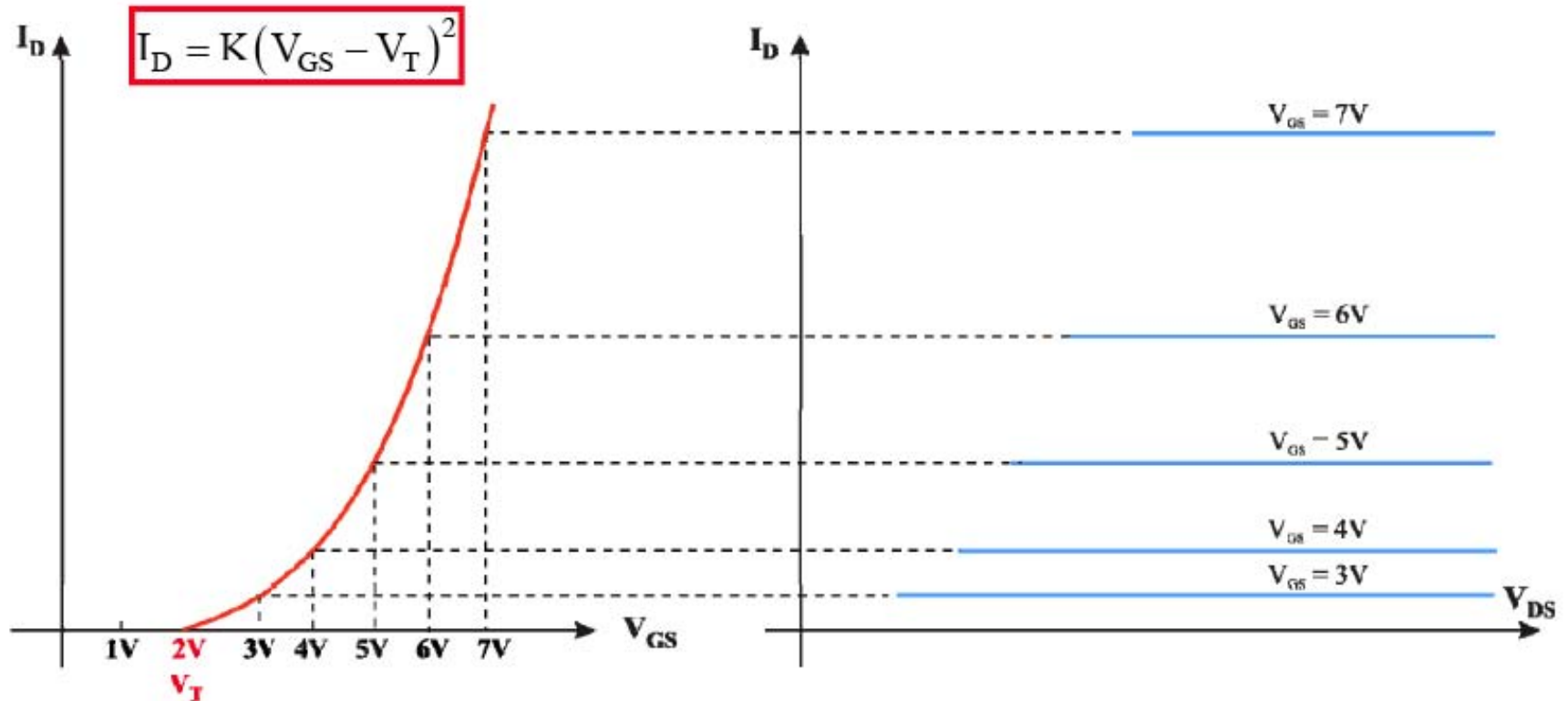
De la ecuación en la zona de saturación puede realizarse la gráfica de la corriente  $i_D$  vs. el voltaje  $v_{GS}$  en el límite entre las regiones.

$$i_D = \frac{1}{2} k_n' \frac{W}{L} (v_{GS} - V_t)^2$$

En la región de saturación el MOSFET se comporta como una fuente de corriente cuyo valor está controlado por  $v_{GS}$ .

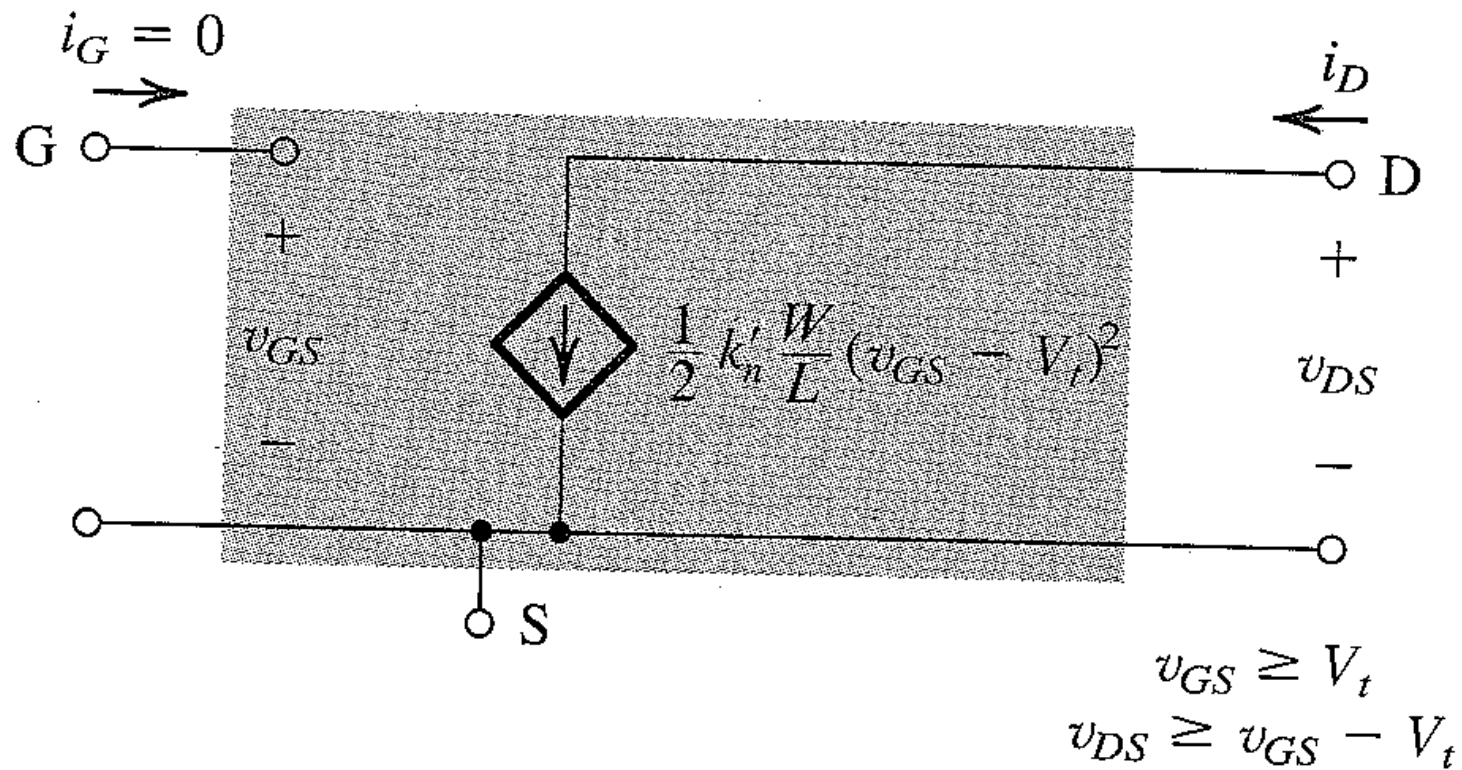


# CARACTERÍSTICAS COMPLETAS DEL MOSFET TIPO N DE ENRIQUECIMIENTO



El MOSFET se comporta como una fuente de corriente cuyo valor está controlado por  $v_{GS}$

# REPRESENTACIÓN CIRCUITAL DE LA OPERACIÓN DEL MOSFET EN LA REGIÓN DE SATURACIÓN: CIRCUITO EQUIVALENTE DE GRAN SEÑAL





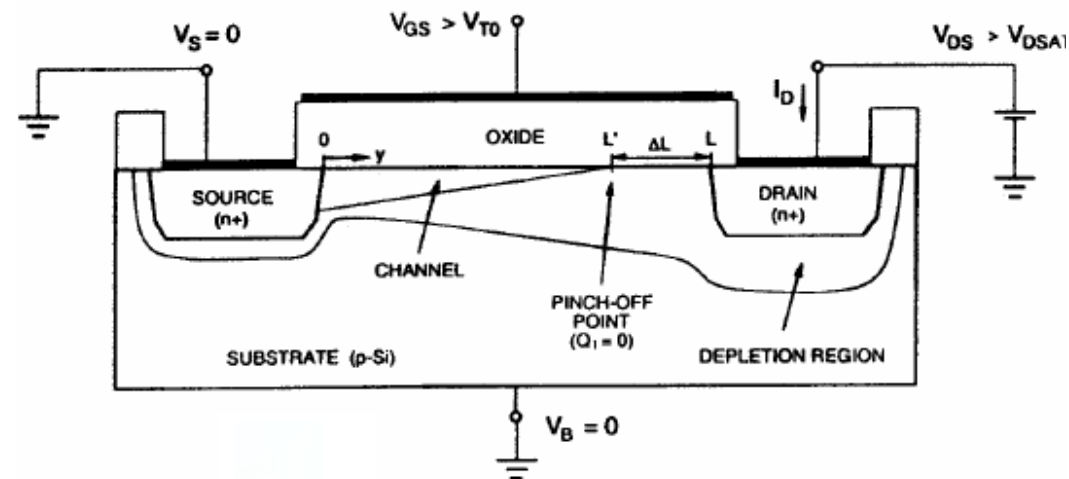
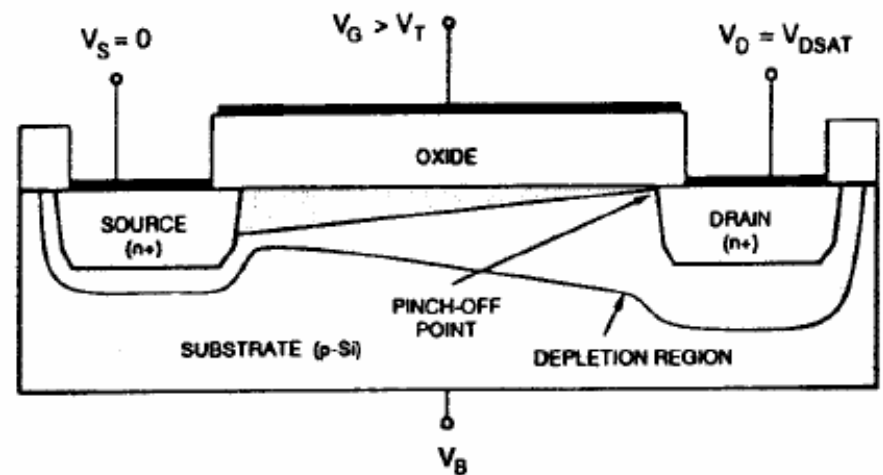
## RESISTENCIA EN LA REGIÓN DE SATURACIÓN

\* En la práctica, al aumentar  $v_{DS}$  se ve afectado el punto de pinch-off. La longitud del canal se reduce (**modulación de la longitud del canal**).

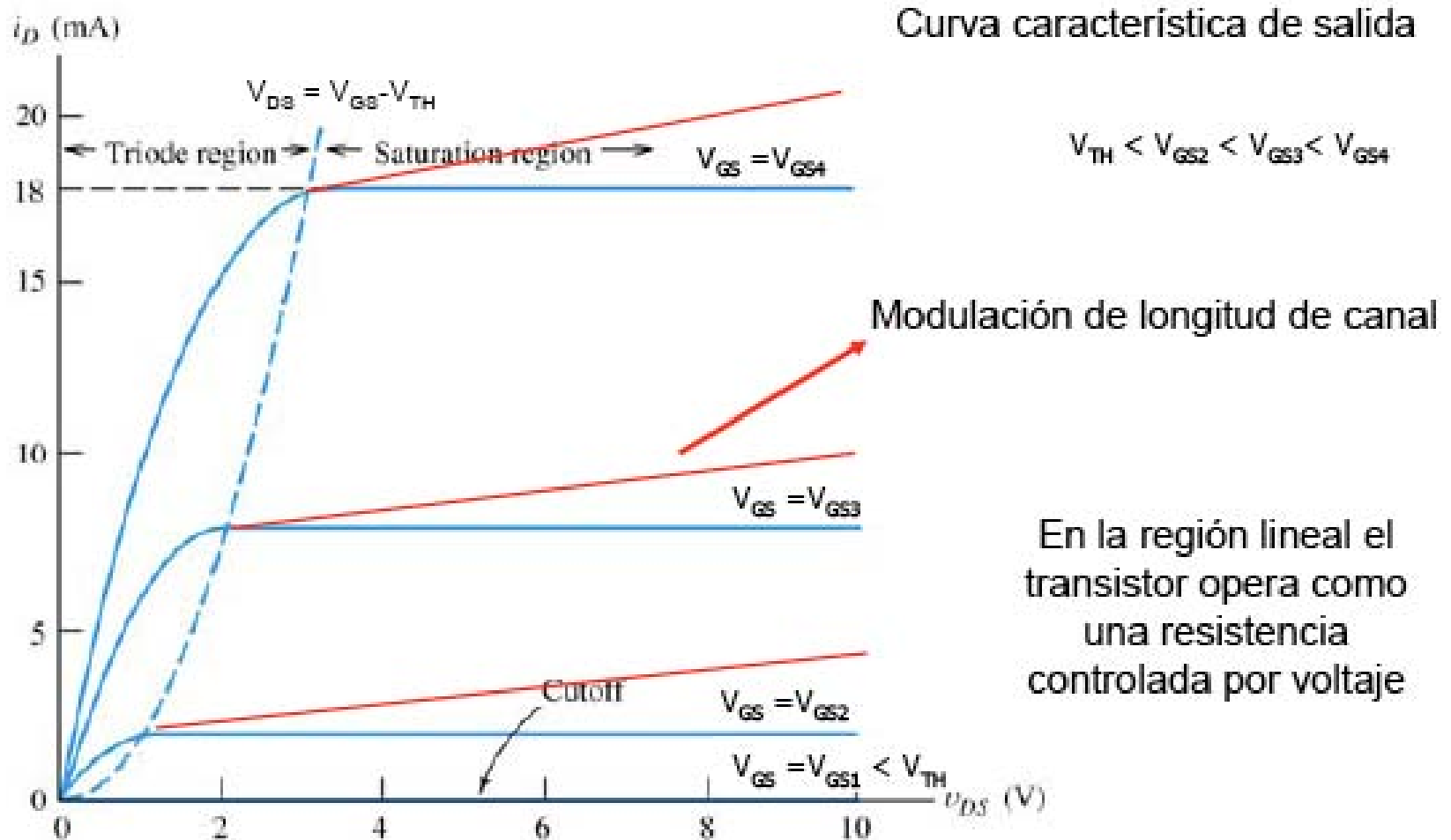
\* La corriente  $i_D$  es inversamente proporcional a la longitud del canal y aumenta.

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2 (1 + \lambda v_{DS})$$

$\lambda$  es un parámetro que depende de la tecnología utilizada y es inversamente proporcional a la longitud del canal.



# CARACTERÍSTICAS REALES DE SALIDA DE UN MOSFET TIPO ENRIQUECIMIENTO CONSIDERANDO LA MODULACIÓN DEL CANAL



Curva característica de salida

$$V_{TH} < V_{GS2} < V_{GS3} < V_{GS4}$$

En la región lineal el transistor opera como una resistencia controlada por voltaje

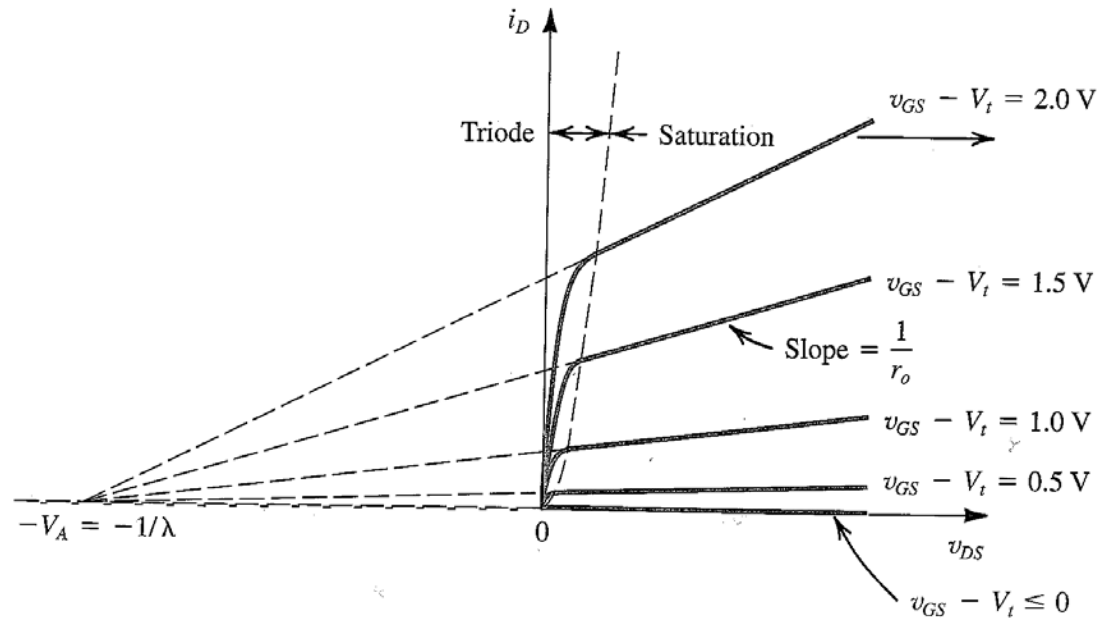
# EXTRAPOLACIÓN DE LAS CURVAS CARACTERÍSTICAS DEL MOSFET

La intersección de la extrapolación de las curvas ocurre en  $V_A = 1/\lambda$ .

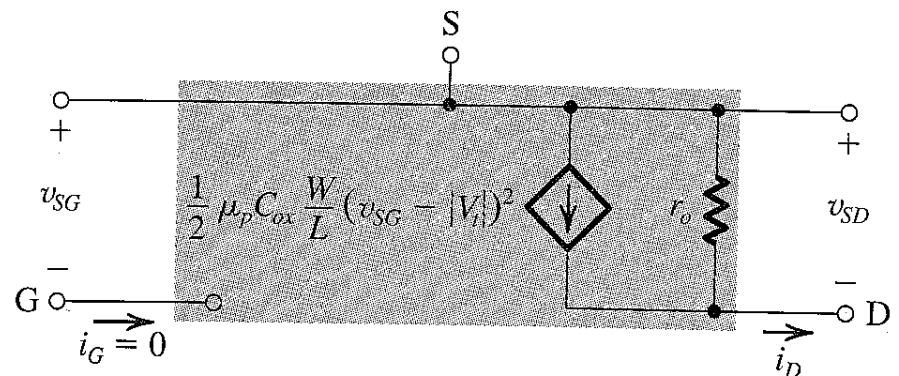
La resistencia de salida es

$$r_o \equiv \left[ \frac{\partial i_D}{\partial v_{DS}} \right]_{v_{GS} \text{ constant}}^{-1}$$

$$r_o = \left[ \lambda \frac{k'_n}{2} \frac{W}{L} (V_{GS} - V_t)^2 \right]^{-1} = \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$



El modelo de gran señal queda:



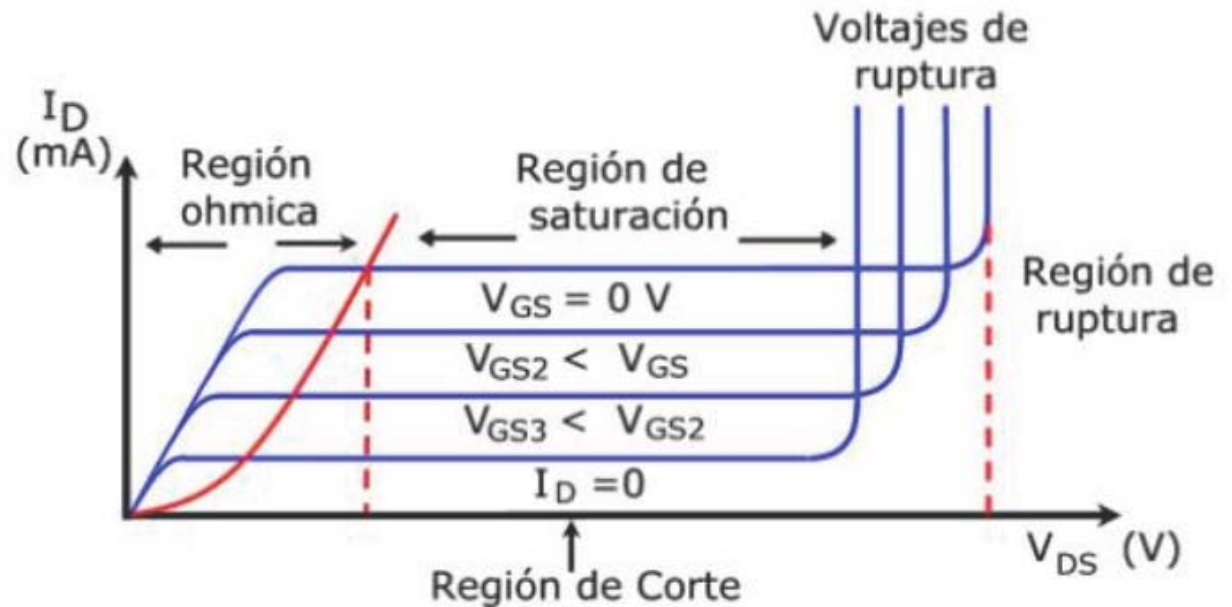
## REGIÓN DE RUPTURA

### Razones:

\*A voltajes  $v_{GS}$  elevados se perfora el dieléctrico y se daña el dispositivo. Como la impedancia de entrada es elevada, cargas estáticas pequeñas pueden producir valores altos de  $v_{GS}$ . Se protege con diodos.

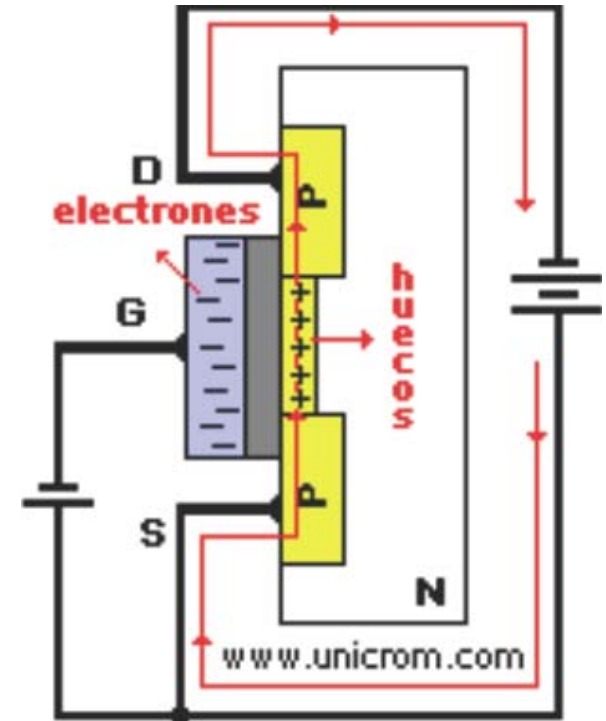
\* En MOS con canales cortos ocurre **punch-through** cuando al aumentar  $v_{DS}$  el canal desaparece e  $i_D$  aumenta. No es destructivo.

\* A medida que aumenta  $V_D$  se llega al voltaje de avalancha de la juntura PN (50 a 100V) y la corriente aumenta rápidamente.



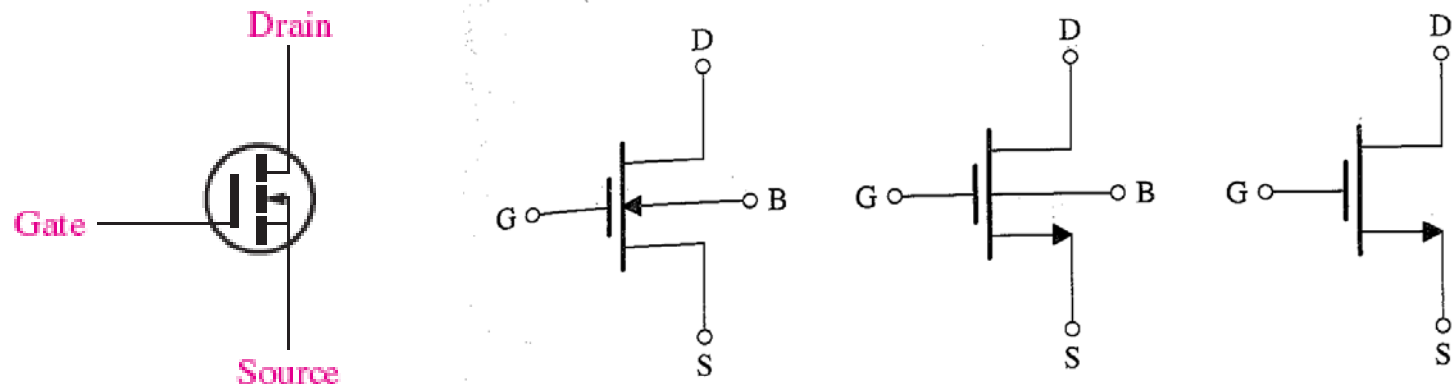
## MOSFET DE ENRIQUECIMIENTO CANAL P

- \* Los portadores son los huecos.
- \* Los voltajes  $V_{GS}$  y  $V_{DS}$  son negativos.
- \* Las ecuaciones para la región triodo y la región de saturación son las mismas.
- \* Inicialmente los PMOS dominaban el mercado, pero luego se desarrollaron NMOS más pequeños y más rápidos, que necesitan voltajes de fuente menores.
- \* Los PMOS están presentes en la estructura de MOSFET complementarios o **CMOS**, que es la tecnología dominante hoy en día.

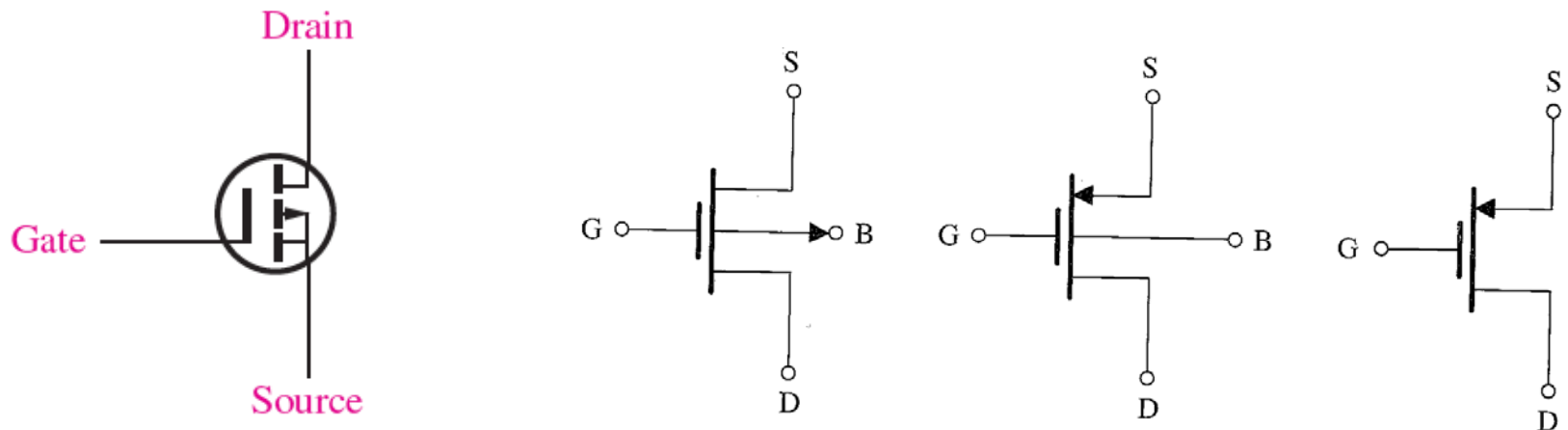


# SÍMBOLOS CIRCUITALES

Para el NMOS de enriquecimiento (MOSTET canal N)



Para el PMOS de enriquecimiento (MOSTET canal P)



# ESPECIFICACIONES PARA MOSFETS DE ENRIQUECIMIENTO

## ESPECIFICACIONES DEL TRANSISTOR MOSFET CANAL N VN10K

### Product Summary

$BV_{DSS}/BV_{DGS}$	$R_{DS(ON)}$ (max)	$I_{DSS}$ (min)
60V	5.0 $\Omega$	750mA

### Pin Configuration



### General Description

This enhancement-mode (normally-off) transistor utilizes a vertical DMOS structure and Supertex's well-proven, silicon-gate manufacturing process. This combination produces a device with the power handling capabilities of bipolar transistors and the high input impedance and positive temperature coefficient inherent in MOS devices. Characteristic of all MOS structures, this device is free from thermal runaway and thermally-induced secondary breakdown.

## Absolute Maximum Ratings

Parameter	Value
Drain-to-source voltage	$BV_{DSS}$
Drain-to-gate voltage	$BV_{DGS}$
Gate-to-source voltage	$\pm 30V$
Operating and storage temperature	$-55^{\circ}C$ to $+150^{\circ}C$

*Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these conditions is not implied. Continuous operation of the device at the absolute rating level may affect device reliability. All voltages are referenced to device ground.*

## Typical Thermal Resistance

Package	$\theta_{ja}$
TO-92	$132^{\circ}C/W$

## Thermal Characteristics

Package	$I_D$ (continuous) <sup>†</sup>	$I_D$ (pulsed)	Power Dissipation @ $T_c = 25^{\circ}C$	$I_{DR}$ <sup>†</sup>	$I_{DRM}$
TO-92	310mA	1.0A	1.0W	310mA	1.0A

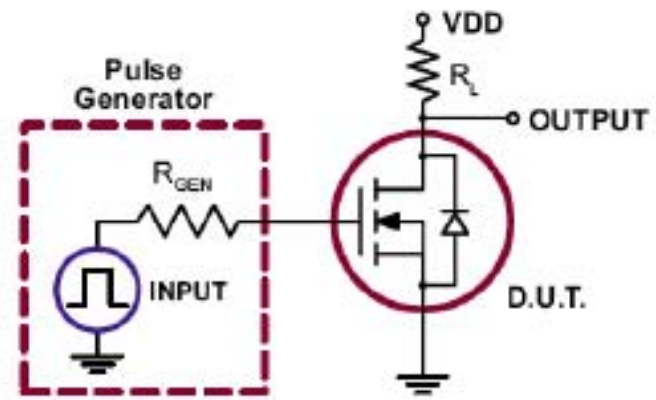
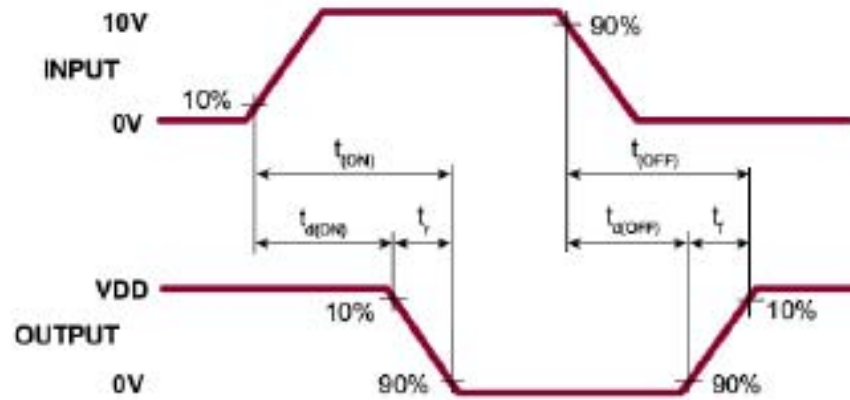
**Notes:**  
<sup>†</sup>  $I_D$  (continuous) is limited by max rated  $T_j$ . (VN0106N3 can be used if an  $I_D$  (continuous) of 500mA is needed.)



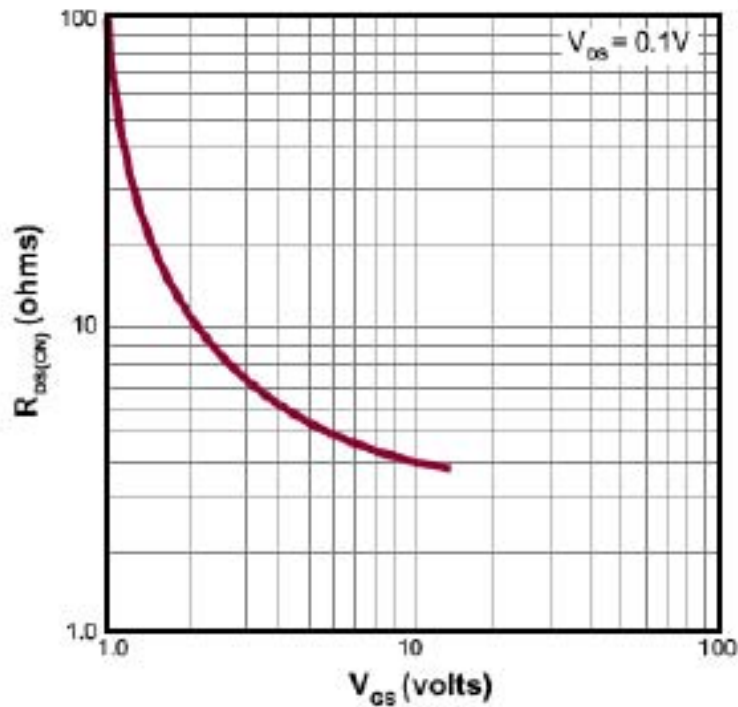
## Electrical Characteristics ( $T_A = 25^\circ\text{C}$ unless otherwise specified)

Sym	Parameter	Min	Typ	Max	Units	Conditions
$BV_{DSS}$	Drain-to-source breakdown voltage	60	-	-	V	$V_{GS} = 0V, I_D = 100\mu A$
$V_{GS(th)}$	Gate threshold voltage	0.8	-	2.5	V	$V_{GS} = V_{DS}, I_D = 1.0mA$
$\Delta V_{GS(th)}$	Change in $V_{GS(th)}$ with temperature	-	-3.8	-	mV/ $^\circ\text{C}$	$V_{GS} = V_{DS}, I_D = 1.0mA$
$I_{GSS}$	Gate body leakage	-	-	100	nA	$V_{GS} = 15V, V_{DS} = 0V$
$I_{DSS}$	Zero gate voltage drain current	-	-	10	$\mu A$	$V_{GS} = 0V, V_{DS} = 45V$
		-	-	500		$V_{GS} = 0V, V_{DS} = 45V,$ $T_A = 125^\circ\text{C}$
$I_{D(ON)}$	On-state drain current	0.75	-	-	A	$V_{GS} = 10V, V_{DS} = 10V$
$R_{DS(ON)}$	Static drain-to-source on-state resistance	-	-	7.5	$\Omega$	$V_{GS} = 5.0V, I_D = 200mA$
		-	-	5.0		$V_{GS} = 10V, I_D = 500mA$
$\Delta R_{DS(ON)}$	Change in $R_{DS(ON)}$ with temperature	-	0.7	-	%/ $^\circ\text{C}$	$V_{GS} = 10V, I_D = 500mA$
$G_{FS}$	Forward transductance	100	-	-	mmho	$V_{DS} = 10V, I_D = 500mA$
$C_{ISS}$	Input capacitance	-	48	60	$pF$	$V_{GS} = 0V,$ $V_{DS} = 25V,$ $f = 1.0MHz$
$C_{OSS}$	Common source output capacitance	-	16	25		
$C_{RSS}$	Reverse transfer capacitance	-	2.0	5.0		
$t_{(ON)}$	Turn-on time	-	-	10	ns	$V_{DO} = 15V,$ $I_D = 600mA,$ $R_{GEN} = 25\Omega$
$t_{(OFF)}$	Turn-off time	-	-	10		
$V_{SD}$	Diode forward voltage drop	-	0.8	-	V	$V_{GS} = 0V, I_{SD} = 500mA$
$t_{tr}$	Reverse recovery time	-	160	-	ns	$V_{GS} = 0V, I_{SD} = 500mA$

## Switching Waveforms and Test Circuit

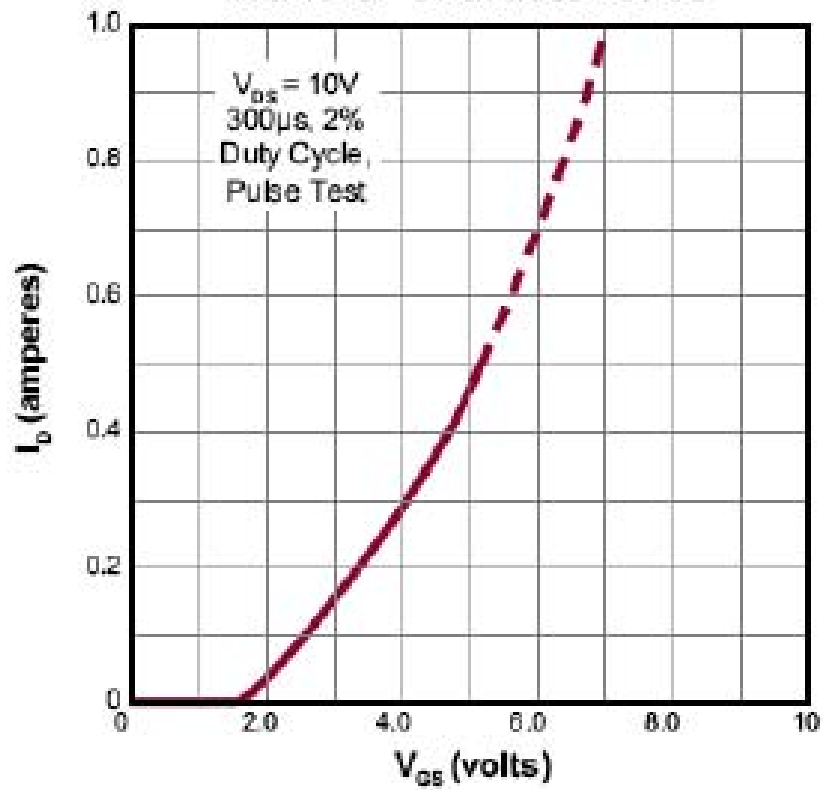


## On-Resistance vs. Gate-to-Source Voltage

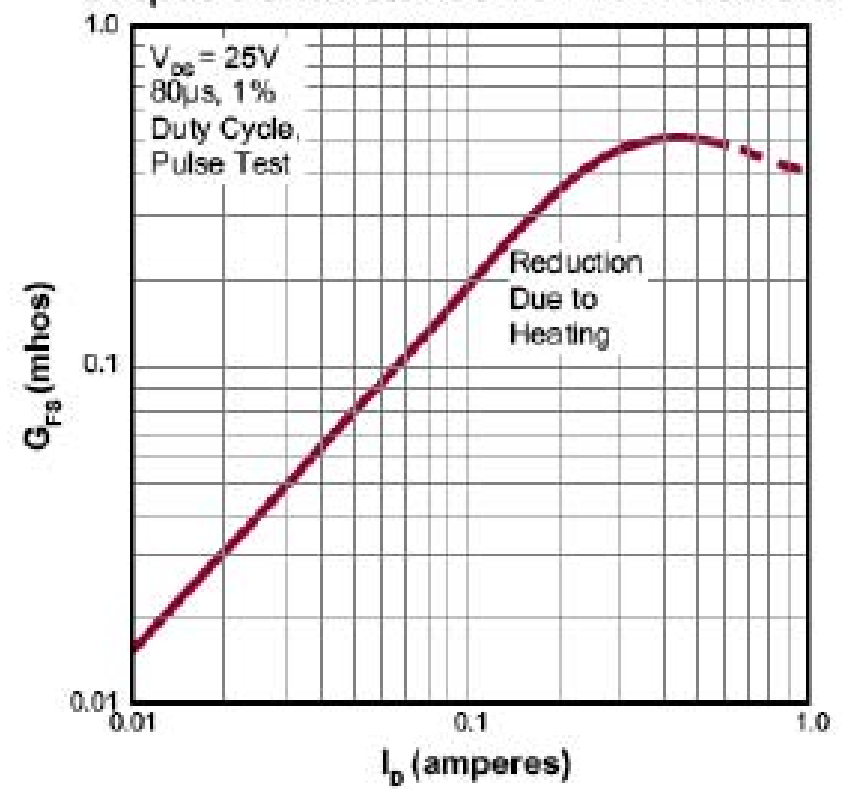


**Resistencia en la región triodo**

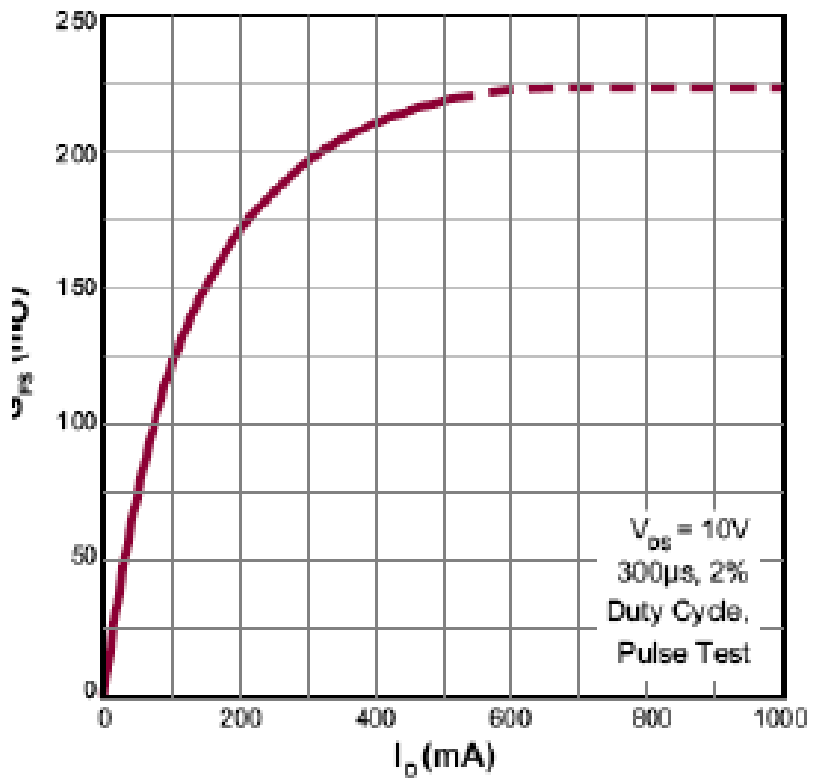
### Transfer Characteristics



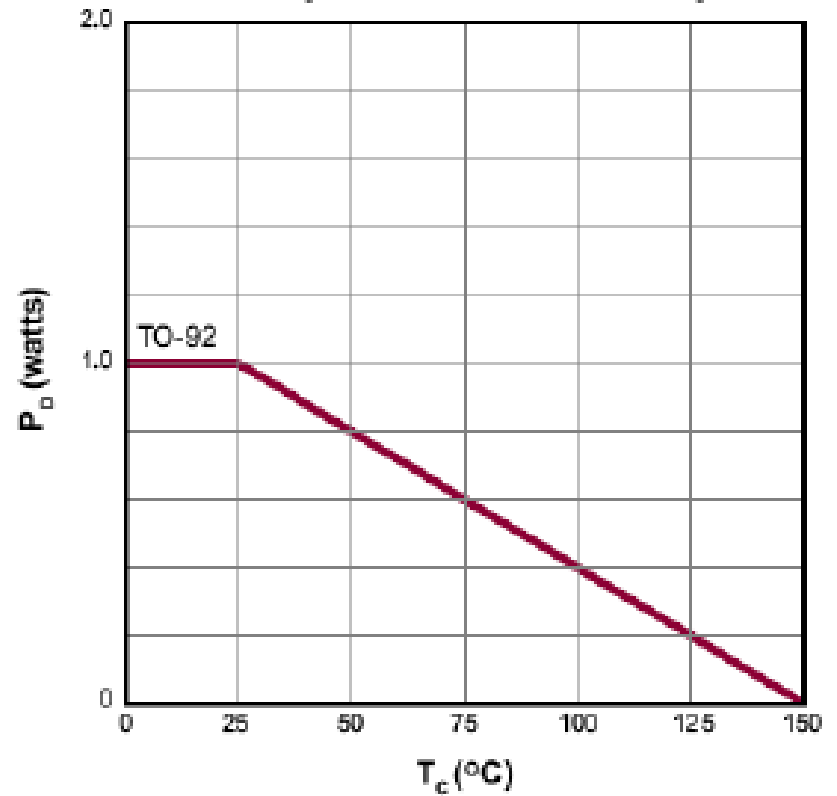
### Output Conductance vs Drain Current



### Transconductance vs. Drain Current



### Power Dissipation vs. Case Temperature



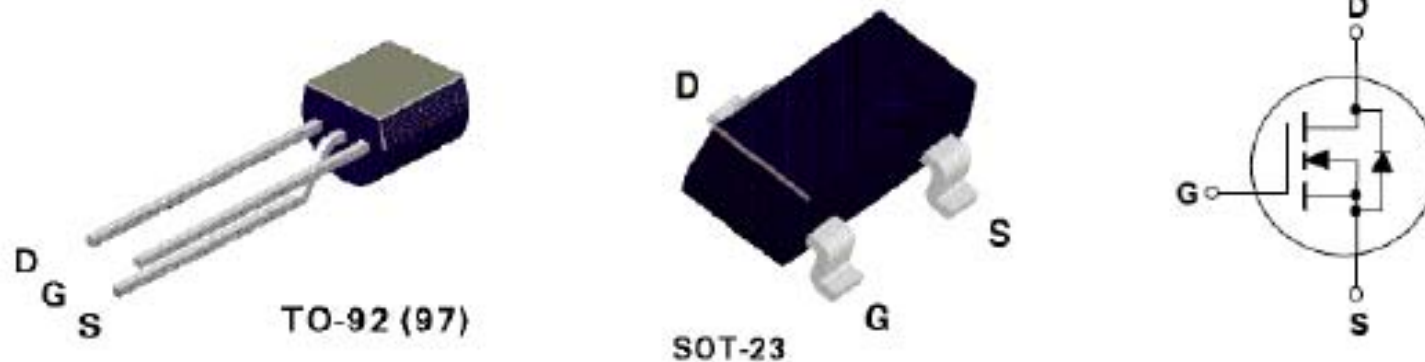
# ESPECIFICACIONES DEL TRANSISTOR MOSFET CANAL N BS170

## General Description

These N-Channel enhancement mode field effect transistors are produced using Fairchild's proprietary, high cell density, DMOS technology. These products have been designed to minimize on-state resistance while provide rugged, reliable, and fast switching performance. They can be used in most applications requiring up to 500mA DC. These products are particularly suited for low voltage, low current applications such as small servo motor control, power MOSFET gate drivers, and other switching applications.

## Features

- High density cell design for low  $R_{DS(ON)}$ .
- Voltage controlled small signal switch.
- Rugged and reliable.
- High saturation current capability.

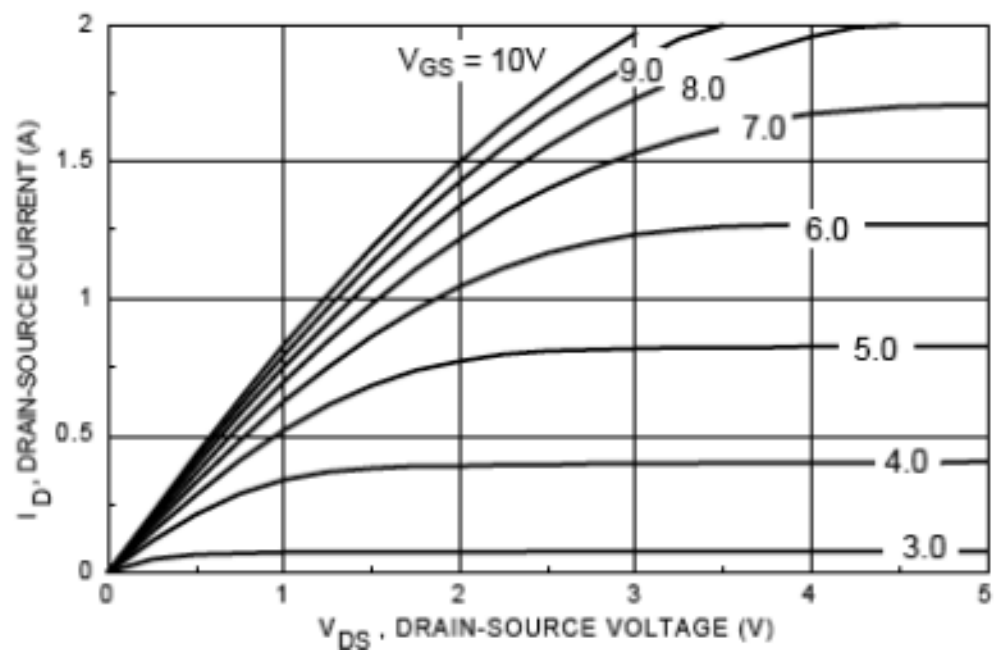
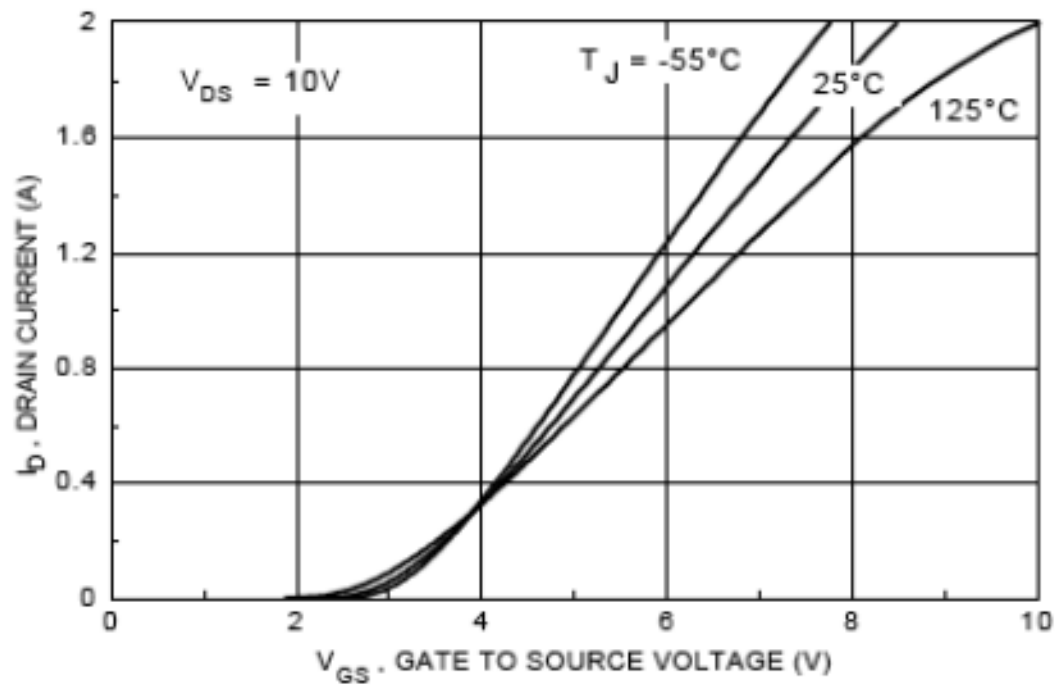


**Absolute Maximum Ratings** $T_A = 25^\circ\text{C}$  unless otherwise noted

Symbol	Parameter	BS170	MMBF170	Units
$V_{DS}$	Drain-Source Voltage		60	V
$V_{DGR}$	Drain-Gate Voltage ( $R_{GS} \leq 1\text{M}\Omega$ )		60	V
$V_{GSS}$	Gate-Source Voltage		$\pm 20$	V
$I_D$	Drain Current - Continuous	500	500	mA
	- Pulsed	1200	800	
$P_D$	Maximum Power Dissipation	830	300	mW
	Derate Above $25^\circ\text{C}$	6.6	2.4	mW/ $^\circ\text{C}$
$T_J, T_{STG}$	Operating and Storage Temperature Range	-55 to 150		$^\circ\text{C}$
$T_L$	Maximum Lead Temperature for Soldering Purposes, 1/16" from Case for 10 Seconds	300		$^\circ\text{C}$
<b>THERMAL CHARACTERISTICS</b>				
$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient	150	417	$^\circ\text{C/W}$

## Electrical Characteristics ( $T_A = 25^\circ\text{C}$ unless otherwise noted)

Symbol	Parameter	Conditions	Type	Min	Typ	Max	Units
<b>OFF CHARACTERISTICS</b>							
$BV_{DSS}$	Drain-Source Breakdown Voltage	$V_{GS} = 0\text{ V}, I_D = 100\ \mu\text{A}$	All	60			V
$I_{DSS}$	Zero Gate Voltage Drain Current	$V_{DS} = 25\text{ V}, V_{GS} = 0\text{ V}$	All			0.5	$\mu\text{A}$
$I_{GSSF}$	Gate - Body Leakage, Forward	$V_{GS} = 15\text{ V}, V_{DS} = 0\text{ V}$	All			10	nA
<b>ON CHARACTERISTICS (Note 1)</b>							
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}, I_D = 1\text{ mA}$	All	0.8	2.1	3	V
$R_{DS(on)}$	Static Drain-Source On-Resistance	$V_{GS} = 10\text{ V}, I_D = 200\text{ mA}$	All		1.2	5	$\Omega$
$g_{FS}$	Forward Transconductance	$V_{DS} = 10\text{ V}, I_D = 200\text{ mA}$	BS170		320		mS
		$V_{DS} \geq 2 V_{GS(th)}, I_D = 200\text{ mA}$	MMBF170		320		
<b>DYNAMIC CHARACTERISTICS</b>							
$C_{iss}$	Input Capacitance	$V_{DS} = 10\text{ V}, V_{GS} = 0\text{ V},$ $f = 1.0\text{ MHz}$	All		24	40	$\mu\text{F}$
$C_{oss}$	Output Capacitance		All		17	30	
$C_{rss}$	Reverse Transfer Capacitance		All		7	10	
<b>SWITCHING CHARACTERISTICS (Note 1)</b>							
$t_{on}$	Turn-On Time	$V_{DD} = 25\text{ V}, I_D = 200\text{ mA},$ $V_{GS} = 10\text{ V}, R_{GEN} = 25\ \Omega$	BS170			10	ns
		$V_{DD} = 25\text{ V}, I_D = 500\text{ mA},$ $V_{GS} = 10\text{ V}, R_{GEN} = 50\ \Omega$	MMBF170			10	
$t_{off}$	Turn-Off Time	$V_{DD} = 25\text{ V}, I_D = 200\text{ mA},$ $V_{GS} = 10\text{ V}, R_{GEN} = 25\ \Omega$	BS170			10	ns
		$V_{DD} = 25\text{ V}, I_D = 500\text{ mA},$ $V_{GS} = 10\text{ V}, R_{GEN} = 50\ \Omega$	MMBF170			10	





## LOS PARÁMETROS DEL MOSFET DE ENRIQUECIMIENTO

**Primer procedimiento para buscar los parámetros necesarios (específicamente el valor de K) a fin de poder trabajar con un E-MOSFET a partir de la información disponible en las hojas de especificaciones.**

- \* Algunos fabricantes presentan  $I_{DS(on)}$  para un  $V_{GS}$  específico. Por ejemplo, para el VN10K se tiene  $I_{DS(on)min} = 0,75mA$  para  $V_{GS} = 10V$  y  $V_{DS} = 10V$ .
- \* Se busca el valor de  $V_t$  que está indicado como  $V_{GSth}$ . Para este dispositivo el valor mínimo es  $0,8V$ .
- \* Se aplica la ecuación para la corriente  $I_D$  cuando el dispositivo está en saturación a fin de calcular K.
- \* Conocido K se puede aplicar la fórmula de  $I_D$  en función de  $V_{GS}$  para resolver las ecuaciones de polarización.

$$I_{D(on)} = K(V_{GS} - V_t)^2 \quad \triangleright \quad K = \frac{I_{D(on)}}{(V_{GS} - V_t)^2}$$

## Segundo procedimiento para calcular K

\* Ecuación de la corriente en saturación para DC:

$$I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_t)^2 = K (V_{GS} - V_t)^2 \quad 2K = k_n' \frac{W}{L} \quad (V_{GS} - V_t) = \sqrt{\frac{I_D}{K}}$$

\* Para los MOSFETs se especifica el parámetro de transconductancia,  $G_{FS}$ , que relaciona el valor de la variable de salida ( $I_D$ ) y la de entrada  $V_{GS}$  para una corriente  $I_D$  específica. Su ecuación es

$$G_{FS} = k_n' \frac{W}{L} (V_{GS} - V_t) = 2K \sqrt{\frac{I_D}{K}} = 2\sqrt{KI_D} \triangleright G_{FS}^2 = 4KI_D \triangleright K = \frac{G_{FS}^2}{4I_D}$$

**En resumen:**

$$K = \frac{I_{D(on)}}{(V_{GS} - V_t)^2}$$

$$K = \frac{G_{FS}^2}{4I_D}$$

## EJEMPLOS DEL CÁLCULO DE K

\* Para el MOSFET BS170 el fabricante no especifica  $I_{DS(on)}$ , solamente especifica  $G_{FS} = 320 \text{ mS}$  para  $I_D = 200 \text{ mA}$ . Por lo tanto:

$$K = \frac{G_{FS}^2}{4I_D} = \frac{(320 \text{ mA/V})^2}{4 \times 200 \text{ mA}} = 128 \frac{\text{mA}}{\text{V}^2}$$

\* Para el MOSFET VN10K el fabricante especifica  $G_{FS} = 100 \text{ mS}$  para  $I_D = 500 \text{ mA}$ . Por lo tanto:

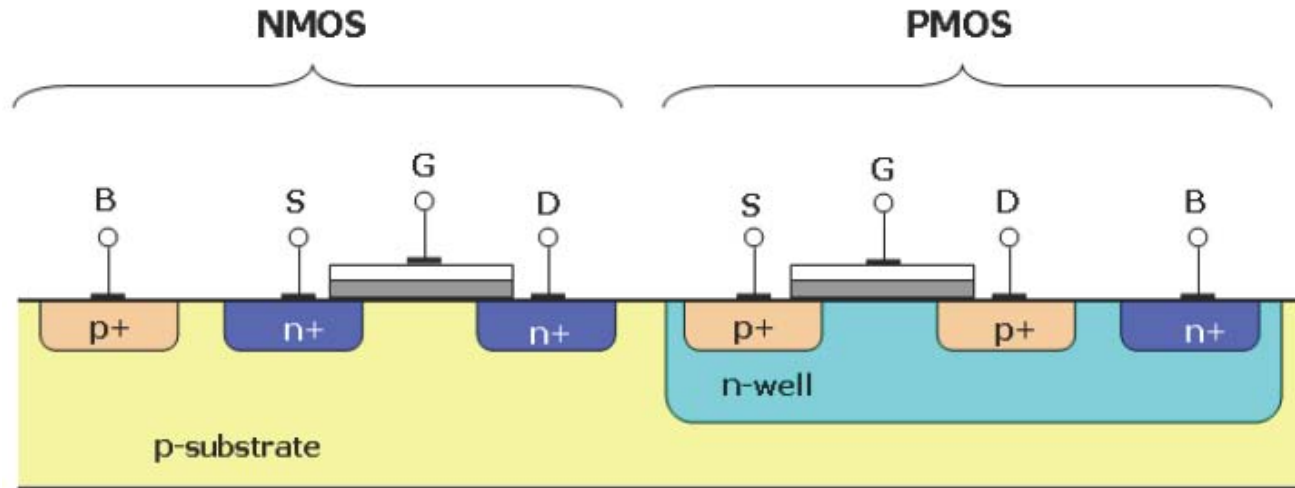
$$K = \frac{G_{FS}^2}{4I_D} = \frac{(100 \text{ mA/V})^2}{4 \times 500 \text{ mA}} = 5 \frac{\text{mA}}{\text{V}^2}$$

\* Para el MOSFET VN10K también presenta  $I_{DS(on)} = 0,75 \text{ A}$  para un  $V_{GS} = 10 \text{ V}$ ;  $V_{t_{min}} = 0,8 \text{ V}$ . Por lo tanto:

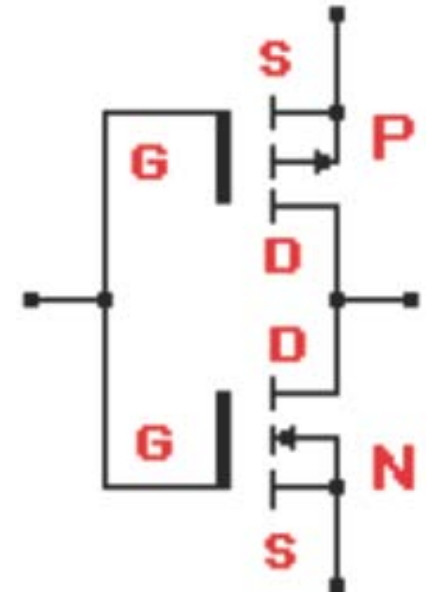
$$K = \frac{I_{D(on)}}{(V_{GS} - V_t)^2} = \frac{750 \text{ mA}}{(10 - 0,8)^2} = 8,86 \frac{\text{mA}}{\text{V}^2}$$

\* En las características del MOSFET VN10K se observa que  $G_{FS}$  varía significativamente con la corriente  $I_D$ .

# MOSFET COMPLEMENTARIOS O CMOS

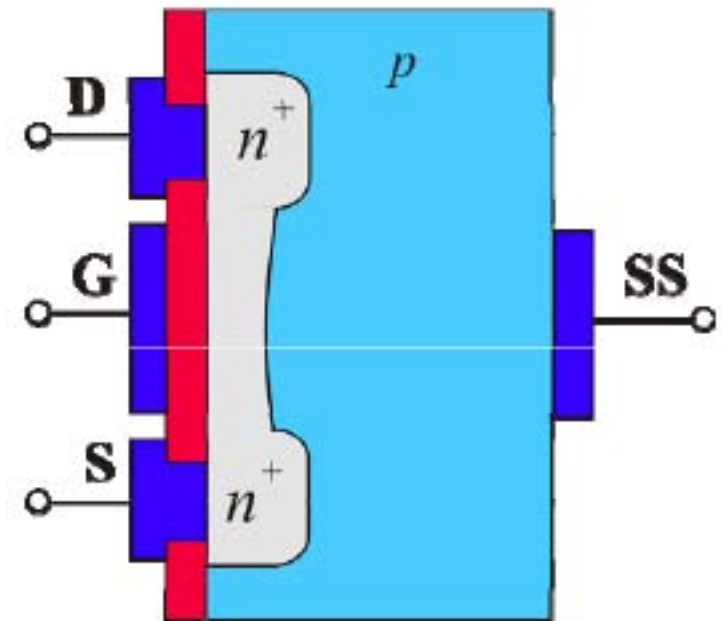


- \* Esta tecnología se usa en circuitos integrados, tanto analógicos como digitales.
- \* El NMOS se implementa directamente sobre el sustrato P.
- \* Para el PMOS se fabrica una región N.
- \* Se incluye un aislamiento entre los dos dispositivos.

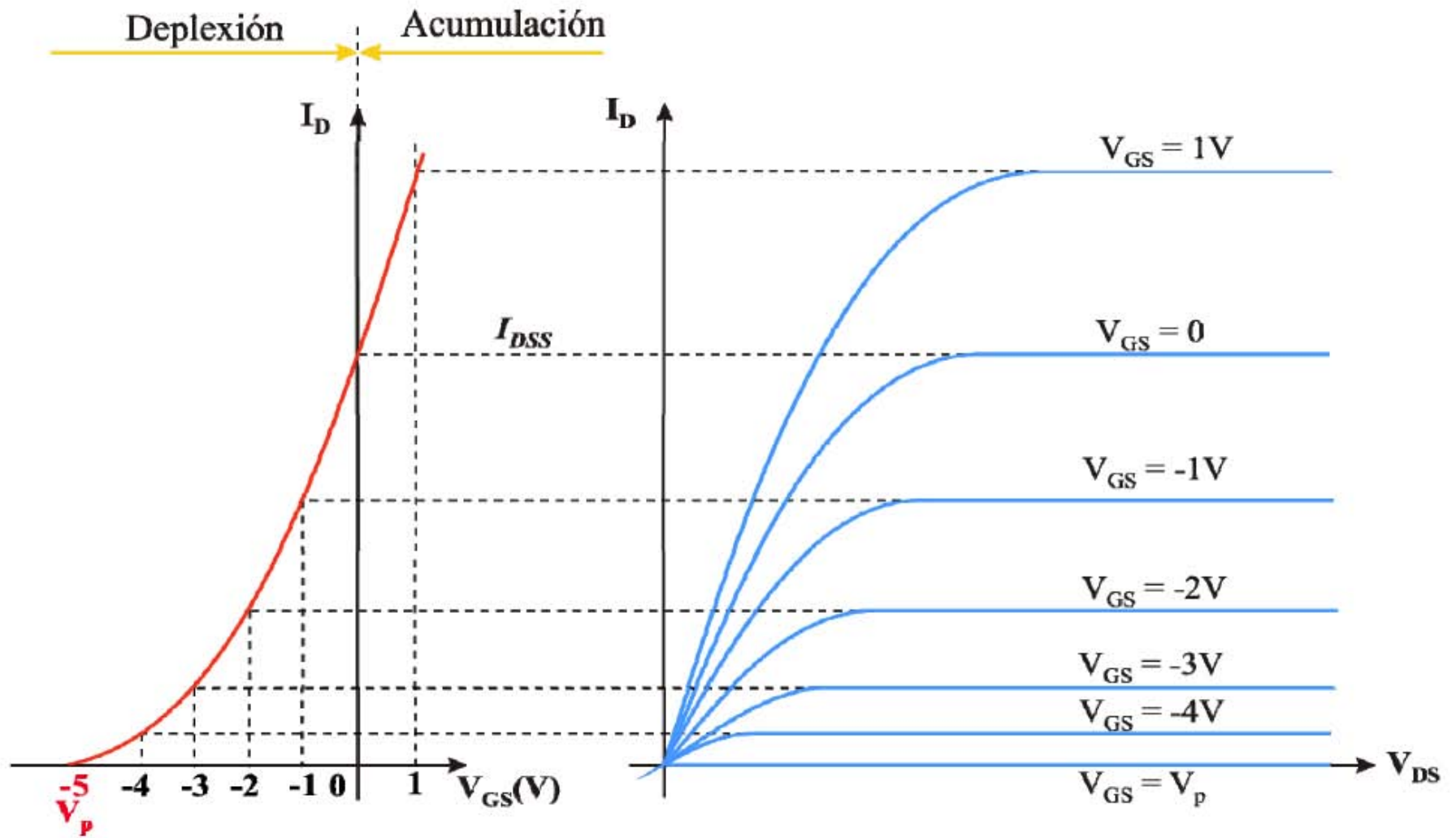


## MOSFET DE VACIAMIENTO O EMPOBRECIMIENTO (DEPLETION) (D-MOSFET)

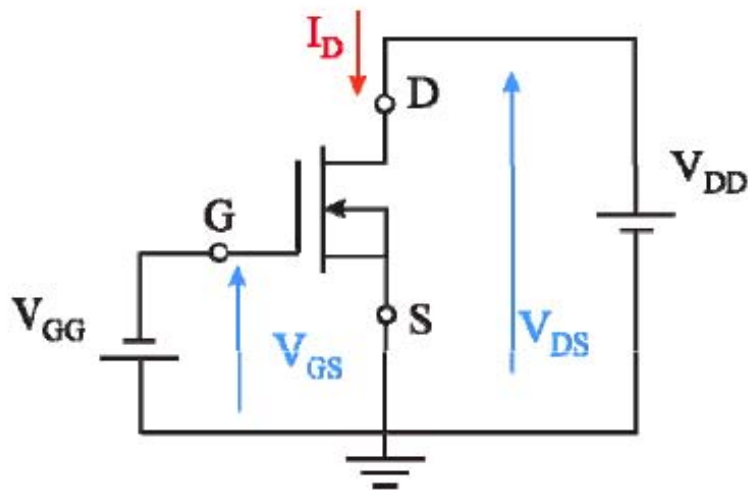
- \* Tiene un canal implantado durante la fabricación.
- \* Si se aplica  $v_{DS}$  hay circulación de corriente aún con  $v_{GS}=0$ .
- \* Para  $v_{GS}$  positivos aumenta el canal y circula una  $i_D$  mayor.
- \* Para  $v_{GS}$  negativos disminuye el canal y la conductividad decrece. El MOS trabaja en el modo de vaciamiento.
- \* Cuando  $v_{GS}$  llega al valor en el que se han eliminado los portadores del canal, la corriente  $i_D$  es cero aunque todavía haya  $v_{DS}$  aplicado. Dicho valor de  $v_{GS}$  es el **voltaje de umbral  $V_t$**



# CURVAS CARACTERÍSTICAS DEL MOSFET DE VACIAMIENTO CANAL P (D-MOSFET)

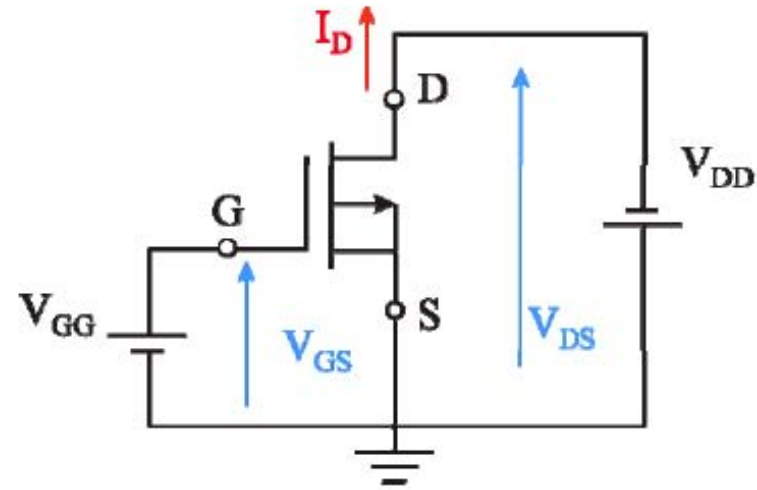


# VOLTAJES Y CORRIENTES EN LOS MOSFET DE VACIAMIENTO (D-MOSFET)



Canal n

$V_{DS}$  positivo  
 $V_{GS}$  negativo o positivo  
 $I_D$  positiva (entrante)



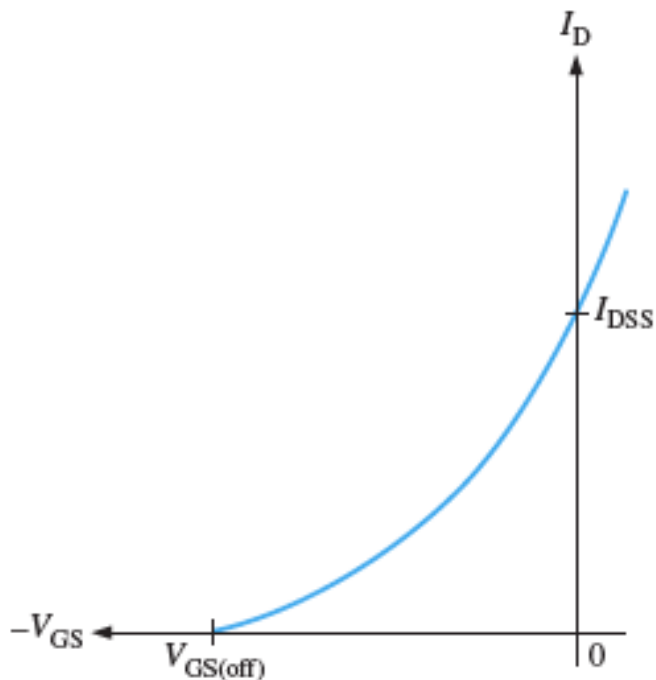
Canal p

$V_{DS}$  negativo  
 $V_{GS}$  positivo o negativo  
 $I_D$  negativa (saliente)

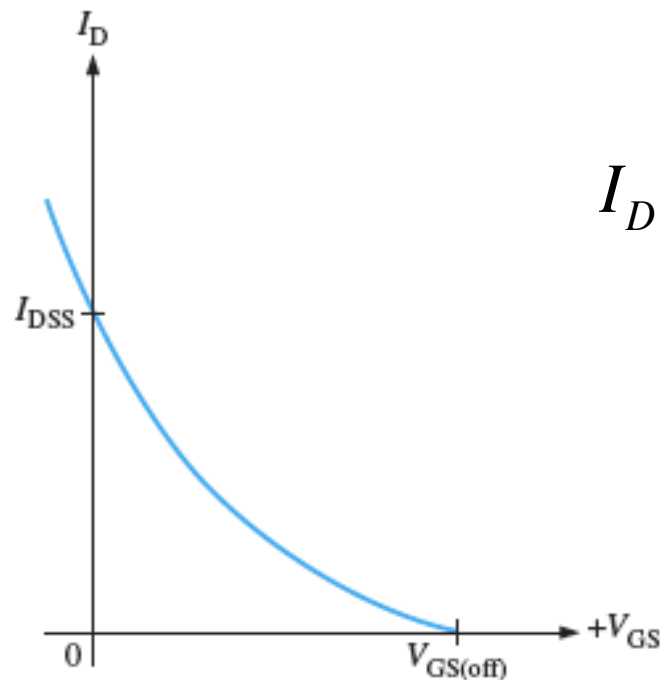
## ECUACIONES DEL MOSFET DE VACIAMIENTO (D-MOSFET)

\* Dadas las características de transferencia de los MOSFET de vaciamiento, la ecuación cuadrática del JFET también aplica para este tipo de dispositivos.

\* En este caso, para un D-MOSFET canal n  $V_{GSoff}$  es negativo, pero el voltaje  $V_{GS}$  puede tomar valores negativos o positivos. Lo contrario para un D-MOSFET canal p.



(a) *n* channel



(b) *p* channel

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$



## EJERCICIO

Para un determinado D-MOSFET, se tiene que  $I_{DSS} = 10\text{mA}$  y  $V_{GS\text{off}} = -8\text{V}$ .

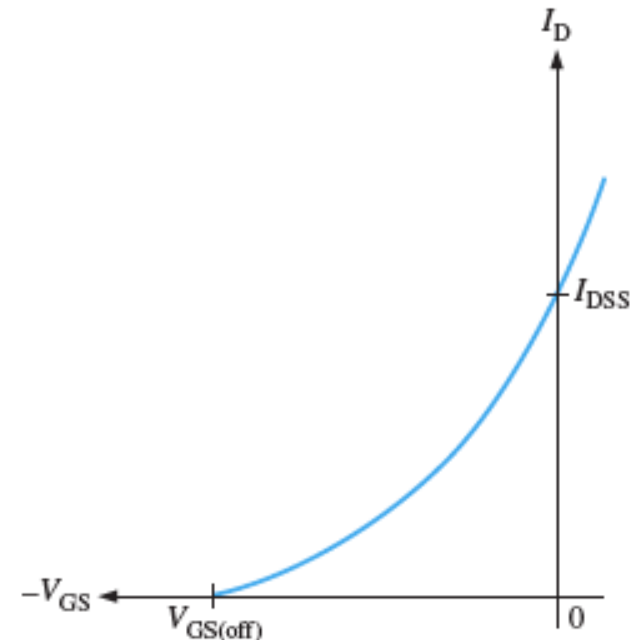
¿Qué tipo de D-MOSFET es?

Calcule  $I_D$  para  $V_{GS} = -3\text{V}$  y para  $V_{GS} = +3\text{V}$

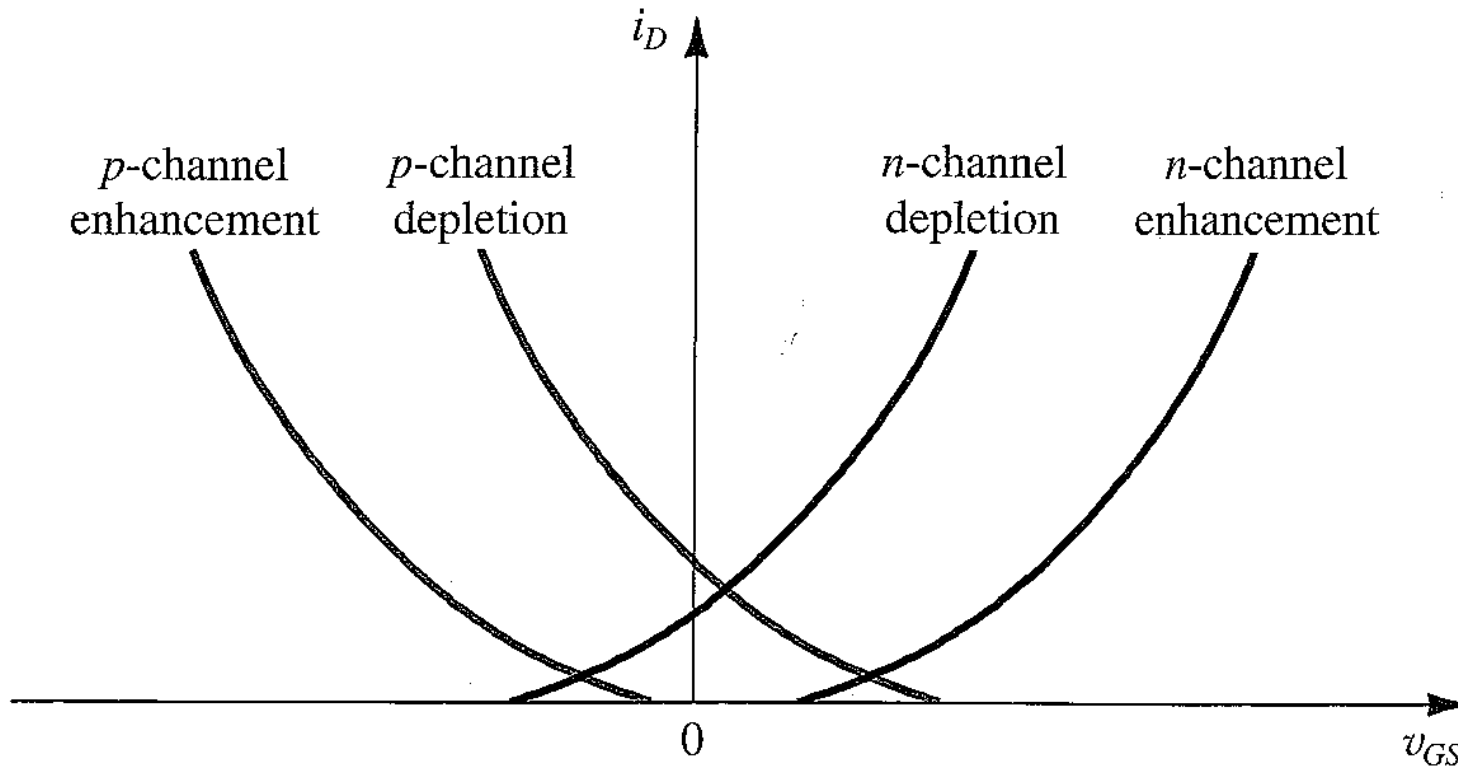
Dado que  $V_{GS\text{off}}$  es negativo, es un MOSFET de vaciamiento canal n.

$$I_D \cong I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS(\text{off})}} \right)^2 = (10 \text{ mA}) \left( 1 - \frac{-3 \text{ V}}{-8 \text{ V}} \right)^2 = 3.91 \text{ mA}$$

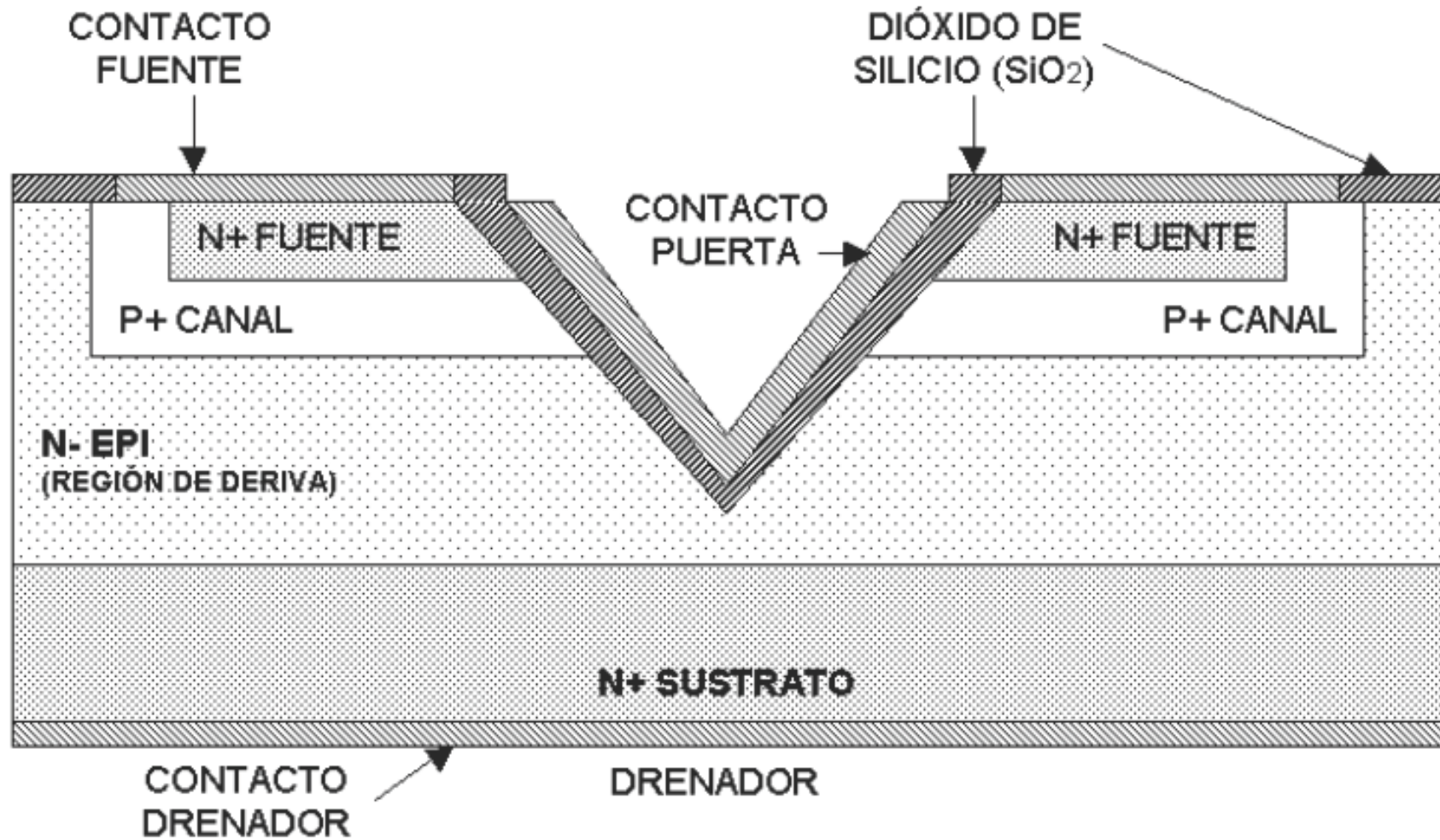
$$I_D \cong (10 \text{ mA}) \left( 1 - \frac{+3 \text{ V}}{-8 \text{ V}} \right)^2 = 18.9 \text{ mA}$$



# CURVAS CARACTERÍSTICAS $i_D$ vs $V_{GS}$ PARA MOSFETS DE ENRIQUECIMIENTO Y DE VACIAMIENTO CANAL N Y CANAL P



# MOSFET DE POTENCIA



## POLARIZACIÓN DE E-MOSFETS

1.-Determine los valores de las resistencias para que el MOSFET opere a  $I_D = 0,4 \text{ mA}$  y  $V_D = 0,5\text{V}$ . Los parámetros son  $V_t=0,7\text{V}$ ,  $\mu_n C_{ox}=100\mu\text{A}/\text{V}^2$ ,  $L = 1\mu\text{m}$   $W = 32\mu\text{m}$ . Considere  $\lambda = 0$ .

Dado que  $V_D = 0,5\text{V}$  es mayor que  $V_G$ , ( $V_{GD} < V_t$ ) el MOSFET va a estar en la región de saturación.

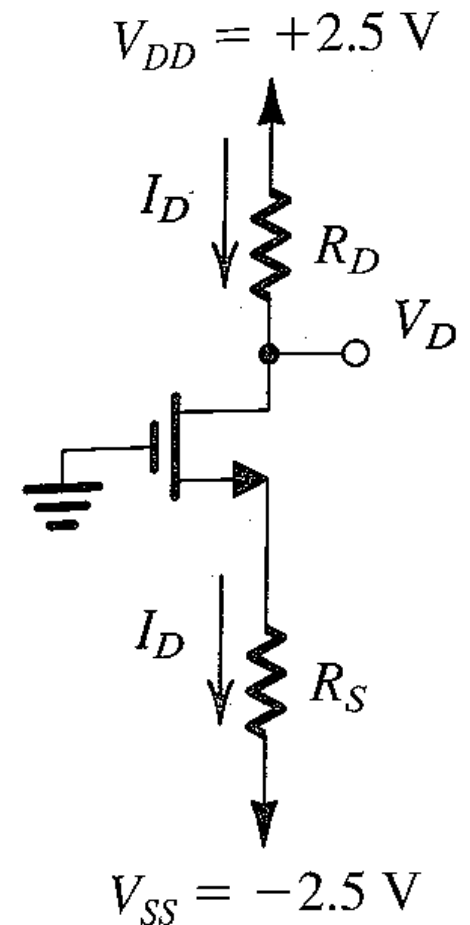
$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t)^2 \quad V_{GS} - V_t = V_{OV},$$

Sustituyendo:  $400 = \frac{1}{2} \times 100 \times \frac{32}{1} V_{OV}^2$   
 $V_{OV} = \pm 0,5 \text{ V}$

$$V_{GS} = V_t + V_{OV} = 0.7 + 0.5 = 1.2 \text{ V} \quad |V_S| = -1,2\text{V}$$

$$R_S = \frac{V_S - V_{SS}}{I_D} = \frac{-1.2 - (-2.5)}{0.4} = 3.25 \text{ k}\Omega$$

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{2.5 - 0.5}{0.4} = 5 \text{ k}\Omega$$



2.-Determine el valor de la resistencia R para que el MOSFET opere a  $I_D=80\mu\text{A}$  y determine el valor de  $V_D$ . Los parámetros son  $V_t=0,6\text{V}$ ,  $\mu_n C_{ox}=200\mu\text{A}/\text{V}^2$ ,  $L = 0,8\mu\text{m}$   $W = 4\mu\text{m}$ . Considere  $\lambda = 0$ .

$V_{GD}=0$ . Como  $V_{GD} < V_t$  está en la región de saturación.

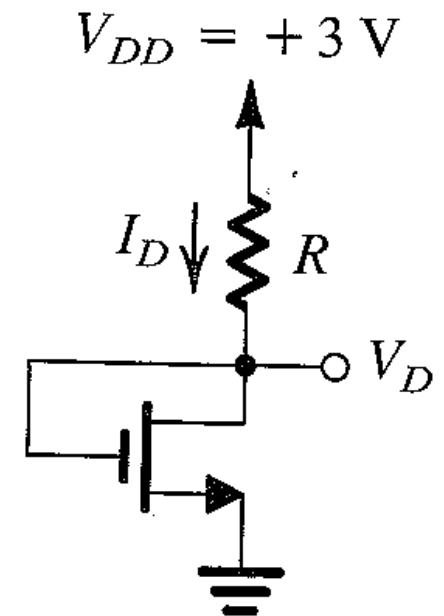
$$I_D = \frac{1}{2}\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t)^2 = \frac{1}{2}\mu_n C_{ox} \frac{W}{L} V_{OV}^2$$

$$V_{OV} = \sqrt{\frac{2I_D}{\mu_n C_{ox} (W/L)}} = \sqrt{\frac{2 \times 80}{200 \times (4/0.8)}} = 0.4 \text{ V}$$

$$V_{GS} = V_t + V_{OV} = 0.6 + 0.4 = 1 \text{ V}$$

$$V_D = V_G = +1 \text{ V}$$

$$R = \frac{V_{DD} - V_D}{I_D} = \frac{3 - 1}{0.080} = 25 \text{ k}\Omega$$



3.-Determine el valor de la resistencia R para que  $V_D=0,1V$ . ¿Cuál es la resistencia efectiva entre Drain y Source en este punto de operación? Los parámetros son  $V_t=1V$ ,  $k_n'(W/L) = 1mA/V^2$ .

$$V_G=5V \text{ y } V_D=0,1V \quad V_{GD}=4,9V$$

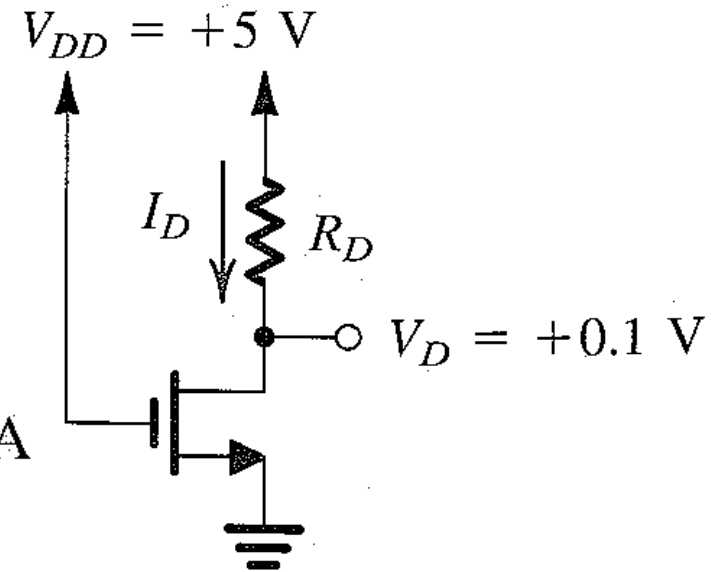
$V_{GD}>V_t$  Está en la región de triodo

$$I_D = k_n' \frac{W}{L} \left[ (V_{GS} - V_t) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$I_D = 1 \times \left[ (5 - 1) \times 0.1 - \frac{1}{2} \times 0.01 \right] = 0.395 \text{ mA}$$

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{5 - 0.1}{0.395} = 12.4 \text{ k}\Omega$$

$$r_{DS} = \frac{V_{DS}}{I_D} = \frac{0.1}{0.395} = 253 \text{ }\Omega$$



Se selecciona 12k $\Omega$

4.-Determine el valor de los voltajes y corrientes. Los parámetros son  $V_t=1V$ ,  $k_n'(W/L) = 1mA/V^2$ .

Voltaje de Thevenin en el Gate:

$$V_G = V_{DD} \frac{R_{G2}}{R_{G2} + R_{G1}} = 10 \times \frac{10}{10 + 10} = +5 V$$

Se comienza suponiendo saturación.

$$V_{GS} = 5 - 6I_D \quad I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_t)^2$$

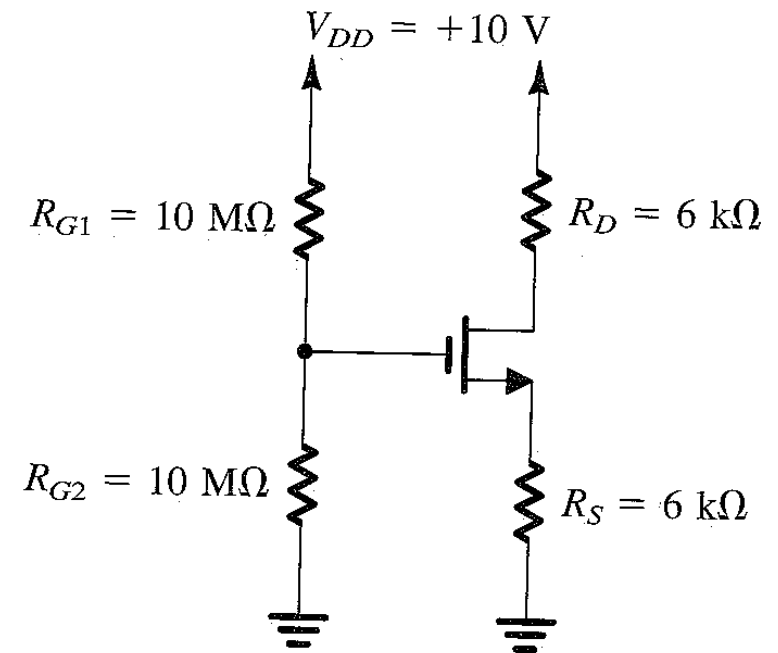
$$18I_D^2 - 25I_D + 8 = 0 \quad \text{Dos valores: } 0,89 \text{ y } 0,5$$

Con 0,89mA  $V_{GS} = 5 - 0,89 \times 6 = 5 - 5,34 = -0,34V$ ;  $V_{GS} < V_t$  No es válido

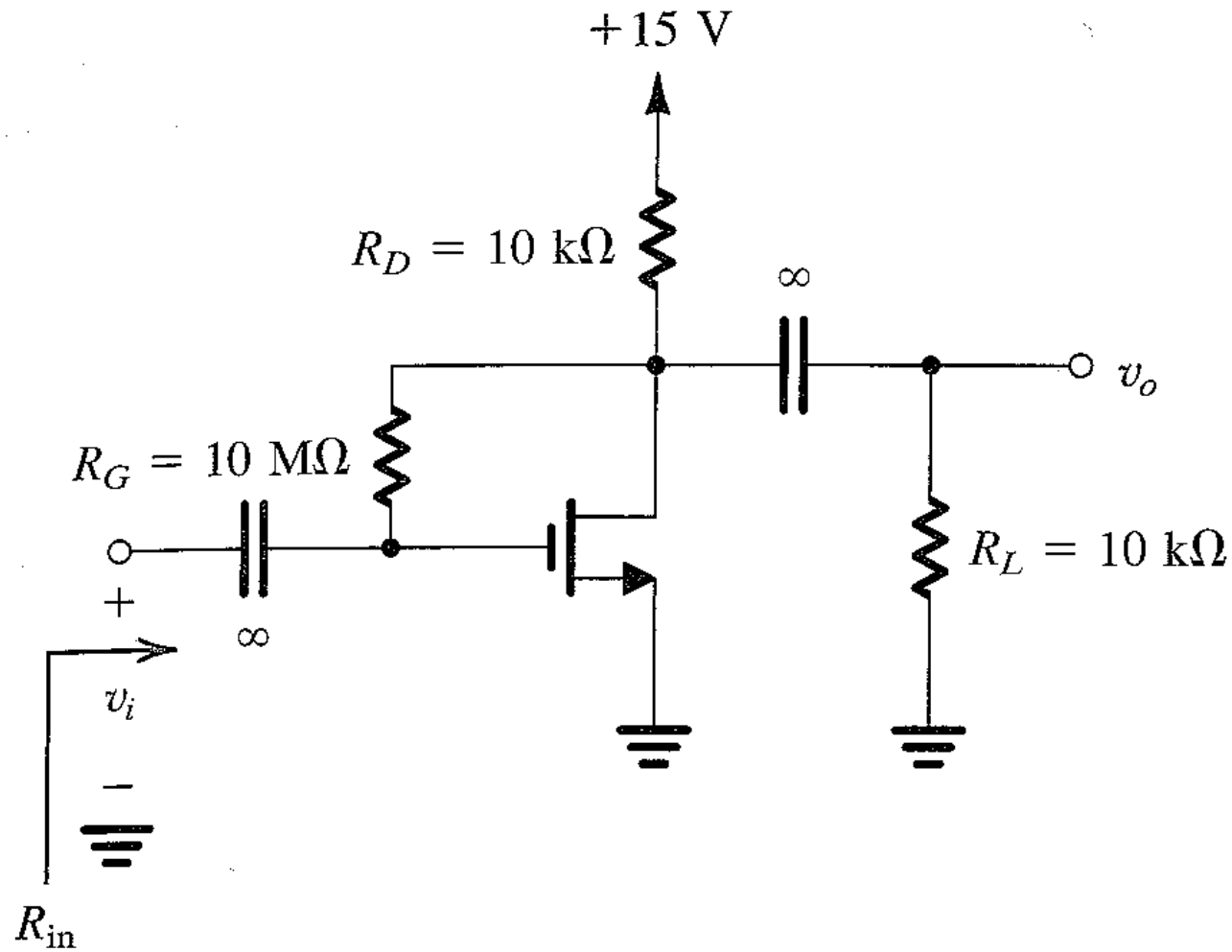
Con 0,5mA  $V_{GS} = 5 - 0,5 \times 6 = 5 - 3 = 2V$ ;  $V_{GS} > V_t$

$V_D = 10 - 6 \times 0,5 = 7V$   $V_{GD} = 5 - 7 = -2V < V_t = 1V$  Está en saturación

$V_S = 6 \times 0,5 = 3V$ ;  $V_{DS} = V_D - V_S = 7 - 3 = 4V$



5.-Determine el valor de los voltajes y corrientes en DC. Los parámetros son  $V_t = 1,5V$   $k'(W/L) = 0,25 \text{ mA/V}^2$





**Suponemos que el MOSFET está en saturación**

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t)^2 \quad I_D = \frac{1}{2} \times 0.25 (V_{GS} - 1.5)^2$$

Como la corriente de Gate es cero no hay caída de voltaje en  $R_G$ , por lo tanto  $V_D = V_G$ . El voltaje de Source es cero. Entonces  $V_{GS} = V_G = V_D$

$$I_D = 0.125 (V_D - 1.5)^2 \quad V_D = 15 - R_D I_D = 15 - 10 I_D$$

Resolviendo  $I_D = 1.06 \text{ mA}$   $V_D = 4.4 \text{ V}$

## Resolución de la ecuación de segundo grado

$$I_D = 0,125(V_D - 1,5)^2 \quad V_D = 15 - 10I_D$$

$$I_D = 0,125(15 - 10I_D - 1,5)^2 \quad I_D = 0,125(13,5 - 10I_D)^2$$

$$8I_D = (13,5 - 10I_D)^2 \quad 8I_D = 182,25 - 270I_D + 100I_D^2$$

$$100I_D^2 - 278I_D + 182,25 = 0 \quad I_D^2 - 2,78I_D + 1,8225 = 0$$

$$I_D = \frac{2,78 \pm \sqrt{(2,78)^2 - 4 \times 1,8225}}{2} = \frac{2,78 \pm 0,66212}{2}$$

$$I_{D1} = 1,72 \text{ mA} \quad I_{D2} = 1,06 \text{ mA}$$

Para  $I_{D1} = 1,72 \text{ mA}$

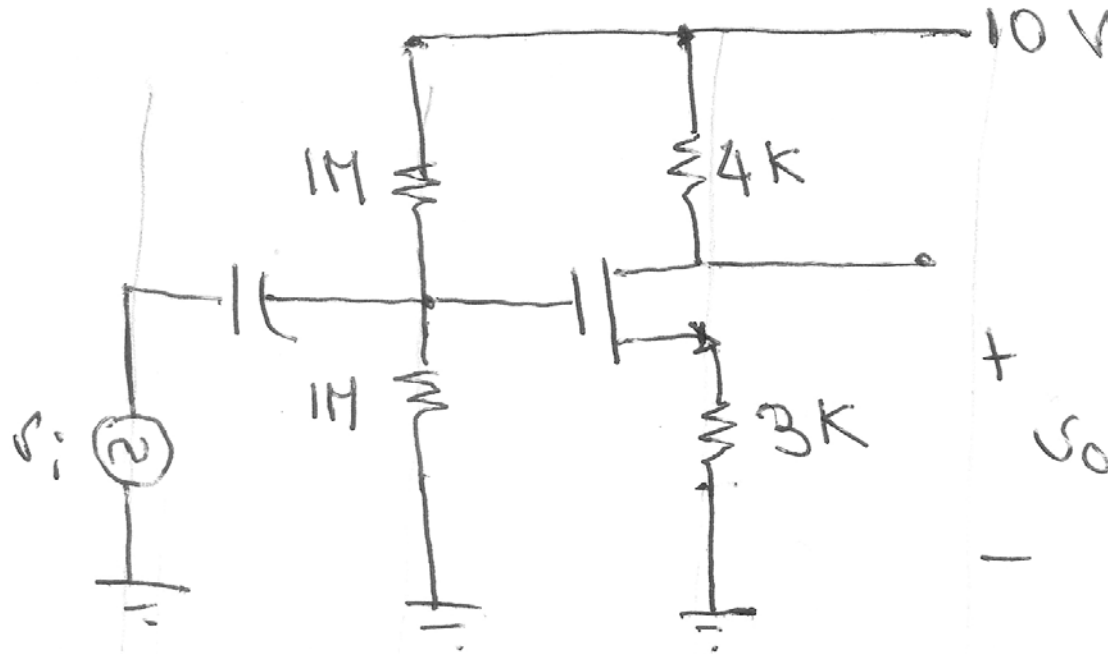
$$V_{GS} = V_D = 15 - 10I_{D1} = -2,2 \text{ V} \quad \text{No válido}$$

Para  $I_{D2} = 1,06 \text{ mA}$

$$V_{GS} = V_D = 15 - 10I_{D2} = +4,4 \text{ V}$$

$$V_{GD} = 0 < V_T$$

6.-Determine el punto de operación



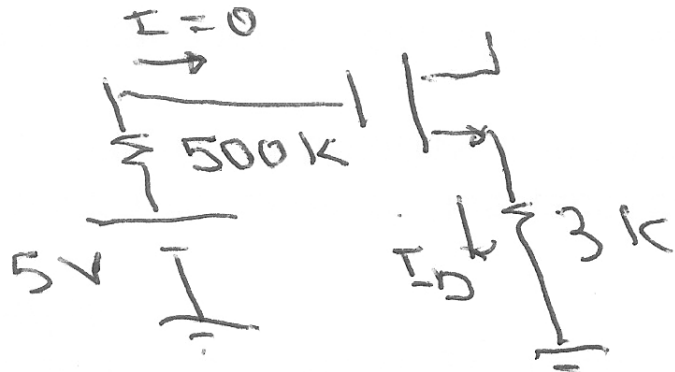
$$K_B \frac{W}{L} = 2 \frac{\text{mA}}{\text{V}}$$

$$V_t = 1\text{V}$$

## Análisis del circuito Gate-Source

$$V_{GG} = \frac{1M}{2M} \times 10V = 5V$$

$$R_{GG} = 1M \parallel 1M = 500k\Omega$$



$$5V = V_{GS} + 3k I_D$$

$$V_{GS} = 5 - 3I_D$$

Si el MOSFET está en saturación:

$$I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_T)^2$$

$$I_D = \frac{1}{2} 2 (5 - 3I_D - 1)^2 = (4 - 3I_D)^2$$

## Resolución de la ecuación

$$I_D = 16 - 24 I_D + 9 I_D^2$$

$$9 I_D^2 - 25 I_D + 16 = 0$$

$$I_D = \frac{25 \pm \sqrt{625 - 576}}{2 \times 9} = \frac{25 \pm 7}{18}$$

$$I_{D1} = 1,78 \text{ mA} \quad V_{GS1} = 5 - 3I_D = -1,06 \text{ No válido}$$

$$I_{D2} = 1 \text{ mA} \quad V_{GS2} = 5 - 3I_D = 2 \text{ Válido}$$

$$V_D = 10 - 4I_D = 6 \text{ V}$$

$$V_{DS} = 10 \text{ V} - (R_D + R_E)I_D = 3 \text{ V}$$

**Punto de operación:  $I_D = 1 \text{ mA}$ ,  $V_{DS} = 3 \text{ V}$ ,  $V_{GS} = 2 \text{ V}$**