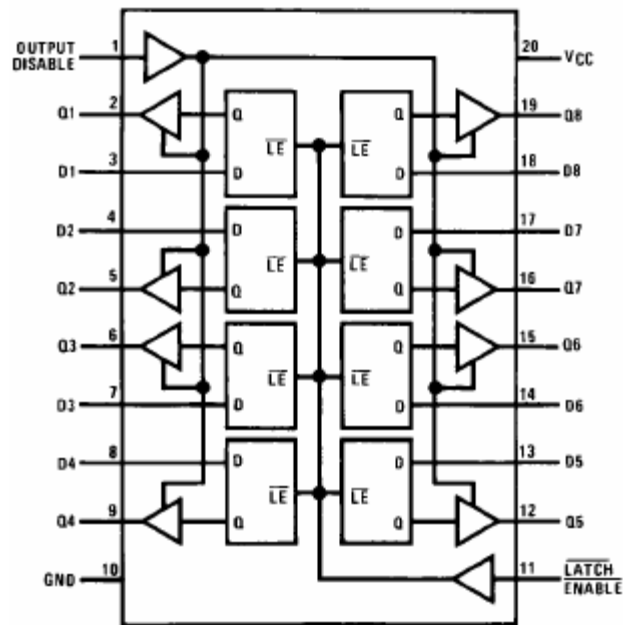


Latch (8 bits): MM542C373



OD = FALSE → Salida
Activada

LE' = TRUE → Q = D

LE' = FALSE → Mantiene
Último Valor

Output Disable	$\overline{\text{LATCH ENABLE}}$	D	Q
L	H	H	H
L	H	L	L
L	L	X	Q
H	X	X	Hi-Z

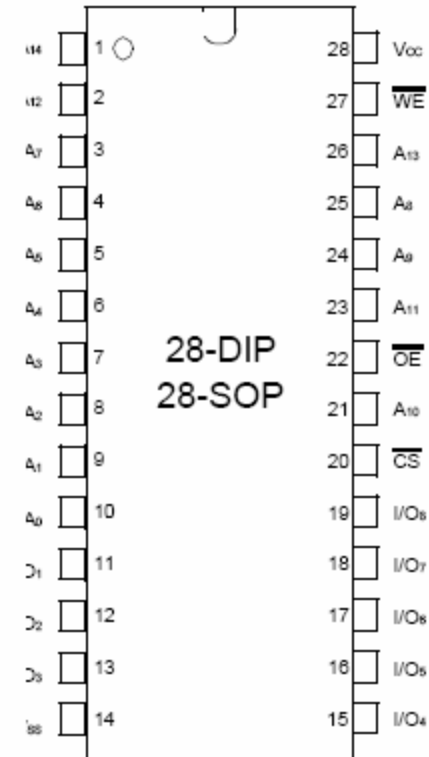
Memoria (32k bytes): **KM62256C**

$\overline{CS}' = \text{TRUE} \rightarrow \text{Stand By}$

$\overline{CS}' = \text{FALSE} \rightarrow \text{Activa (Seleccionada)}$

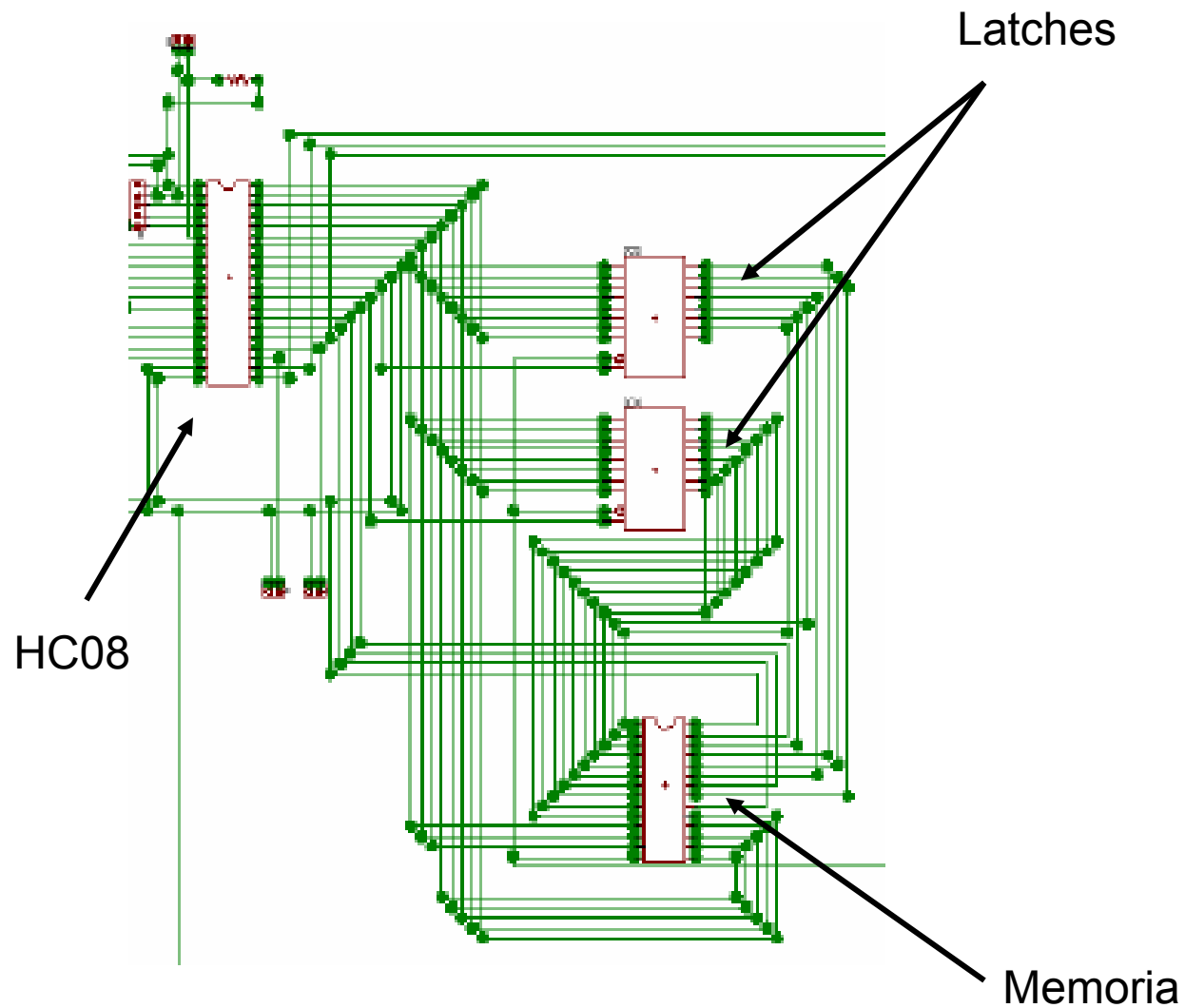
$\overline{WE}' = \text{TRUE}, \overline{OE}' = \text{FALSE} \rightarrow \text{Lectura en Memoria}$

$\overline{WE}' = \text{FALSE} \rightarrow \text{Escritura en Memoria}$



\overline{CS}	\overline{WE}	\overline{OE}	Mode	I/O Pin	Current Mode
H	X	X	Power Down	High-Z	ISB ISB1
L	H	H	Output Disable	High-Z	I _{CC}
L	H	L	Read	Dout	I _{CC}
L	L	X	Write	Din	I _{CC}

Sistema Completo (1 puerto)



Escritura:

- PTO como Salida
- Parte Baja en L1
- Parte Alta en L2
- Latches a Alta Impedancia
- Pasar Contenido
- Habilitar Escritura

Lectura:

- PTO como Salida
- Parte Baja en L1
- Parte Alta en L2
- Latches a Alta Impedancia
- PTO como Entrada
- Habilitar Lectura
- Recuperar Contenido