

Tipos de dispositivos electrónicos de control de potencia, según la capacidad de control de estado:

1.- No controlados: El estado del dispositivo (encendido/apagado) depende exclusivamente de las condiciones definidas en el circuito externo (diodos).

2.- Semicontrolados: El paso del estado de no conducción al de conducción (encendido) depende de las condiciones definidas en el circuito externo y de la acción de un terminal auxiliar de control. El paso del estado de conducción al de no conducción (apagado) solo depende de las condiciones definidas en el circuito externo (SCR/Tiristores).

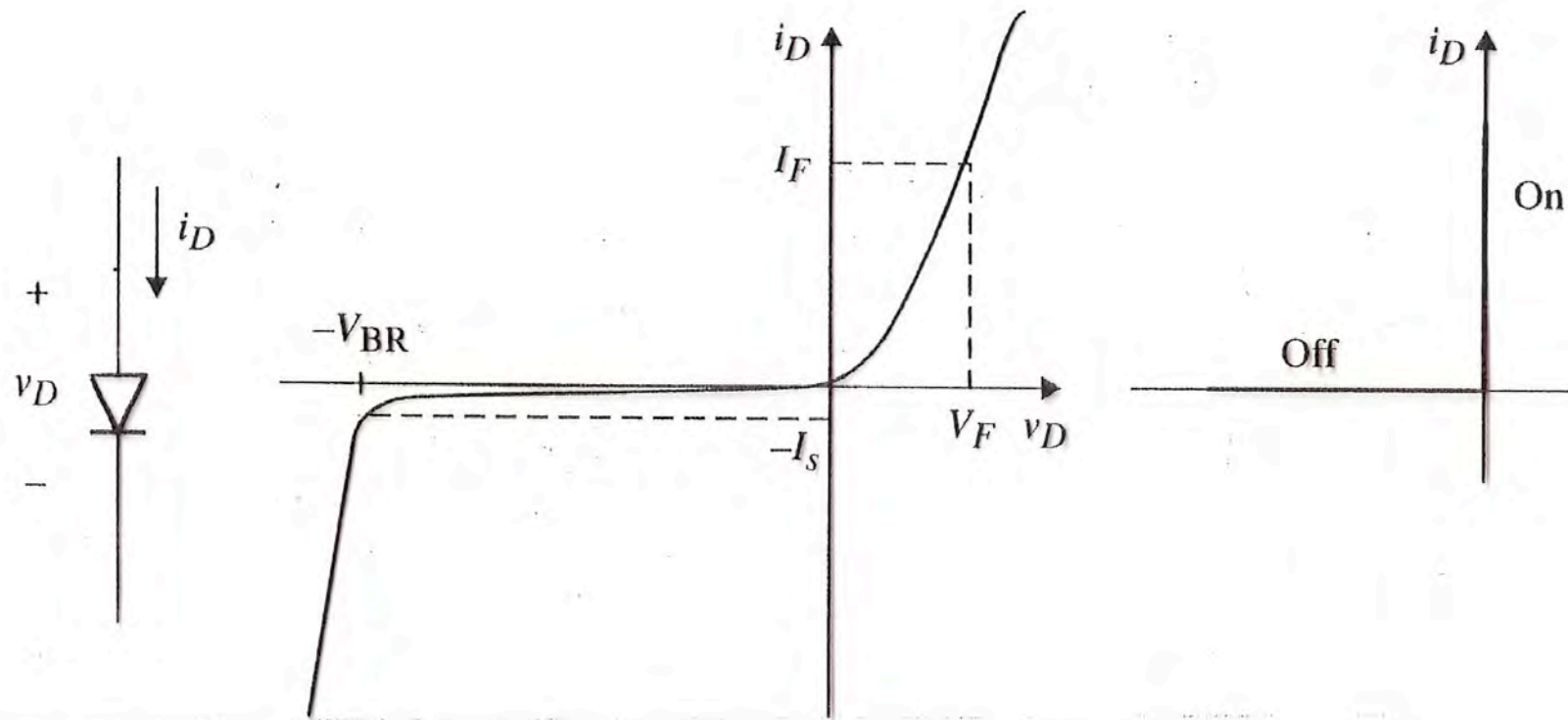
3. Completamente controlados: El estado del dispositivo (encendido/apagado) depende de las condiciones definidas en el circuito externo y de las acciones de un terminal auxiliar de control (BJT-MOSFET-IGBT-GTO).

En el estado actual de la tecnología, la mayoría de los dispositivos electrónicos de potencia disponibles en el mercado son dispositivos semiconductores fabricados en silicio (Si); ya existen en el mercado diodos y MOSFETs de potencia fabricados en carburo de silicio (SiC), y están apareciendo BJT, MOSFETs y JFETs de potencia fabricados en nitruro de galio (GaN).

En general los dispositivos semiconductores de control de potencia de Si y SiC se caracterizan porque la corriente atraviesa el cristal perpendicularmente, mientras que en los dispositivos semiconductores de baja potencia la corriente se mueve horizontalmente paralela a la superficie del cristal, en una zona poco profunda.

## Diodos.

Los diodos son dispositivos de dos terminales, ánodo y cátodo, que permiten la circulación unidireccional de corriente del terminal de ánodo al de cátodo cuando el terminal de ánodo es positivo respecto al cátodo.



### Diodos PN de potencia.

Izquierda: Símbolo; Centro: Característica V/I típica; Derecha: Característica ideal (a usar en primera aproximación)

Existen dos tipos básicos de diodos de estado sólido para aplicaciones de potencia:

1.- Diodos PN, en los cuales el dispositivo esta formado por dos regiones semiconductoras, una tipo P y la otra tipo N.

2.- Diodos tipo Schottky, en los cuales el dispositivo esta formado por una unión Schottky entre un contacto de metal y un bloque semiconductor.

En el estado actual de la tecnología la mayoría de los diodos de potencia son del tipo PN, fabricados en Si.

Se está investigando activamente en otros materiales, de los cuales el carburo de silicio (SiC) parece ser el más prometedor, especialmente para la fabricación de diodos Schottky capaces de soportar tensiones de bloqueo de varios miles de voltios y operar a temperaturas muy superiores a las posibles con los diodos PN de Si.

La ecuación del diodo se suele presentar como:

$$i_{AK}(t) = I_s \left( e^{\frac{v_{AK}(t)}{nV_T}} - 1 \right)$$

donde la corriente AK,  $i_{AK}(t)$  se presenta como la variable dependiente de la tensión AK,  $v_{AK}(t)$ .

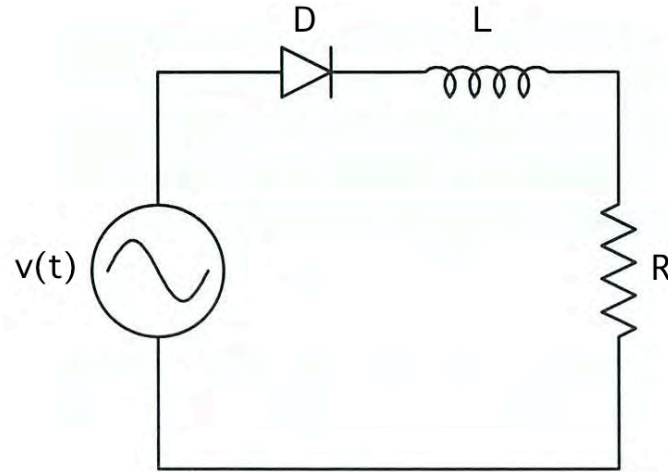


En aplicaciones de potencia, es mas realista considerar que el diodo es un "dispositivo controlado por corriente", re-escribiendo la ecuación como:

$$v_{AK}(t) = nV_T \ln\left(\frac{i_{AK}(t)}{I_s} + 1\right)$$

donde es  $v_{AK}(t)$  la que resulta función de  $i_{AK}(t)$ . Esta relación es especialmente importante en el caso de circuitos con reactancias, en los cuales la energía almacenada en los campos magnéticos tienden a mantener corrientes circulantes.

Considerando el caso mas simple:



Donde  $v(t) = V \cos \omega t$

Si se inicia el análisis en el semiciclo positivo de la fuente, entonces se puede asumir que el diodo estará conduciendo y se debe cumplir:

$$V \cos \omega t = L \frac{di(t)}{dt} + Ri(t) + v_{AK}(t)$$

$$V \cos \omega t = L \frac{di(t)}{dt} + Ri(t) + nV_T \ln \left[ \frac{i(t)}{I_S} + 1 \right]$$

Si, para simplificar, se considera en primera aproximación un diodo ideal, entonces  $v_{AK}=0$  y la corriente circulante resulta aproximadamente:

$$i(t) = V \left[ \frac{\omega L}{R^2 + \omega^2 L^2} e^{\left(\frac{-t}{\tau} - \frac{\pi}{2\omega\tau}\right)} + \frac{R}{R^2 + \omega^2 L^2} \cos(\omega t) + \frac{\omega L}{R^2 + \omega^2 L^2} \text{sen}(\omega t) \right]$$

Y, cuando el voltaje cruza por cero:

$$V \cos(\omega t) = 0 \rightarrow \omega t = \frac{\pi}{2} \rightarrow t = \frac{\pi}{2\omega}$$

$$i\left(\frac{\pi}{2\omega}\right) = V \left[ \frac{\omega L}{R^2 + \omega^2 L^2} e^{\left(-\frac{\pi}{\omega\tau}\right)} + \frac{\omega L}{R^2 + \omega^2 L^2} \right] \neq 0$$

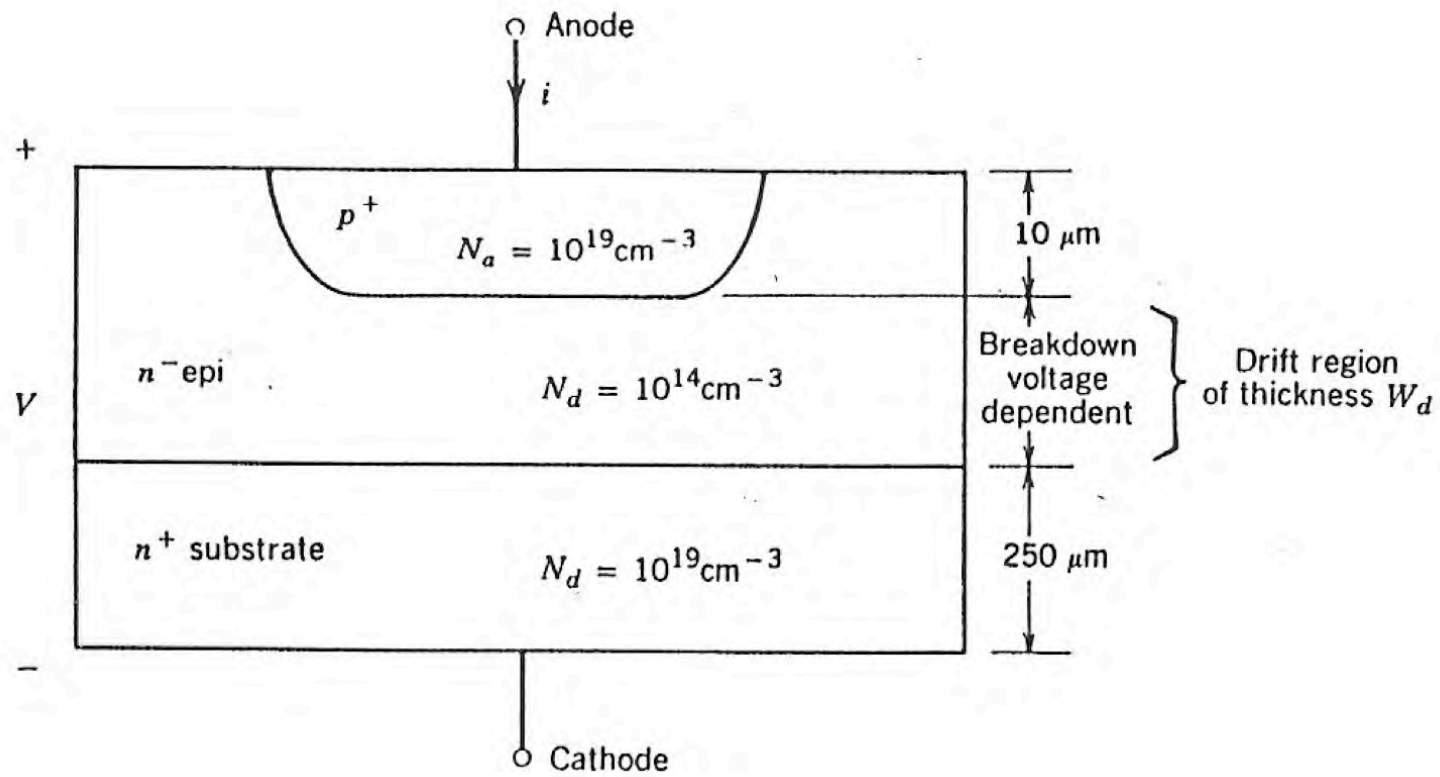
Esta corriente por supuesto indica que existe una energía E almacenada en la inductancia de valor:

$$E_L = \frac{1}{2} L \left[ i \left( \frac{\pi}{2\omega} \right) \right]^2$$

La condición necesaria para que la corriente se interrumpa es que se disipe la energía almacenada en la inductancia.

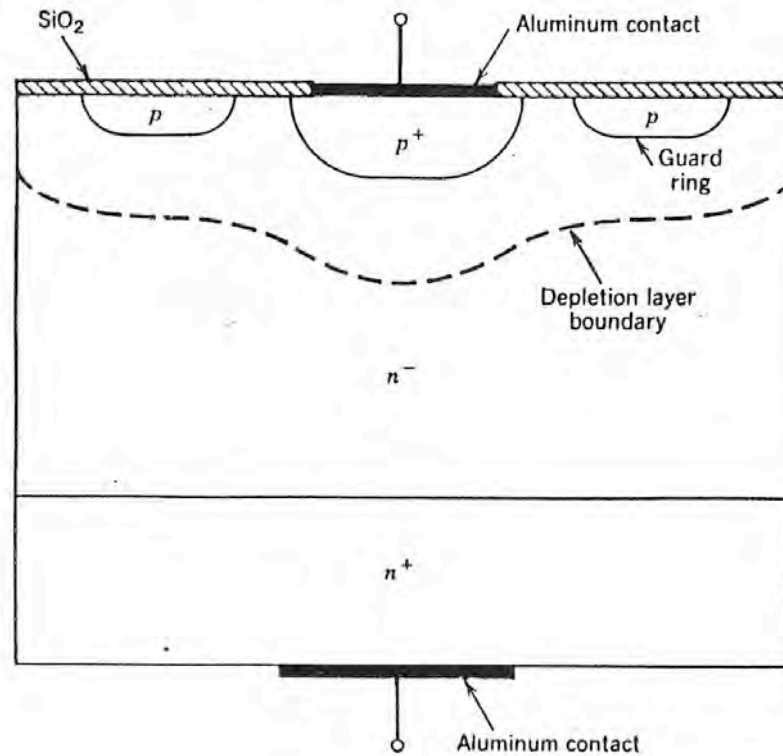
Mientras esto no ocurra, la energía almacenada en la inductancia mantendrá a la corriente circulando en el circuito.

Dado que la corriente  $i_{AK}(t)$  sigue siendo positiva en el momento del cruce por cero de la fuente de tensión, el diodo sigue conduciendo durante un cierto tiempo, debido a lo cual se sigue aplicando la tensión de la fuente, ahora negativa, a la inductancia, lo que reduce progresivamente la energía almacenada en la inductancia y fuerza la reducción de la corriente hasta que esta alcanza el valor de 0, instante en el cual el diodo entra en el estado de bloqueo.



Estructura básica de un diodo de potencia de silicio mostrando dimensiones y niveles de dopado típicos de las capas semiconductoras.





Corte de la estructura de un diodo de potencia de Si comercial, mostrando las metalizaciones de los contactos y el anillo de guardia básico.

**Especificaciones.**

## Según la publicación IEC 134 (IEC: Comisión Electrotécnica Internacional)

Valores límites de condiciones ambientales y de operación, aplicables a cualquier dispositivo de un tipo específico, tal como se define en la hoja de datos. No deben ser excedidos bajo las peores condiciones probables.

## Diodos de potencia.

### Especificaciones de voltaje

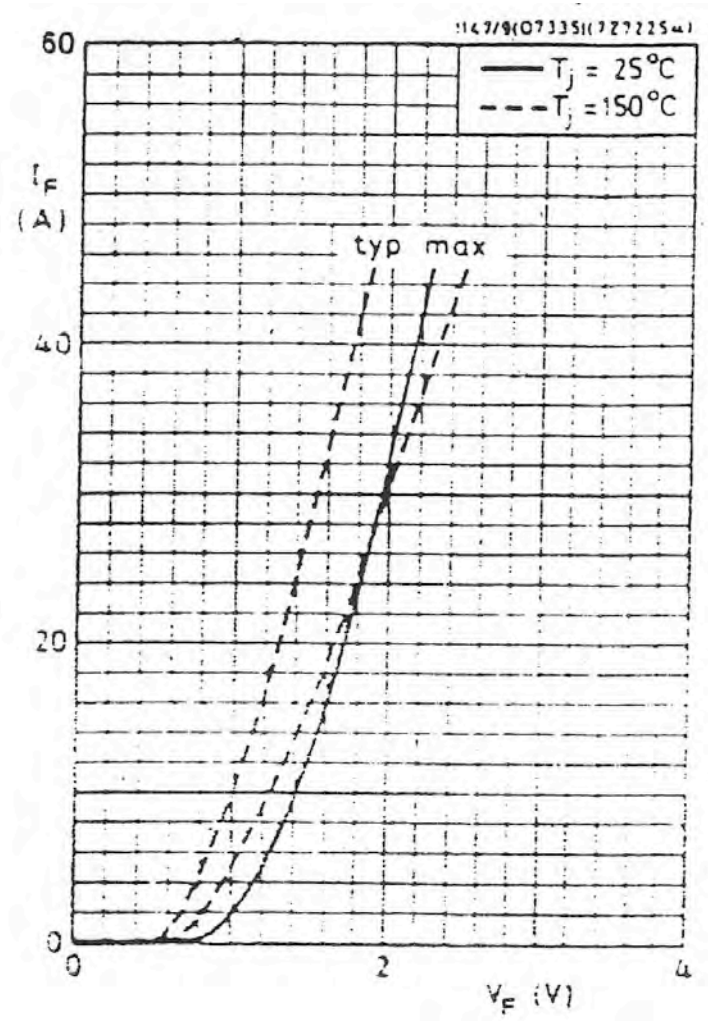
$V_F$  = Voltaje directo a temperatura y corriente nominales.

$V_{RSM}$  = Voltaje reverso no repetitivo máximo

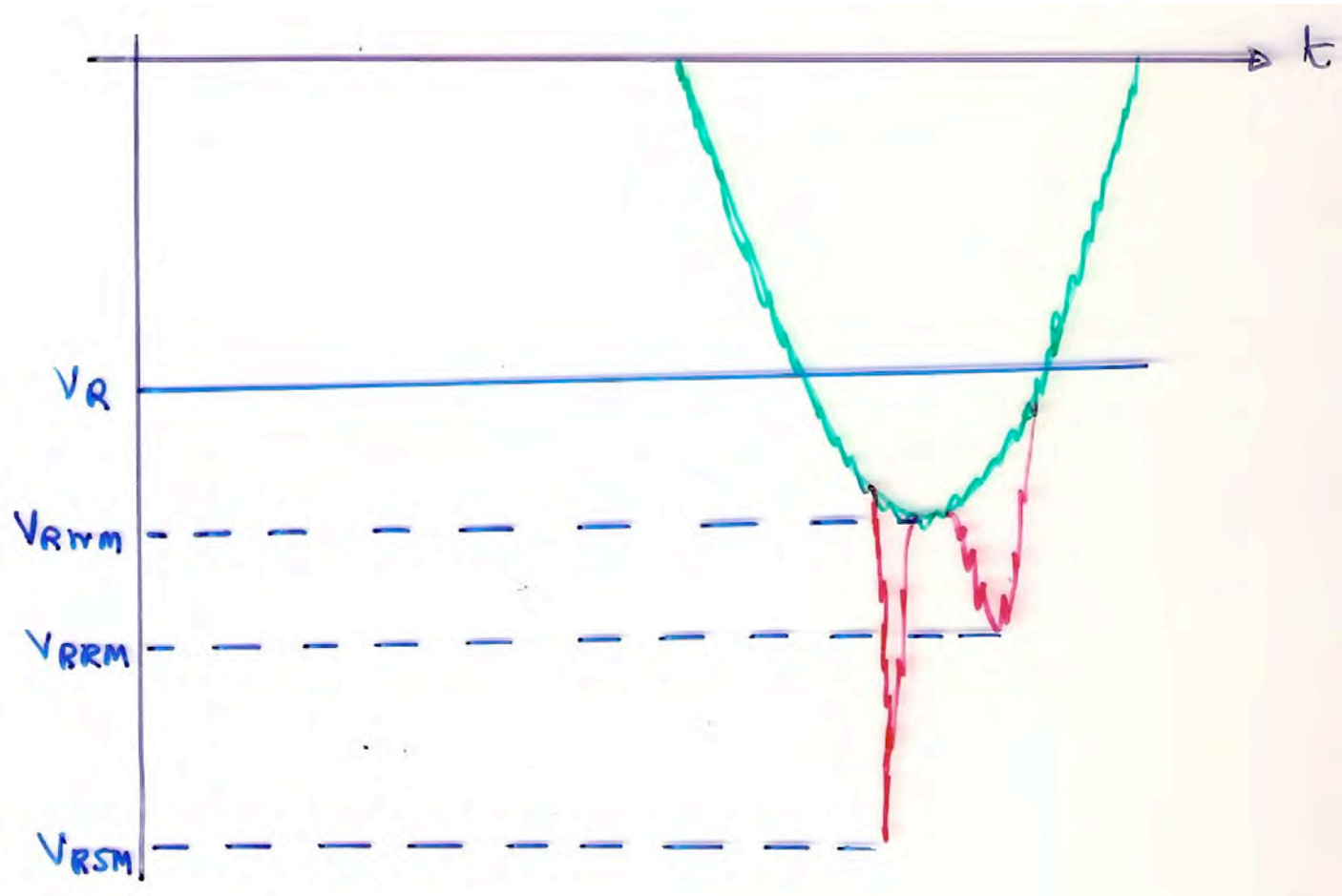
$V_{RRM}$  = Voltaje reverso repetitivo máximo

$V_{RWM}$  = Voltaje reverso de trabajo máximo

$V_R$  = Voltaje reverso continuo máximo



**Diodo: características V/I, tensión directa**



Gráfica de referencia para la definición de las tensiones inversas máximas.

## Compromiso de diseño:

En el estado actual de la tecnología las técnicas que permiten aumentar la tensión de boque produce un incremento en las pérdidas en conducción, por lo que en igualdad de condiciones, las pérdidas en los diodos para aplicaciones de alta tensión son mayores que en los diodos de baja tensión.

## Especificaciones de corriente

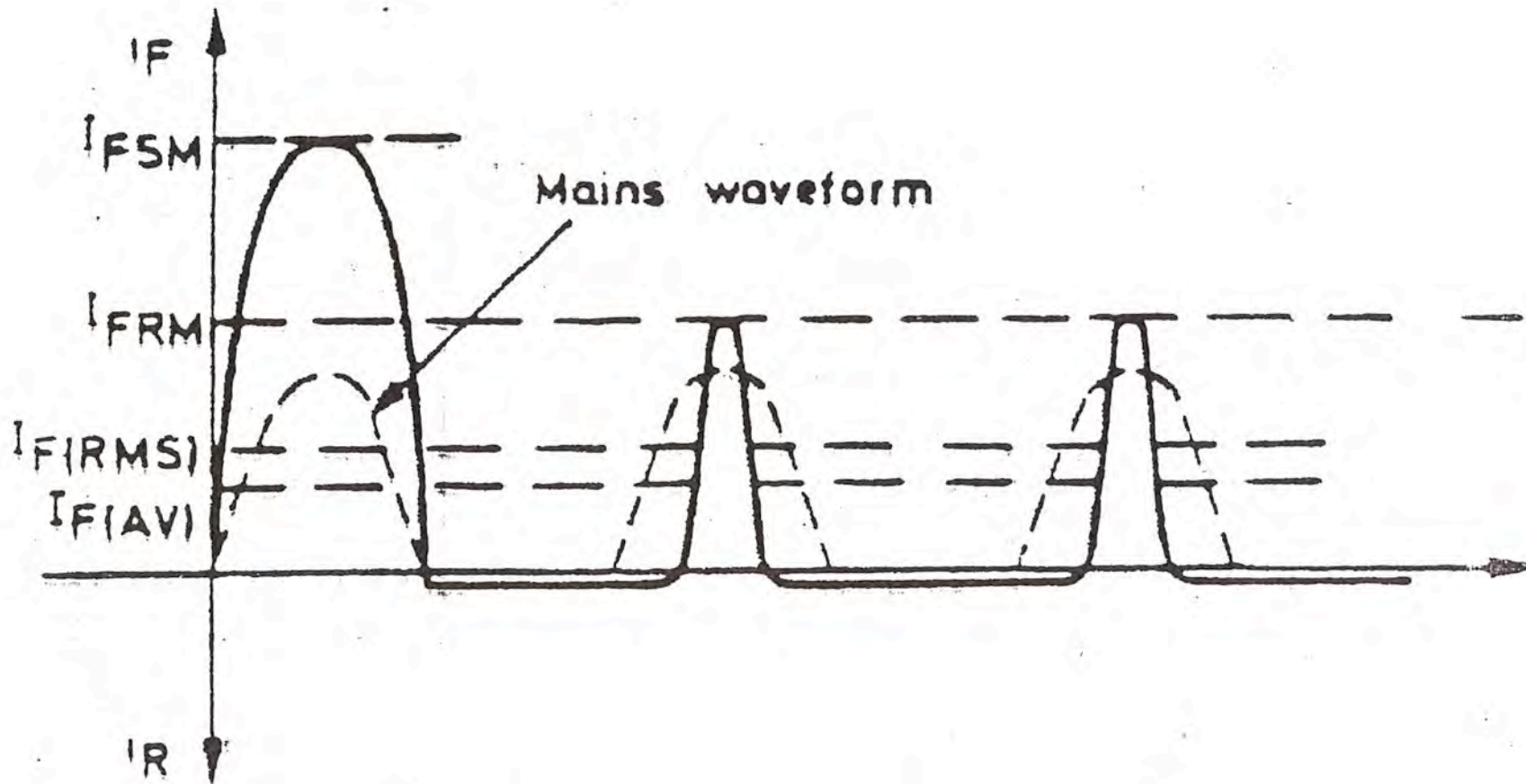
$I_{FRM}$  = Corriente pico repetitiva

$I_{FSM}$  = Corriente pico no repetitiva

$I_{FAV}$  = Valor promedio de la corriente directa

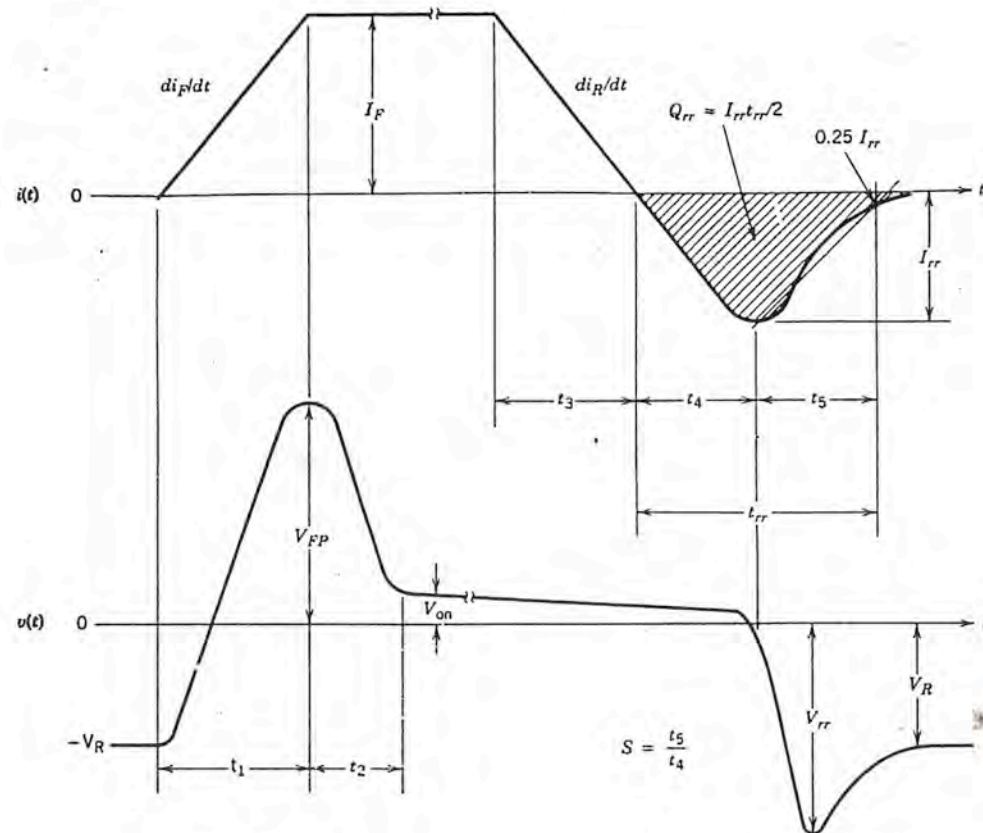
$I_{FRMS}$  = Valor rms de la corriente directa

$I_R$  = Corriente de fuga a temperatura y voltaje inverso nominales.



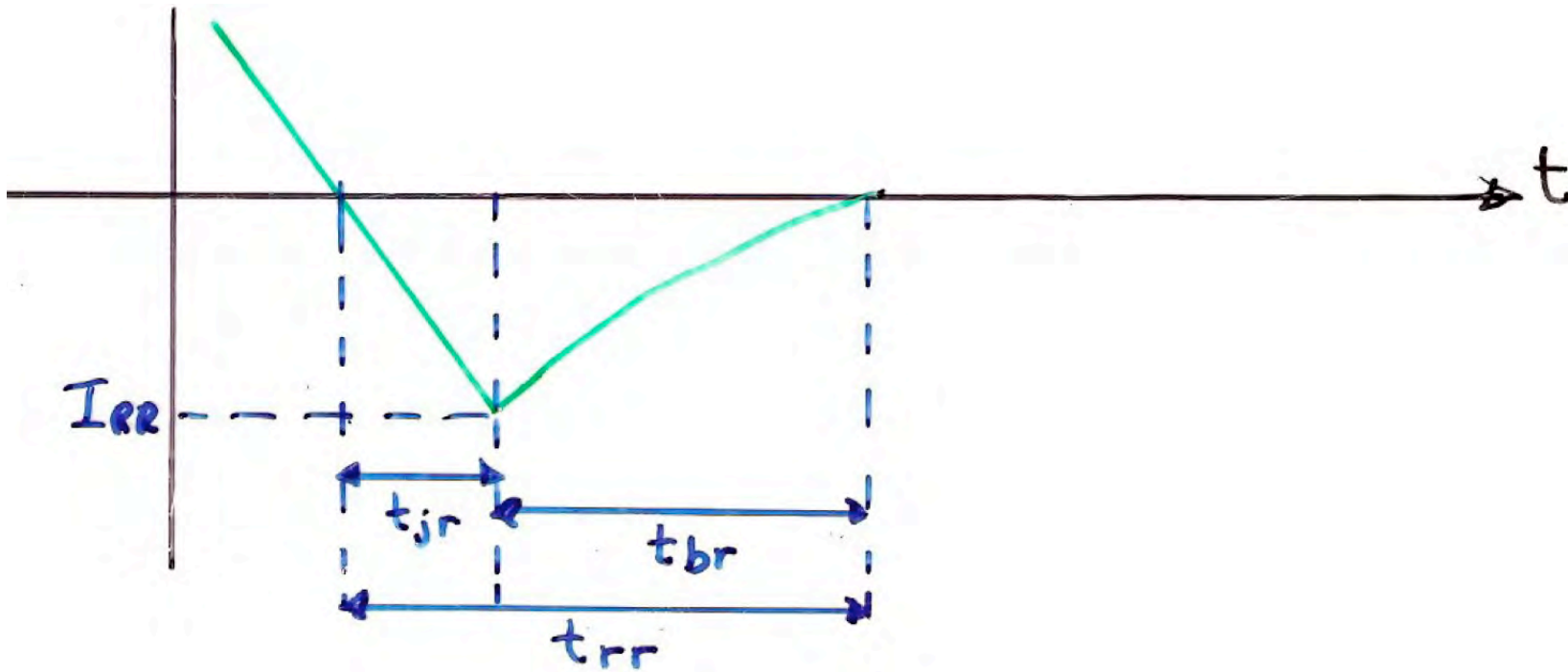
Grafica de referencia por la definición de las especificaciones de las corrientes máximas.





Formas de onda de corriente y voltaje AK en un diodo con polarización alterna (onda cuadrada) y carga inductiva.

$V_R$ : Tensión inversa al inicio de la prueba  
 $V_{FP}$ : Tensión directa pico de encendido  
 $V_{on}$ : Tensión directa de trabajo  
 $V_{rr}$ : Tensión inversa pico de apagado  
 $di_f/dt$ : pendiente de subida de la corriente  
 $I_f$ : corriente directa  
 $di_R/dt$ : pendiente de bajada de la corriente  
 $I_{rr}$ : Valor pico de la corriente inversa de apagado  
 $t_{rr}$ : tiempo de duración de la corriente inversa de  
apagado  
 $Q_{rr}$ : Carga eléctrica almacenada en las junturas y  
recuperada con la corriente inversa de apagado  
(área rayada en la curva  $i/t$ ).



Evolución de corriente inversa durante el apagado del diodo

## Especificaciones de recuperación inversa

$Q_{RR}$  = Carga almacenada ( $Q_s$ )

$t_{rr}$  = Tiempo de recuperación inversa

$t_{jr}$  = Tiempo de recuperación de la junta

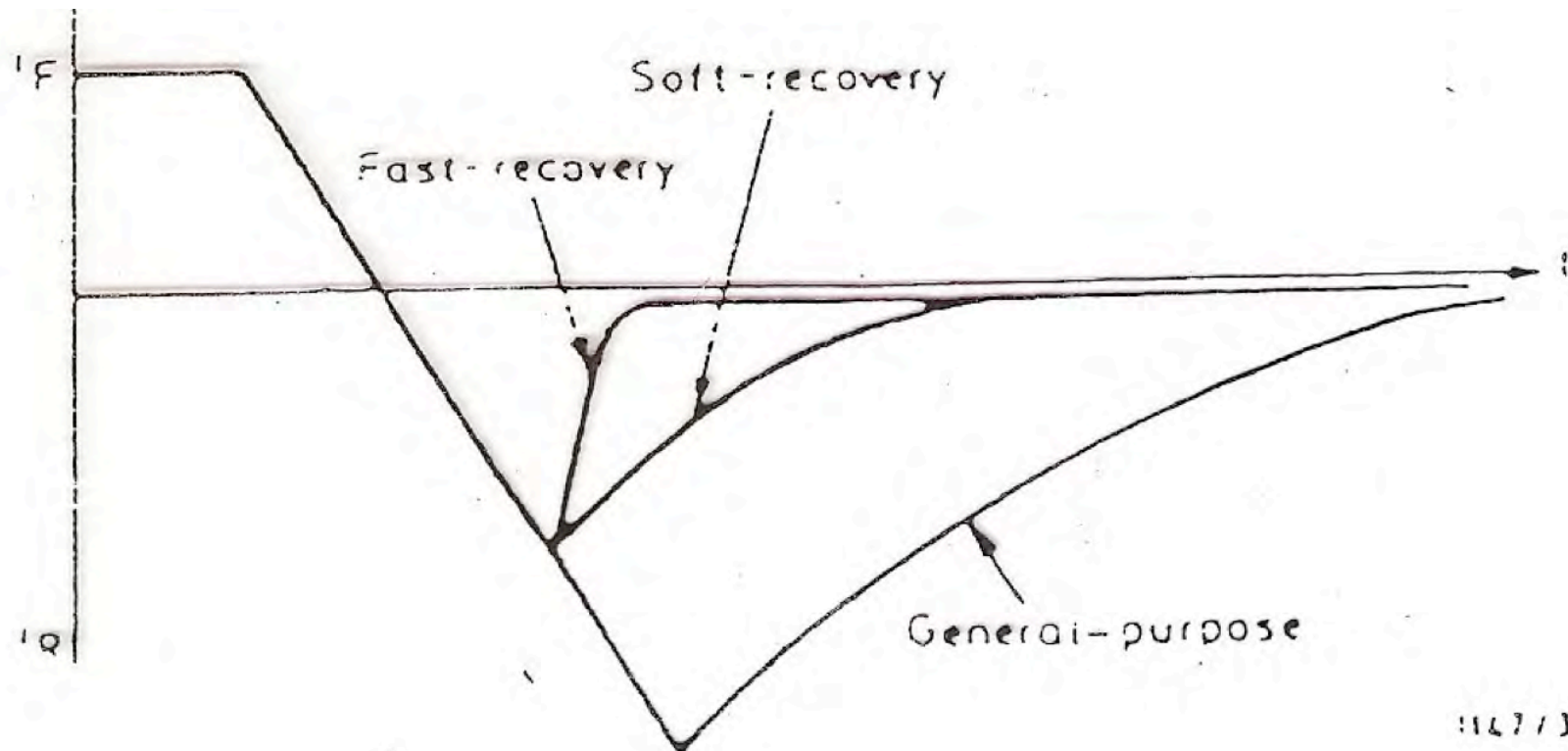
$t_{br}$  = Tiempo de recuperación global

$dl_r/dt$  = Pendiente de la corriente de  
recuperación

$sf = t_{br}/t_{jr}$  = Factor de suavidad (softness  
factor)

## Tipos de diodos PN de potencia de Si

- 1.- De propósitos generales (o de rectificación). Para aplicaciones de conversión AC-DC y AC-AC a frecuencia de línea, presentan tiempos de recuperación de centenares de microsegundos.
- 2.- Rápidos. Para aplicaciones de conversión DC-DC y DC-AC a frecuencias de conmutación elevadas (más de 10 kHz), presentan tiempos de recuperación de microsegundos o menores.
- 3.- Rápidos de recuperación suave (soft recovery). Para las mismas aplicaciones, pero con tiempos de recuperación de algunos microsegundos, reducen el  $di/dt$  reaplicado.



Comparación de las características de recuperación de los tres tipos de diodos de Si ofrecidos en el mercado: propósitos generales, rápidos y rápidos de recuperación suave

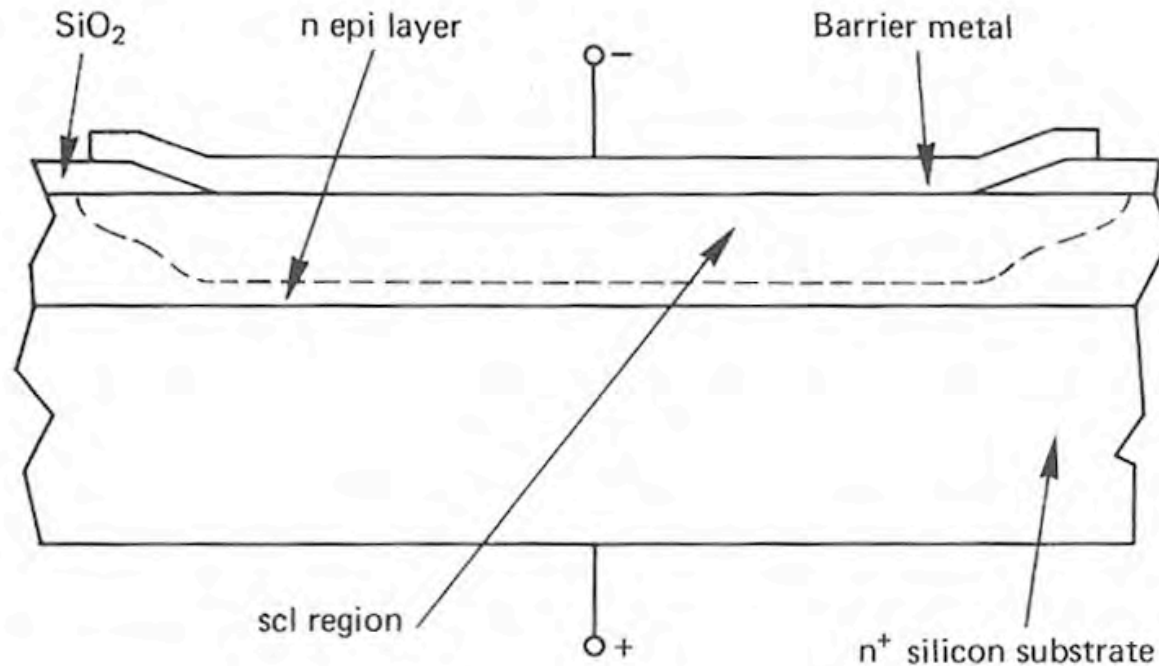
## Compromiso de diseño.

En el estado actual de la tecnología las técnicas que permiten reducir el tiempo de recuperación produce un incremento en las pérdidas en conducción y en la corriente de fuga, por lo que en igualdad de condiciones, las pérdidas en los diodos rápidos son mayores que en los diodos de propósitos generales.

## Diodos Schottky

Los diodos Schottky son dispositivos rectificadores que operan en base a una juntura rectificadora metal-semiconductor (juntura Schottky).





## Corte de un diodo Schottky.

La línea punteada marca el límite de la zona de carga espacial en bloqueo.

La tensión directa en conducción es una función del tipo de metal usado en la juntura Schottky y, en igualdad de corriente directa, es menor que la caída en un diodo PN.

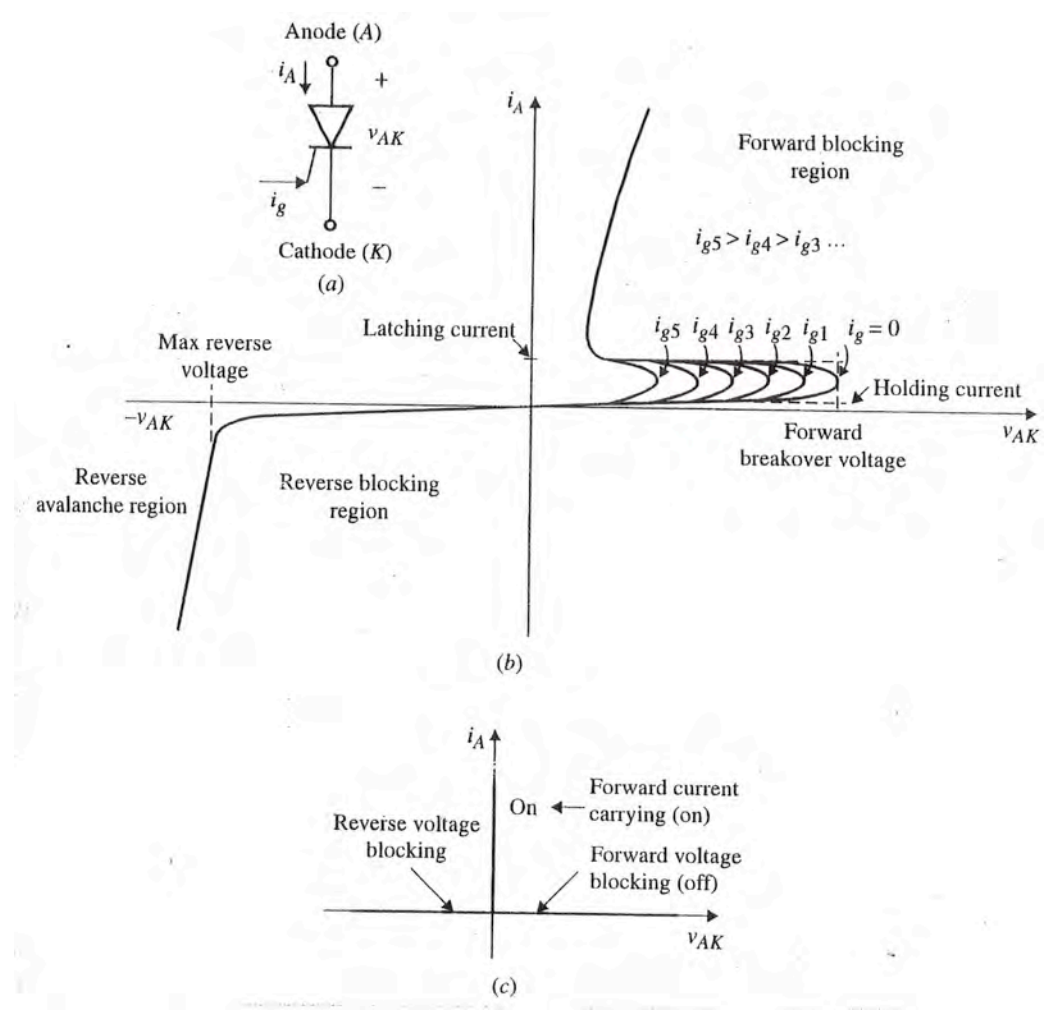
Como solo intervienen portadores mayoritarios, la corriente inversa es prácticamente nula, lo que los hace dispositivos ideales para aplicaciones de conmutación a altas frecuencias (convertidores DC/DC y DC/AC).

En los diodos Schottky de Si la tensión de bloqueo inversa esta limitada a valores menores que los obtenidos en los diodos PN, con un máximo no superior a 400 V.

En los diodos Schottky de SiC la tensión de bloqueo inversa es por lo menos equivalente a la obtenida en los diodos PN, con un máximo reportado en 5000V.

## Tiristores o Rectificadores Controlados de Silicio (SCR: Silicon Controlled Rectifier)

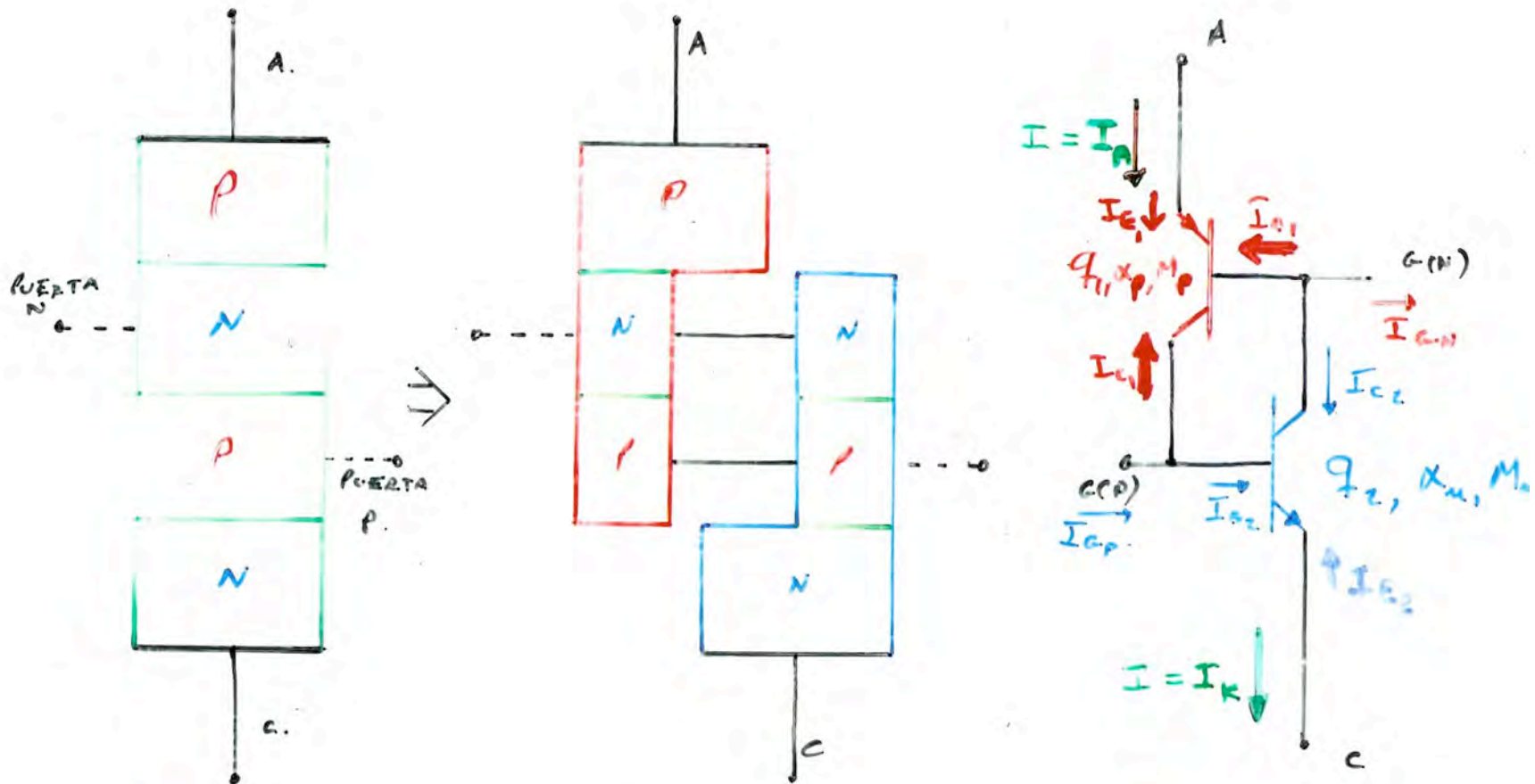
Los tiristores o rectificadores controlados de silicio (SCR: Silicon Controlled Rectifier) son dispositivos de tres terminales, ánodo, cátodo y compuerta, que permiten la circulación unidireccional de corriente del terminal de ánodo al de cátodo cuando el terminal de ánodo es positivo respecto al cátodo y se ha aplicado un pulso de disparo en el terminal de compuerta.



Símbolo del tiristor (a), curva característica  $I_{ak}/V_{ak}$  típica (b) y curva ideal (c)

## Tipos de tiristores.

- 1.- De control de fase (propósitos generales): optimizados para operar en aplicaciones AC de baja frecuencia (frecuencia de línea).
- 2.- Rápidos: optimizados para operar en aplicaciones de alta frecuencia (1kHz).
- 3.- De conducción inversa (ó asimétricos): optimizados para operar en aplicaciones DC de apagado forzado y alta frecuencia.
- 4.- Activados por luz (LASCR)
- 5.- De apagado por compuerta (GTO)
- 6.- De conducción bidireccional (TRIAC)



Tiristor. Estructura ideal de cuatro capas PNPN (a), corte imaginario (b), modelo equivalente de dos transistores (c)

# Ecuación de la corriente ánodo-cátodo según el modelo de los dos transistores

Del circuito:

$$\begin{aligned}I &= I_{E1} \\I_{E1} + I_{B1} + I_{C1} &= 0 \\I_{C1} &= -\alpha_1 I_{E1} - I_{CO1} \text{ (pnp)} \\I_{C2} &= -\alpha_2 I_{E2} + I_{CO2} \text{ (npn)} \\I_{B2} &= -I_{C1} \\I_{C2} &= -I_{B1} \\I_{E2} &= -I\end{aligned}$$



Operando:

$$I + \alpha_2 I_{E2} - I_{CO2} - \alpha_1 I_{E1} - I_{CO1} = 0$$

$$I - \alpha_2 I - I_{CO2} - \alpha_1 I - I_{CO1} = 0$$

$$I (1 - \alpha_1 - \alpha_2) = I_{CO1} + I_{CO2}$$

$$I = \frac{I_{CO1} + I_{CO2}}{1 - (\alpha_1 + \alpha_2)} = \frac{I_{fuga}}{1 - (\alpha_1 + \alpha_2)}$$

Parámetros de los que depende  $\alpha$

- 1.- Geometría del dispositivo
- 2.- Nivel de dopado
- 3.- Corriente circulante  $I_{AK}$

Parámetros de los que depende  $I_{AK}$

- 1.- Tensión ánodo-cátodo
- 2.- Temperatura del dispositivo
- 3.- Velocidad de variación del voltaje ánodo-cátodo ( $dV_{ak}/dt$ )
- 4.- Inyección de corriente por terminales auxiliares.

## Formas de producir el “disparo” (conmutación de encendido) del tiristor

### I.- Disparo accidental:

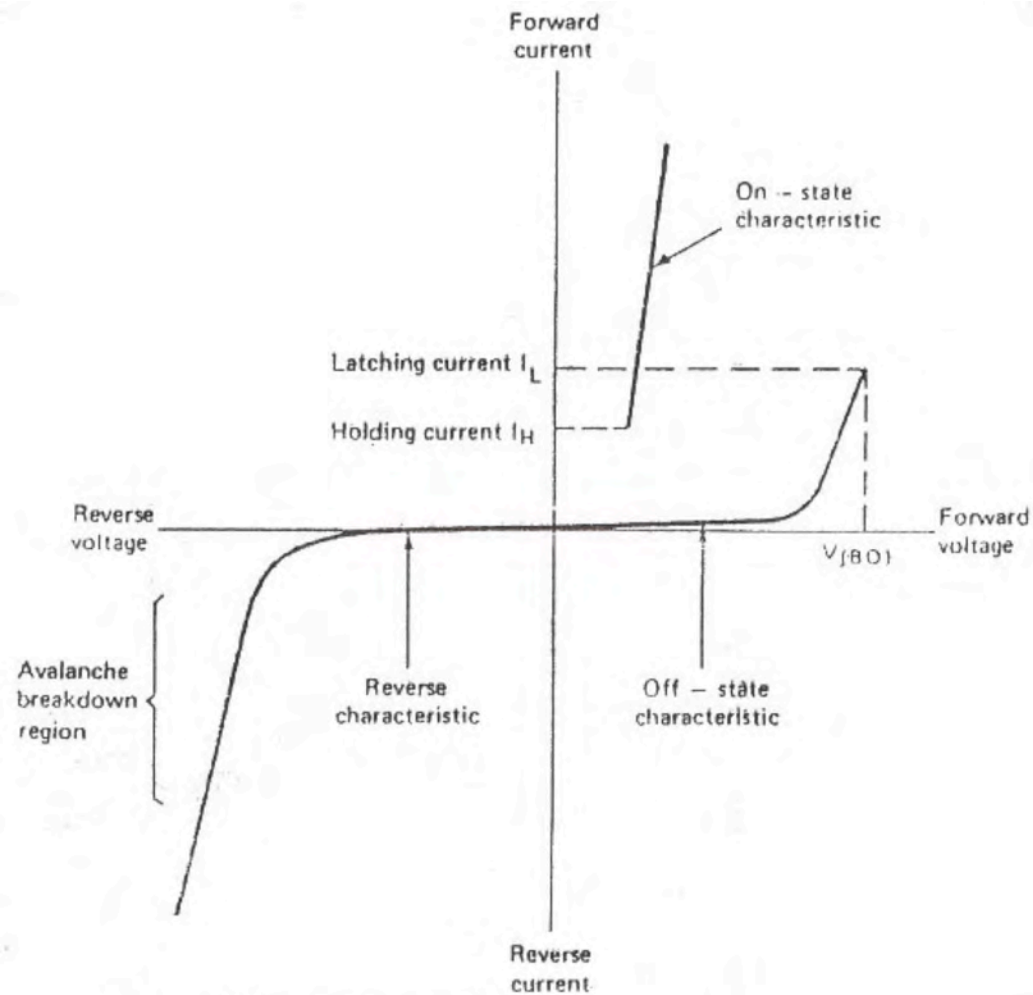
1.- Sobre tensión.

2.- Sobre calentamiento.

3.- Exceso de  $dV/dt$ .

### II.- Disparo controlado:

4.- Inyectar corriente a través del terminal auxiliar de compuerta.



Características VAK/IAK de un tiristor, mostrando las corrientes de enganche y sostenimiento.

## Condición necesaria de conducción sostenida:

Sea cual sea la forma en la que se ha producido el disparo, el tiristor permanecerá en estado de conducción si y solo si la corriente ánodo-cátodo ( $I_{AK}$ ) alcanza un valor mayor o igual al de la corriente de enganche ( $I_L$ ) especificada mientras se mantiene la condición de encendido ( $I_{AK} > I_L$ ).

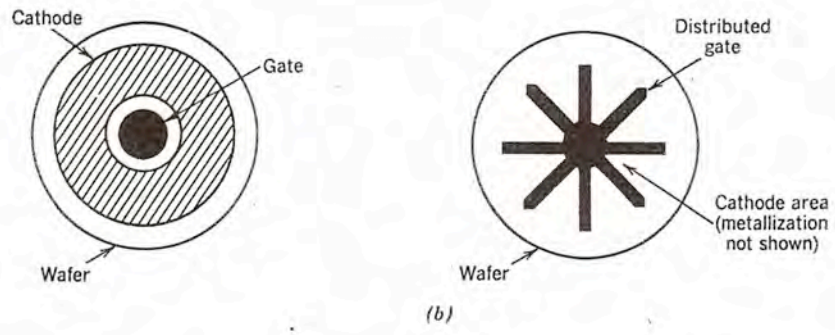
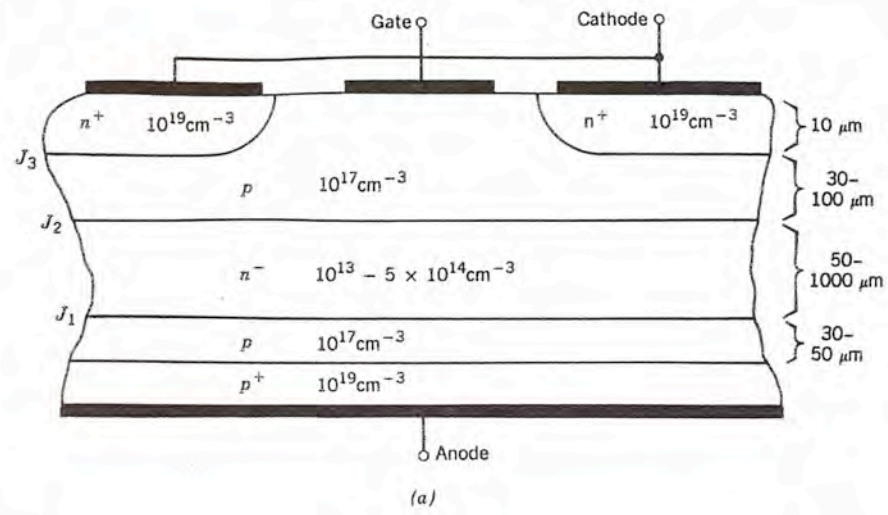
Si  $I_{AK} < I_L$  cuando desaparece la condición de encendido, el proceso de disparo aborta y el tiristor regresa al estado de bloqueo.

## Condición suficiente de apagado:

El tiristor pasará del estado de conducción al de bloqueo (se “apagará”) si y solo si la corriente ánodo-cátodo ( $I_{AK}$ ) alcanza un valor menor o igual al de la corriente de sostenimiento ( $I_H$ ) especificada durante un tiempo mayor o igual al tiempo de apagado del tiristor ( $t_{QQ}$ ).

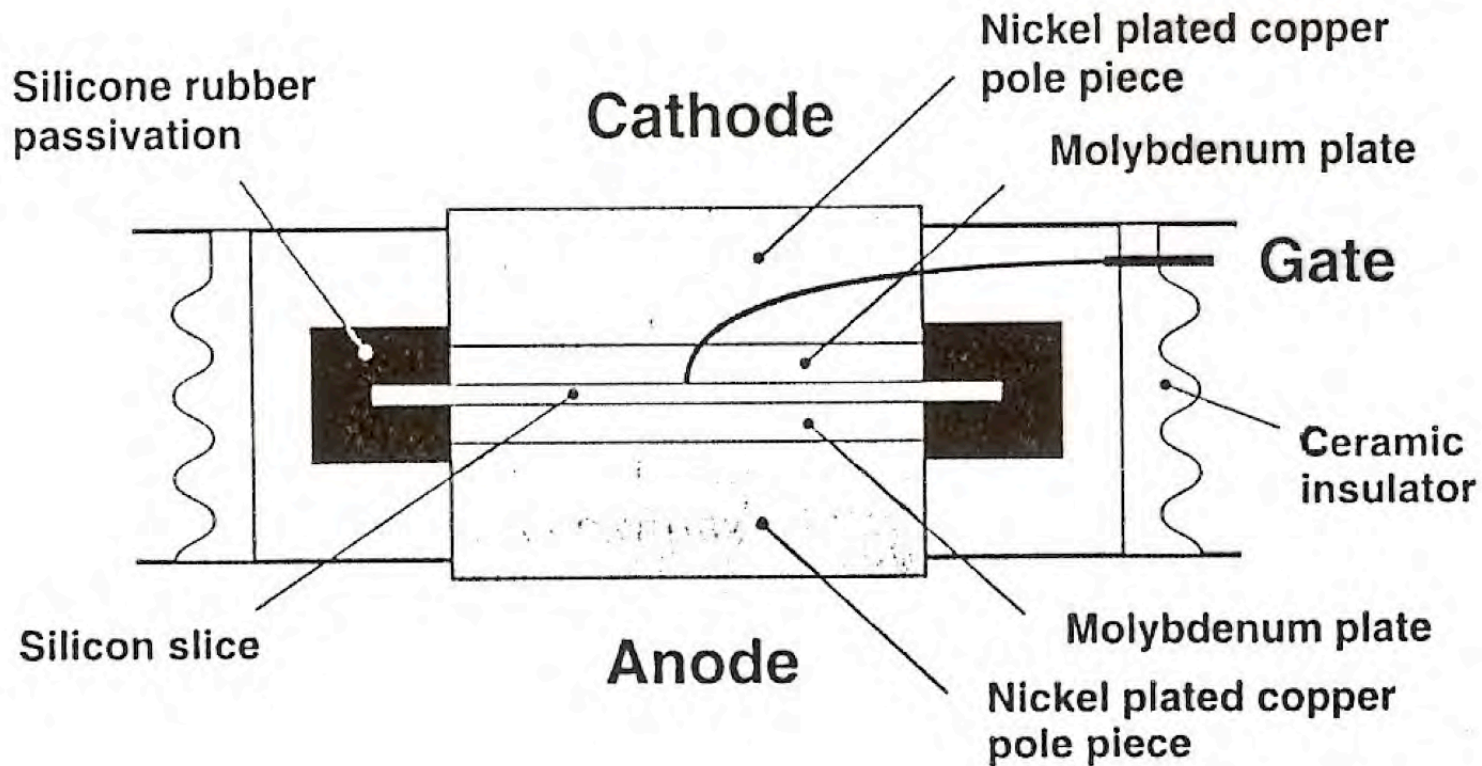
$$I_{AK} < I_H \quad | \quad t > t_{QQ}$$

Como en el diodo, la condición de apagado depende totalmente de condiciones externas al tiristor.

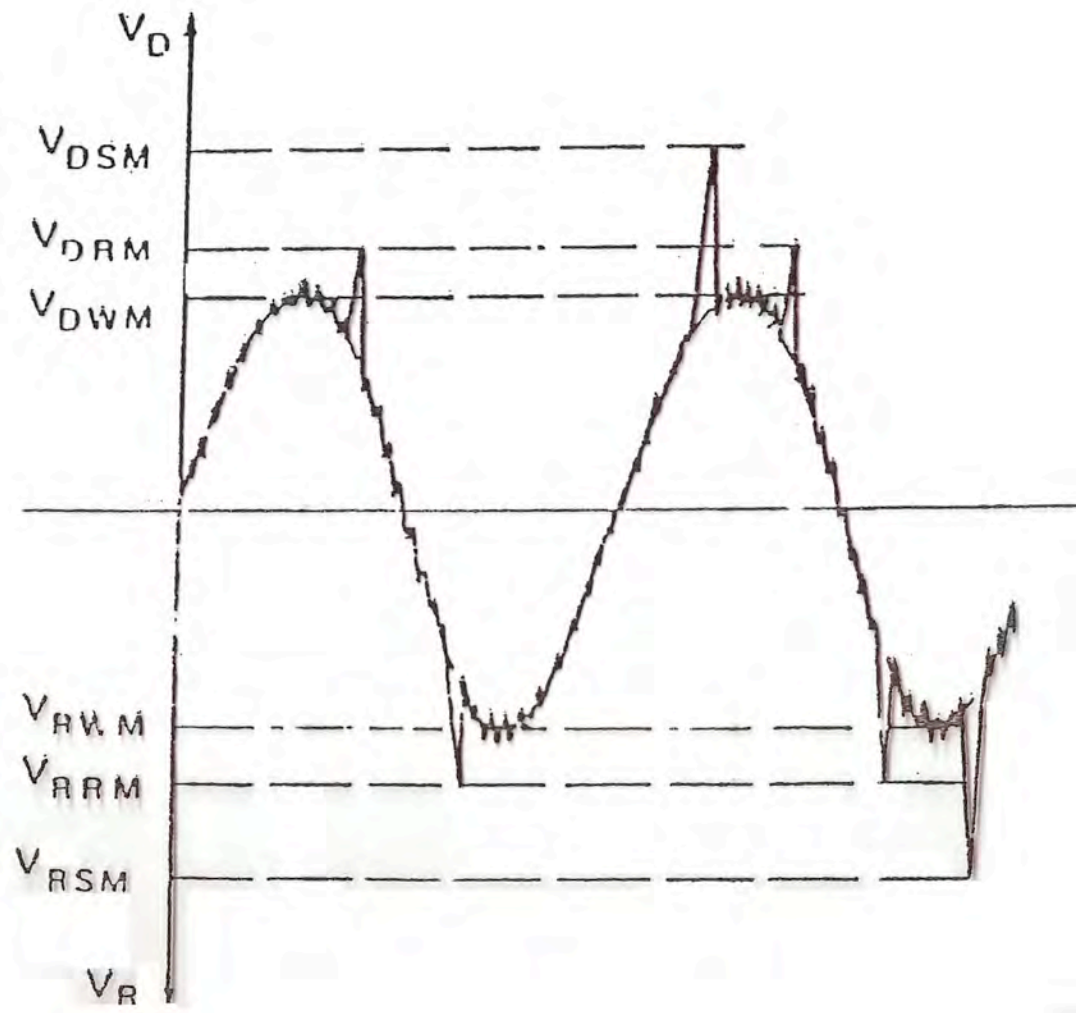


Corte de un SCR de propósitos generales mostrando los espesores típicos de las distinta regiones (a); electrodos de compuerta del tipo disco y digitado (b)





Corte idealizado de un tiristor de muy alta potencia encapsulado en la carcasa tipo “hokey puk”. El contacto eléctrico carcasa-dispositivo se asegura por la presión externa de montaje (valor típico 1,2 kN/cm<sup>2</sup>)



Forma de onda de referencia para la definición de las especificaciones de los voltajes máximos.

## Especificaciones de voltaje (además de las definidas para los diodos)

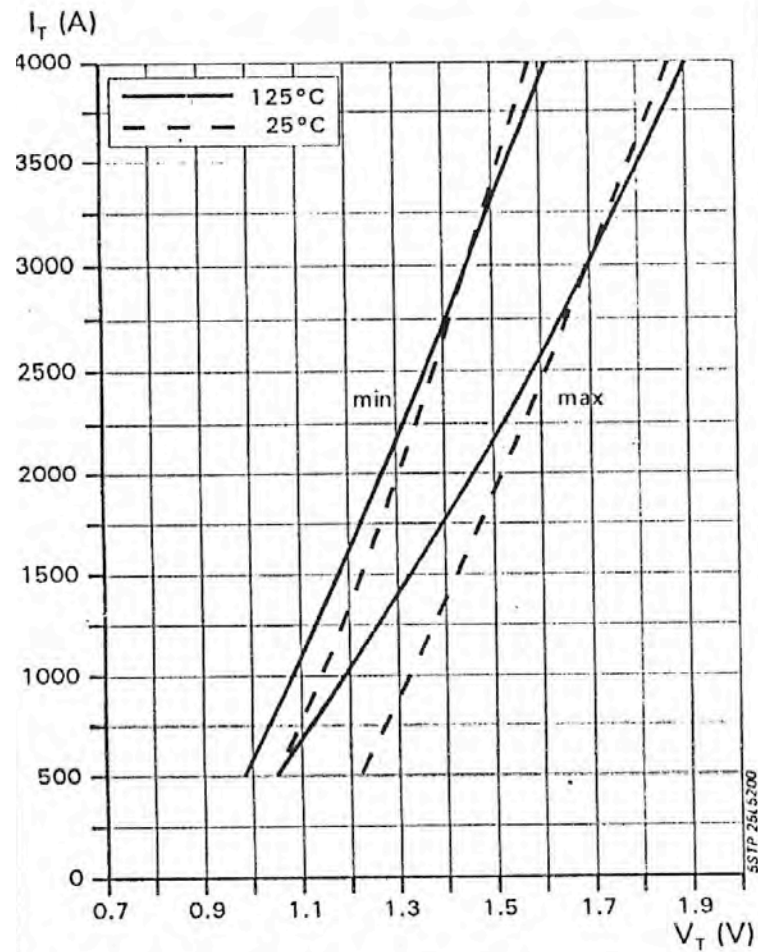
$V_{DSM}$  = Voltaje directo no repetitivo máximo

$V_{DRM}$  = Voltaje directo repetitivo máximo

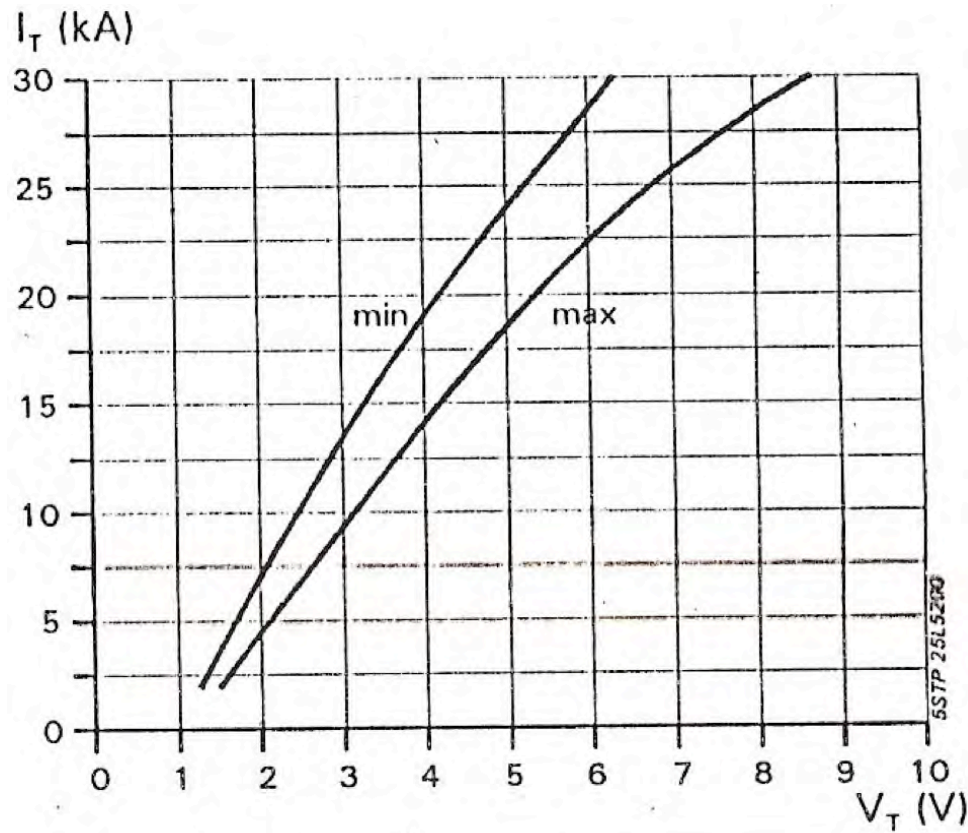
$V_{DWM}$  = Voltaje directo de trabajo máximo

$V_F$  = Voltaje directo a temperatura y corriente nominales.

$dV_D/dt$  = Velocidad de variación de voltaje que produce el disparo del dispositivo



$V_{AK}$  vs  $I_{AK}$  en conducción, SCR 5STF 08F2060 de ABB



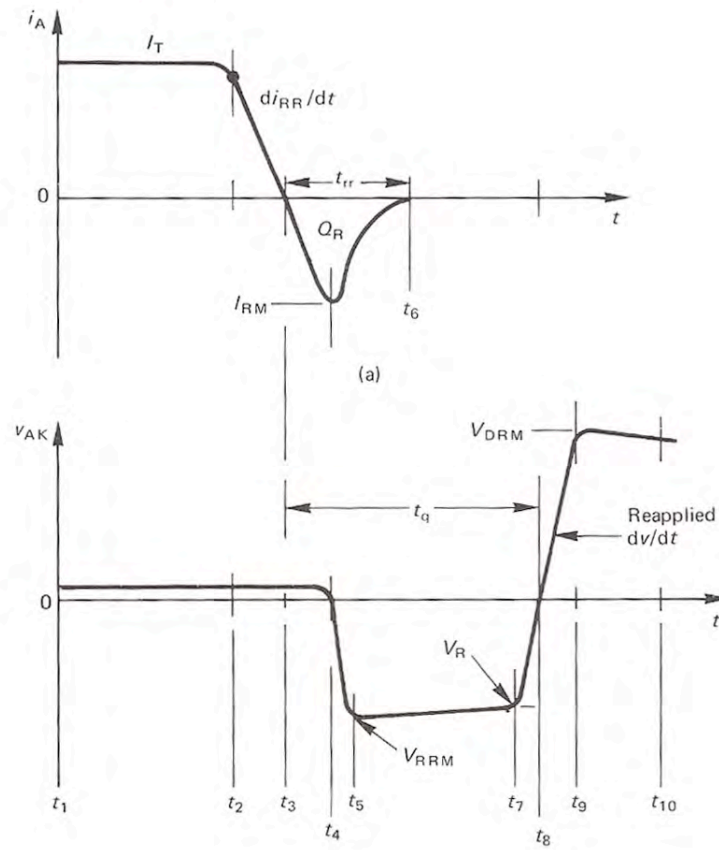
$V_{AK}$  vs  $I_{AK}$  en conducción, SCR 5STF 08F2060 de ABB a muy altas corrientes.

## Especificaciones de corriente (además de las definidas para los diodos)

$I_L$  = Corriente ánodo-cátodo mínima necesaria para que el dispositivo enganche en conducción después del disparo (latching current).

$I_H$  = Corriente ánodo-cátodo mínima necesaria para que el dispositivo permanezca en conducción una vez enganchado (holding current).

$di_M/dt$  = Máxima velocidad de crecimiento de la corriente permisible en el encendido.



Características de apagado con una tensión externa tipo onda cuadrada, mostrando  $t_q$ , el tiempo mínimo de duración de la polarización inversa para que el SCR quede en condición de bloqueo.

## Especificaciones de compuerta (1) (a voltaje ánodo-cátodo y temperatura de juntura nominales)

$V_{GT}$  = Voltaje compuerta-cátodo que produce el disparo de todos los dispositivos.

$I_{GT}$  = Corriente compuerta-cátodo que produce el disparo de todos los dispositivos.

$V_{GD}$  = Voltaje compuerta-cátodo que no produce el disparo en todos los dispositivos.

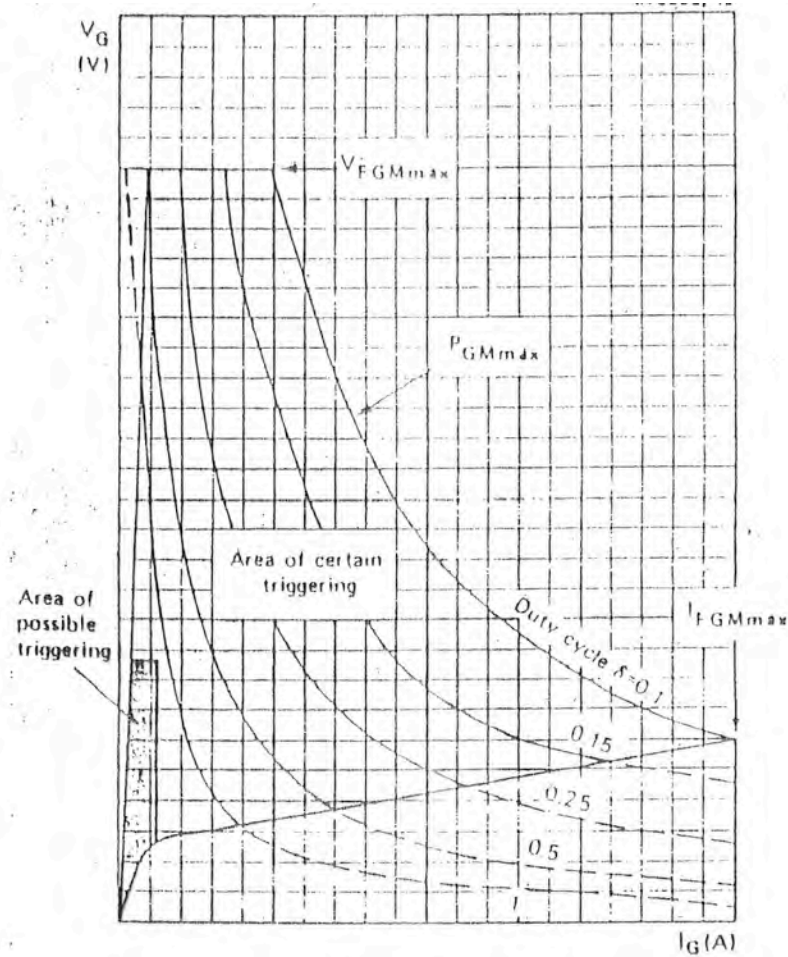


## Especificaciones de compuerta (2) (a voltaje ánodo-cátodo y temperatura de juntura nominales)

$V_{RGM}$  = Voltaje compuerta-cátodo inverso máximo.

$P_{GAV}$  = Máxima potencia promedio disipable en la compuerta.

$P_{GM}$  = Máxima potencia pico disipable en la compuerta.



Área de operación segura de la compuerta de un tiristor genérico.

# CRITERIOS DE DISEÑO DE CIRCUITOS DE DISPARO PARA TIRISTORES.

## I.- Para el circuito de disparo

1.- Aislamiento de salida: La etapa de salida debe aislar el circuito de disparo de la tensión de trabajo AK del tiristor. El aislamiento de salida puede ser óptico o por transformador.

2.- Aislamiento de entrada: La etapa de entrada debe aislar el circuito de disparo del circuito de control del equipo de electrónica de

potencia. El aislamiento de entrada es usualmente óptico.

3.- Aislamiento de fuentes: Las fuentes del circuito de disparo deben estar totalmente aisladas de las fuentes de los circuitos de instrumentación y control del equipo de electrónica de potencia.

4.- Pérdida de señal: Si por cualquier razón (falta del circuito de control, ruptura de cables de conexión, etc.) se pierden las señales de control producidas por el controlador central, el circuito de disparo debe detener su acción, dejando de aplicar pulsos de disparo al tiristor (el modo de fallo debe ser en "apagado").

## Alternativas de disparo:

1.- Pulso único: En principio el tiristor puede ser disparado con un pulso único que cumpla con las especificaciones de voltaje, corriente y potencia del dispositivo, y que tenga una duración por lo menos igual al tiempo que la corriente ánodo-cátodo tarde en alcanzar el valor de conducción segura ( $I_L$ ).

En la práctica, dado que el tiempo necesario para que la corriente alcance el valor de conducción segura depende del circuito externo y puede ser variable, es conveniente que la duración del pulso único sea mayor a su valor mínimo; idealmente el pulso debería mantenerse durante todo el tiempo de conducción programado para el tiristor.

2.- Tren de pulsos: La señal de disparo se aplica como un tren de pulsos. La amplitud de cada pulso, su duración y el ciclo de trabajo de seleccionan para operar a la mayor distancia posible de la zona de disparo inseguro, cumpliendo con las restricciones de potencia promedio y potencia pico.

La amplitud instantánea de cada pulso inyecta la máxima cantidad de portadores compatible con las limitaciones de potencia de compuerta, optimizando la velocidad de encendido del tiristor.



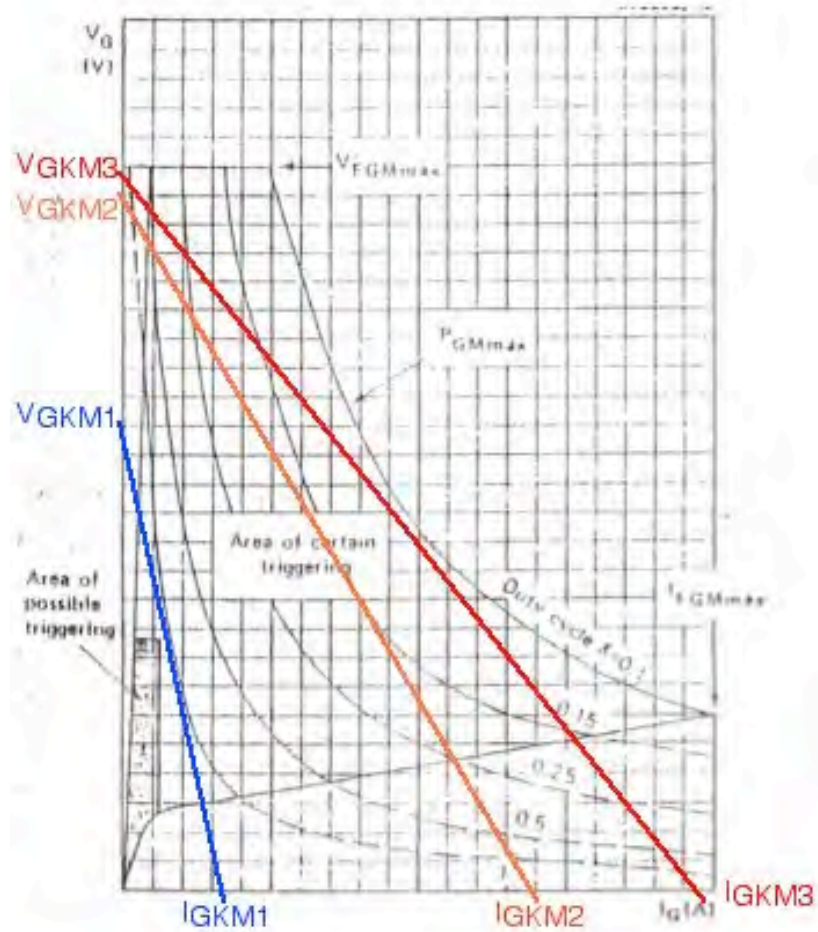
El tren de pulsos se aplica con acople por transformador, lo que ofrece aislamiento galvánico entre el generador de pulsos de disparo y el tiristor, y se puede mantener durante todo el período de conducción esperado del tiristor, para evitar apagados accidentales, lo que es difícil de lograr con un pulso de disparo único.

La frecuencia del tren de pulsos no es crítica, por lo que se define en función del transformador de pulsos disponible, y usualmente se fija en el rango de 1 a 10 kHz.

## Conformación de los pulso de disparo:

- 1.- La recta de carga del circuito generador de disparo debe estar fuera del “área de disparo inseguro” definida en el plano  $I_{GK}/V_{GK}$ . La corriente aplicada debe ser mayor que  $I_{GT}$ , y la tensión aplicada mayor que  $V_{GT}$ .
- 2.- La duración mínima del pulso de disparo debe ser mayor que el retardo de encendido del tiristor ( $t_{pon} > t_{on}$ ).
- 3.- La potencia promedio del tren de pulsos de disparo debe ser menor que la potencia promedio de juntura g-k máxima especificada por el fabricante ( $P_{GAV}$ ).

- 4.- La potencia pico de cada pulso de disparo debe ser menor que la potencia pico de juntura g-k máxima especificada por el fabricante ( $P_{GM}$ ) para el ciclo de trabajo empleado en el tren de pulsos de disparo.
- 5.- Si el circuito de disparo aplica tensión inversa en la compuerta, esta debe ser menor que el voltaje compuerta-cátodo inverso máximo ( $V_{RGM}$ ).
- 6.- El circuito de disparo debe incorporar elementos de protección de la compuerta del tiristor y elementos de filtrado para prevenir los disparos accidentales inducidos por ruido eléctrico. Estos elementos deben colocarse lo más cerca que sea posible de los contactos compuerta-cátodo.



Rectas de carga posibles para el circuito de disparo.

La recta de carga 1 (azul) permite operar con un pulso continuo, de potencia igual a la potencia nominal de la junta.

La recta de carga dos (naranja) permite operar con un tren de pulsos de disparo de potencia pico igual a 6,66 veces la nominal y ciclo de trabajo del 15%.

La recta 3 (roja) permite operar con una potencia pico igual a 10 veces la nominal, y ciclo de trabajo del 10%.

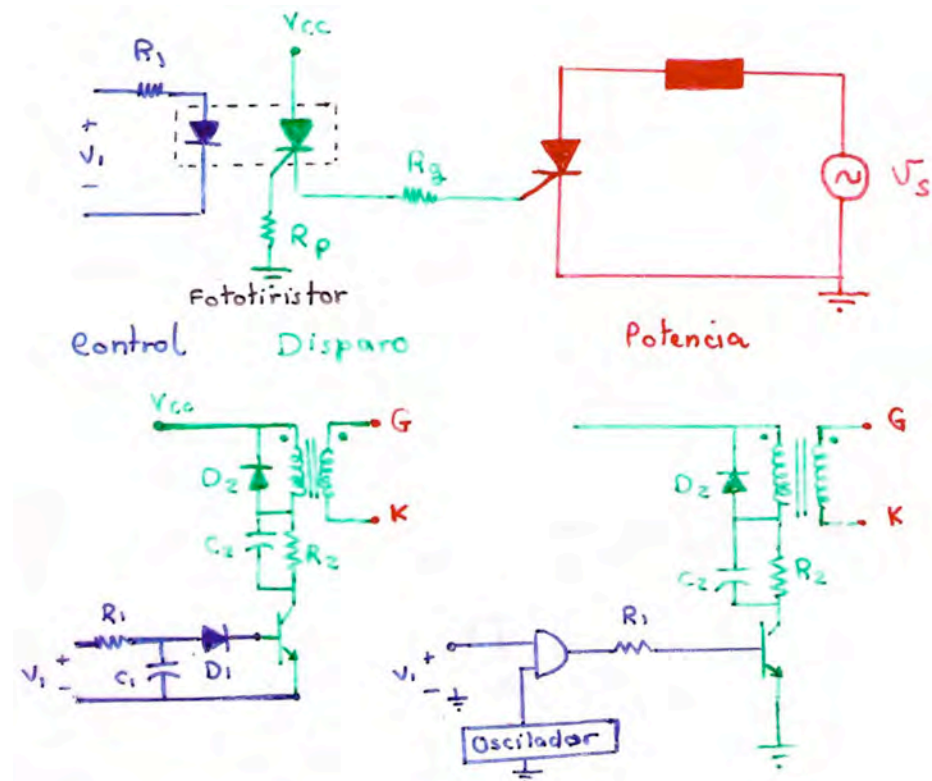
En las tres rectas presentadas se cumple:

$$I_{GKM_i} = \frac{V_{GG_i}}{R_{G_i}} < I_{GM}$$

$$V_{GKM_i} = V_{GG_i} < V_{GM}$$

cumpliendo con las condiciones límites del  
diseño.

Dado que en general se desea lograr la mayor velocidad de encendido, es razonable seleccionar rectas de carga del tipo 2, que cumplen con los objetivos, y mantienen un margen de seguridad respecto tanto a la máxima potencia pico aplicable como a la zona de disparo inseguro.

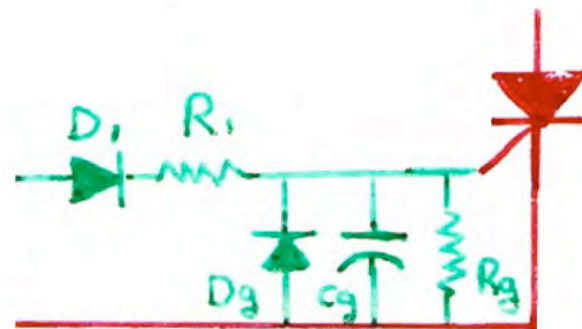
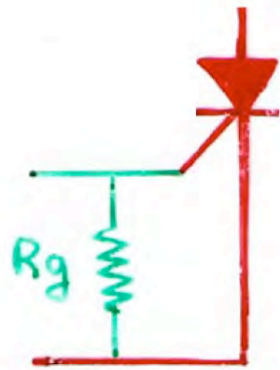


Estructura esquemática básica de circuitos de disparo de tiristores con aislamiento.

Arriba: aislamiento óptico con foto-tiristor auxiliar

Abajo: Aislamiento con transformador de pulsos



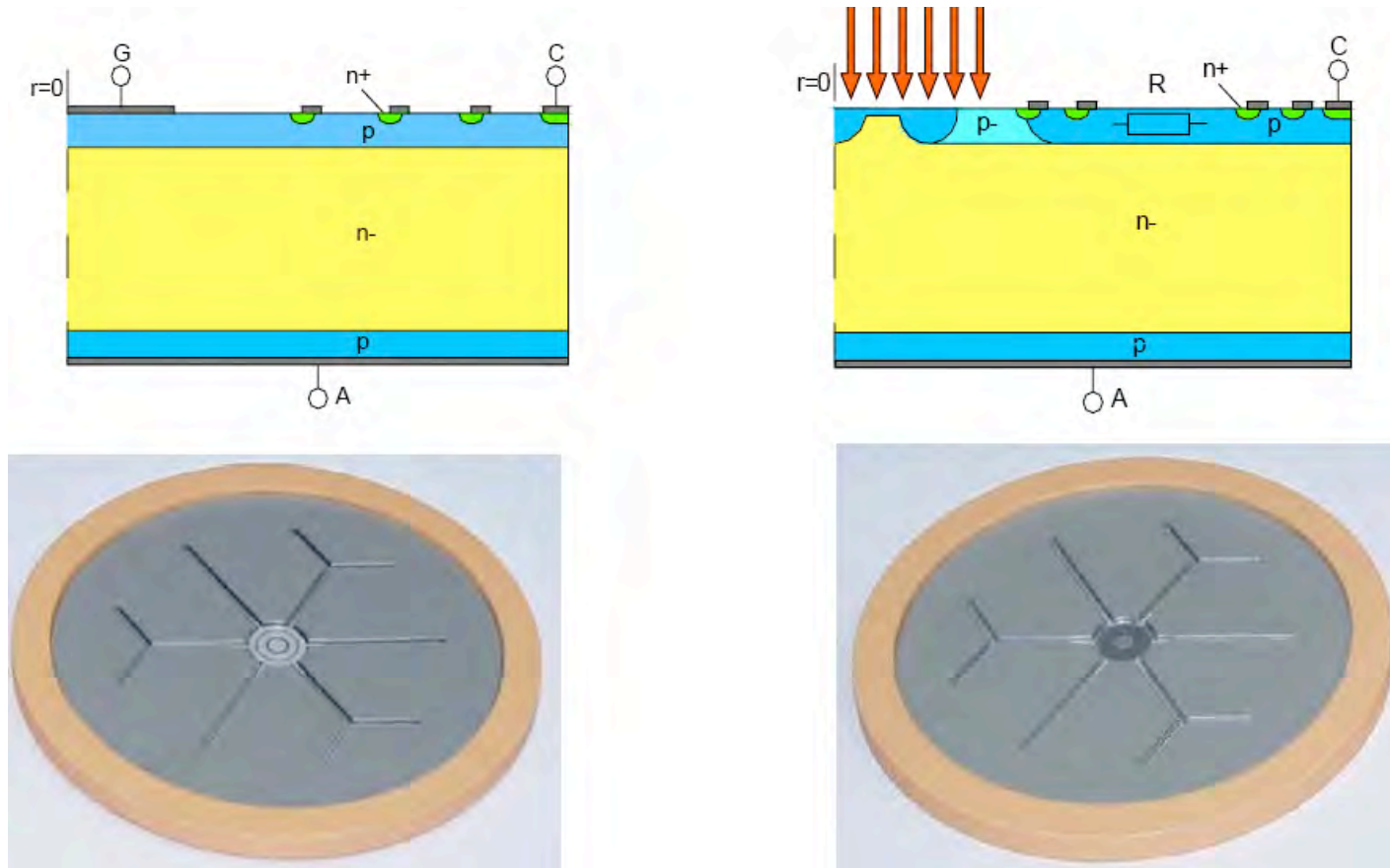


Estructura esquemática básica de distintas alternativas para proteger la compuerta de los tiristores frente a tensiones inversas y disparo accidental por ruido eléctrico inducido.

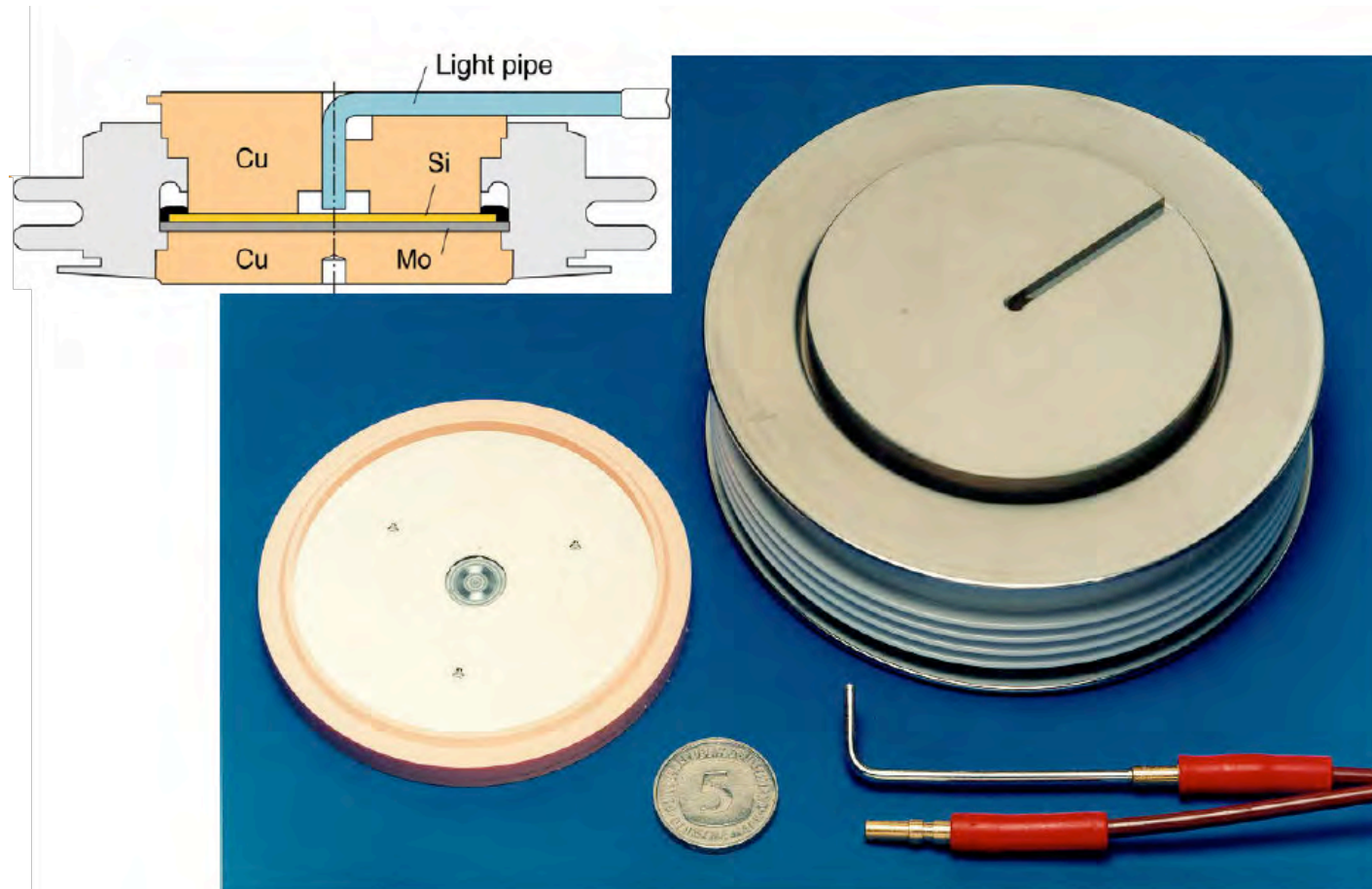
Tiristores activados por luz (LASCR: Light Activated SCR o LTT: Light Triggered Thyristors).

Son dispositivos tipo SCR con dos terminales eléctricos (ánodo y cátodo) y uno óptico (compuerta de disparo) que permiten la circulación unidireccional de corriente del terminal de ánodo al de cátodo cuando el terminal de ánodo es positivo respecto al cátodo y se ha aplicado un pulso de luz de disparo en el terminal de compuerta.

Los LTT ofrecen el mejor aislamiento entre el tiristor y el circuito de disparo, y usualmente están optimizados para aplicaciones de muy alta tensión, en configuraciones que emplean varios tiristores conectados en serie que deben ser encendidos en el mismo instante.



Comparación entre un SCR de alta potencia convencional (izquierda) y uno activado por luz (derecha)



Corte esquemático de un LTT (arriba izquierda), LTT sin encapsular (abajo izquierda) y LTT encapsulado (derecha)

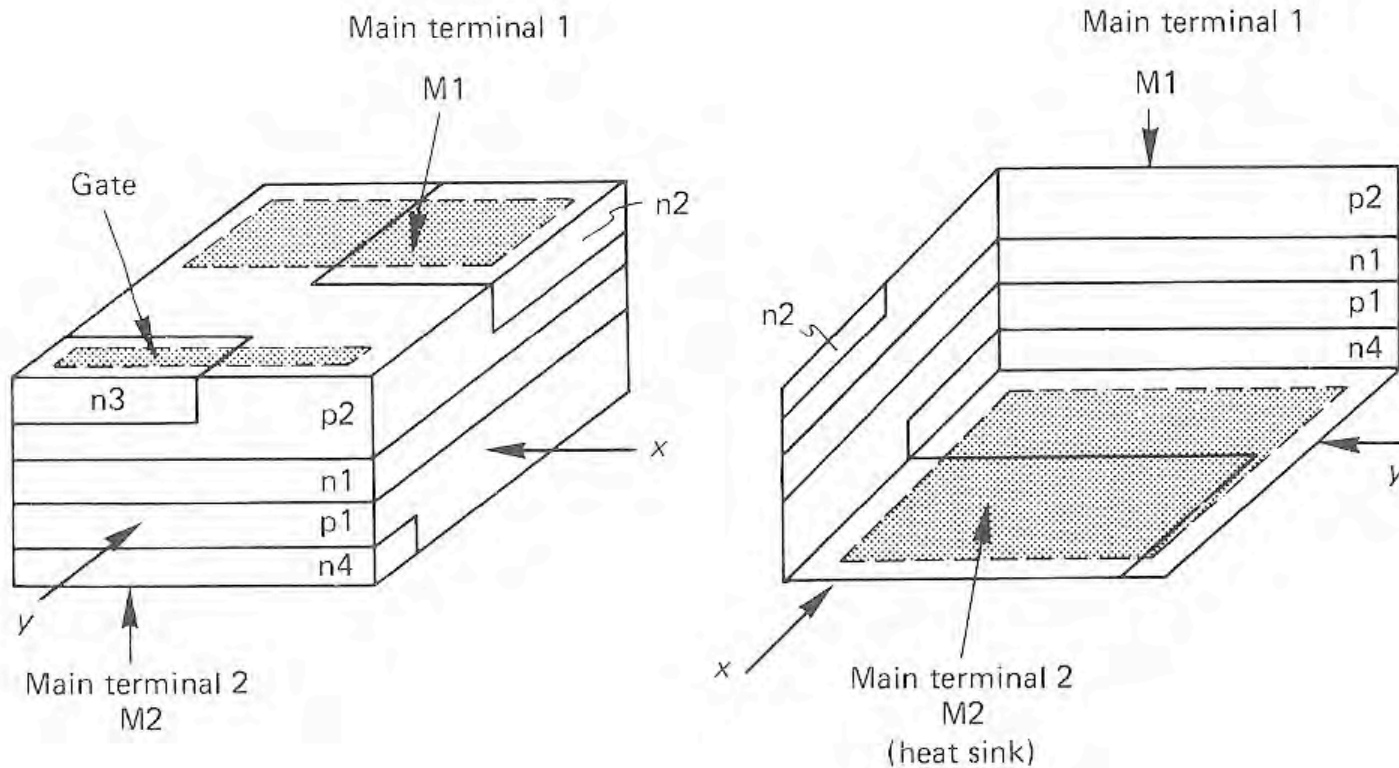
| Device                              | 4" - LTT                                 | 5" - LTT         |
|-------------------------------------|--|------------------|
|                                     | (with integrated overvoltage protection) |                  |
| forward protection voltage          | min. 7500 V                              |                  |
| repetitive peak reverse voltage     | 8000 V                                   |                  |
| non-repetitive peak reverse voltage | 8300 V                                   |                  |
| on-state voltage ( $I_T = 3000$ A)  | max. 2.6 V                               | max. 2.3 V       |
| di/dt capability                    | 300 A/ $\mu$ s                           |                  |
| dv/dt capability ( $V_D = 7.5$ kV)  | 3500 V/ $\mu$ s                          |                  |
| surge on-state current (10 ms)      | 35 kA                                    | 63 kA            |
| turn-off time                       | max. 350 $\mu$ s                         | max. 350 $\mu$ s |
| min. light trigger power            | 10 mW                                    |                  |

Características resaltantes de un LTT de alta potencia para aplicaciones en sistemas de transmisión de energía eléctrica

## Tiristores bidireccionales (TRIAC: Triode for AC)

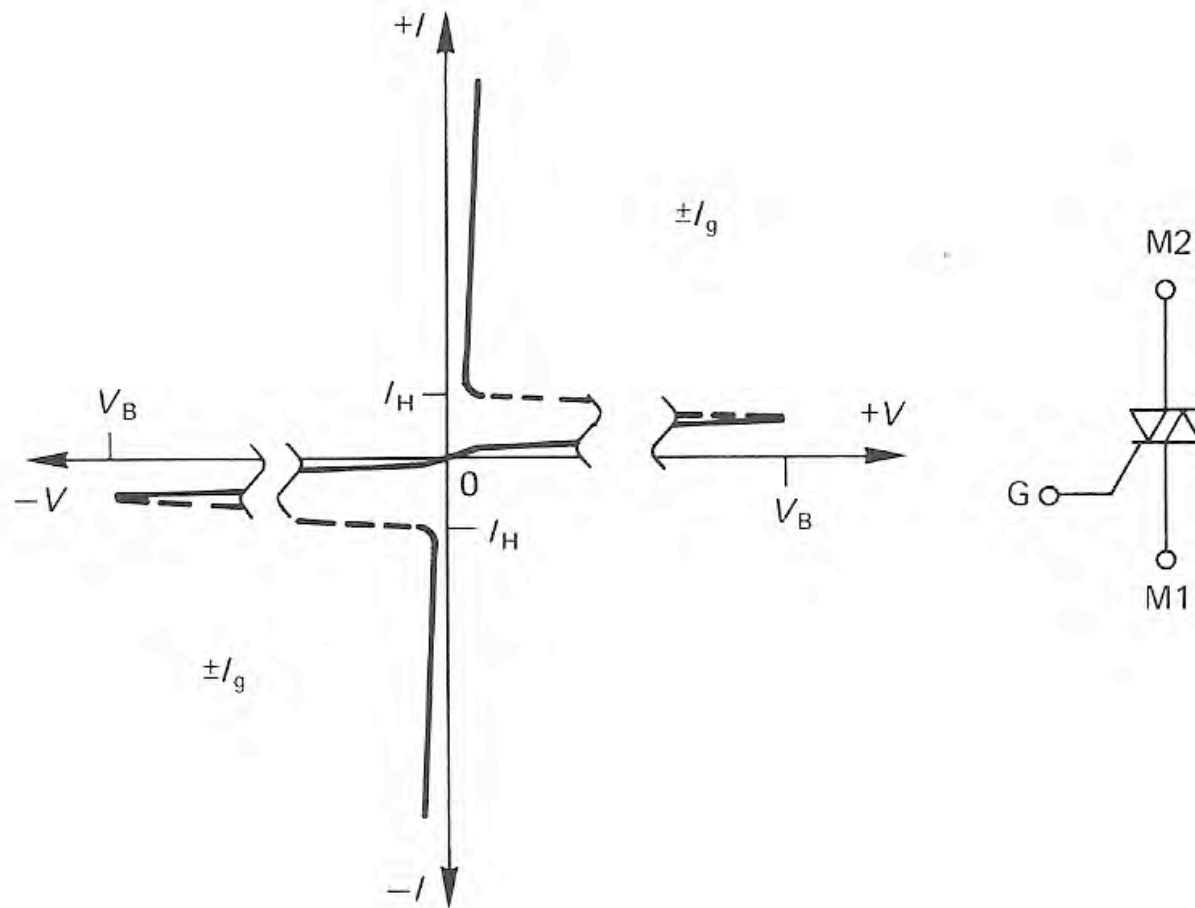
Son dispositivos de tres terminales (terminales principales 1 y 2 y terminal de compuerta), que permiten la circulación bidireccional de corriente entre los dos terminales principales cuando se aplica un pulso de disparo en el terminal de compuerta.

Operativamente un TRIAC es equivalente a dos SCR conectados en antiparalelo

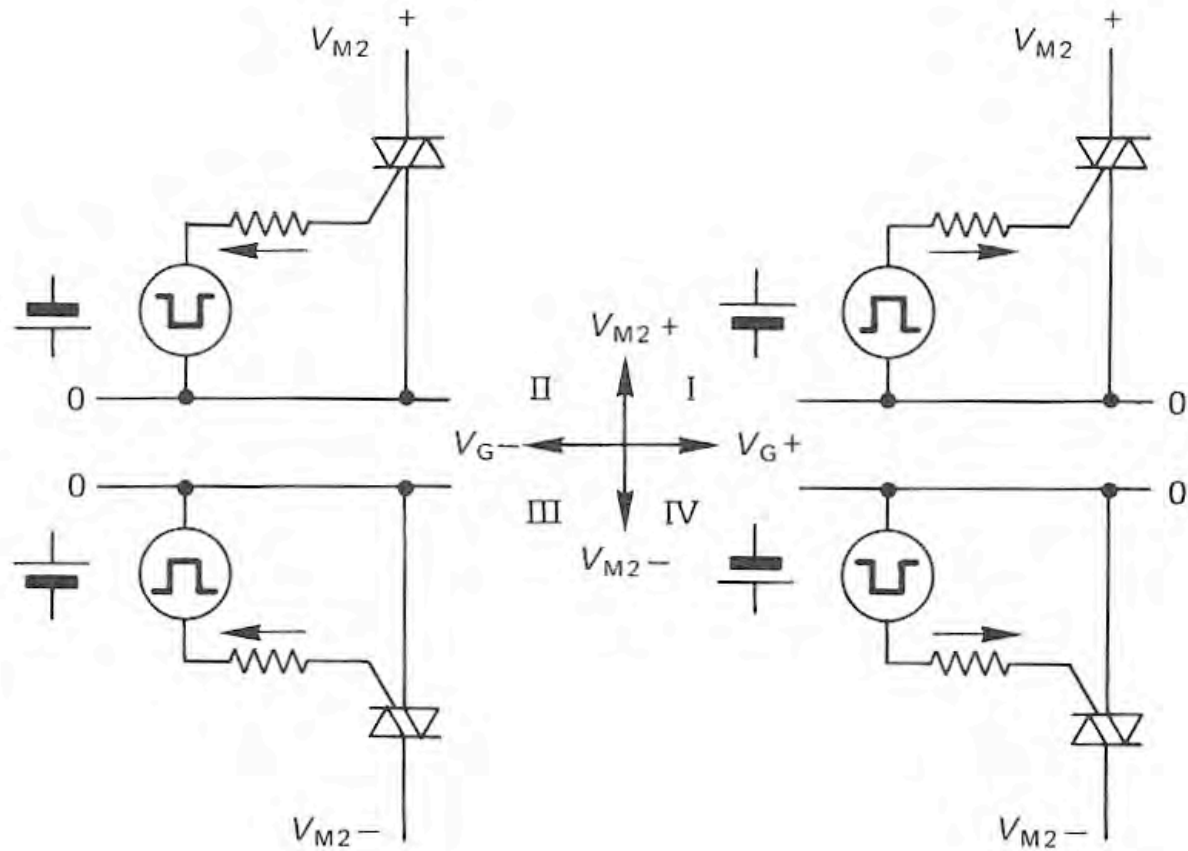


**Esquema de la estructura general de un TRIAC mostrando las regiones de dopado y los puntos de contacto con el exterior.**





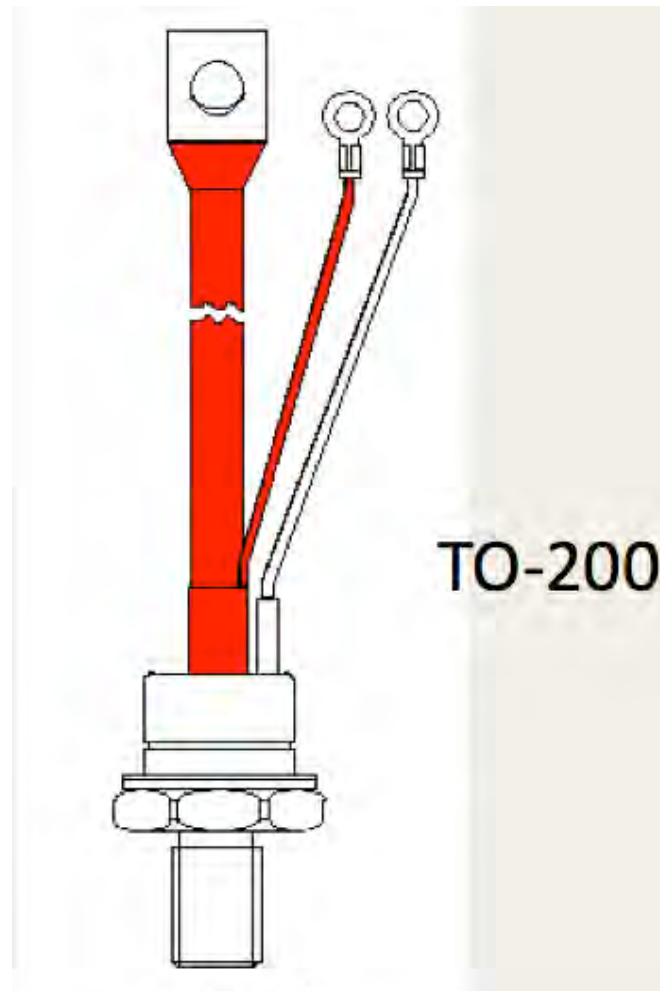
**TRIAC: curva característica (izquierda) y símbolo circuital (derecha).**



**TRIAC: esquemas de disparo en cuatro cuadrantes.**

## Tipos de encapsulado.

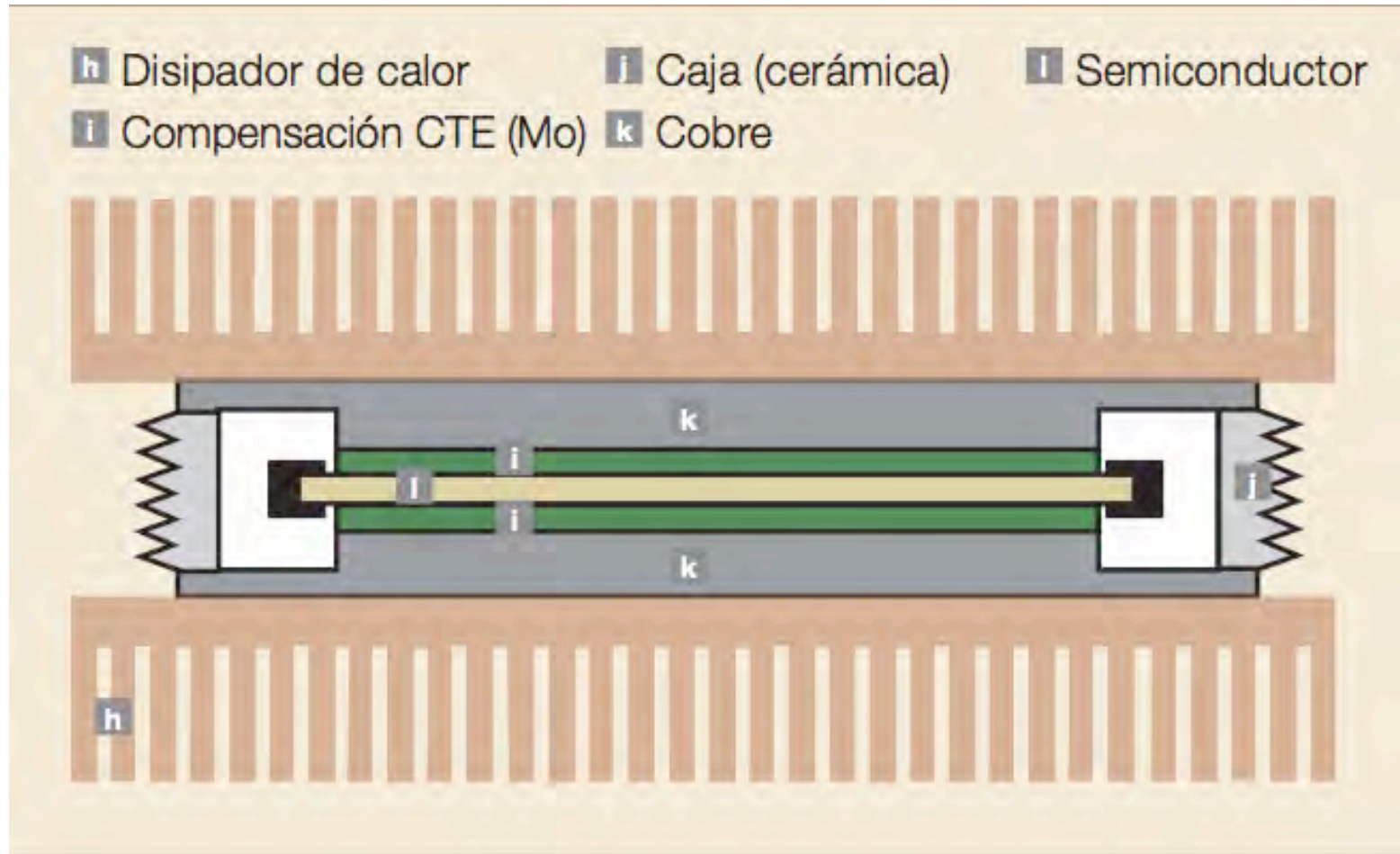
I.- Tipo perno: el dispositivo se monta sobre en contacto eléctrico sobre una base metálica con forma de perno, que se atornilla a presión al disipador para asegurar el contacto térmico y el eléctrico de uno de los dos terminales de potencia, y la parte superior se cubre con un casquete de cerámica hermético, del cual sale el otro terminal de potencia y los de control en el caso de un tiristor.



Encapsulado tipo perno. El cable rojo delgado es una conexión auxiliar para el común del circuito de disparo.

Este encapsulado permite disipación de calor por un solo lado, por lo que es aplicable a dispositivos de potencia media, y se emplea para dispositivos individuales.

II.- Tipo "hockey puck": El dispositivo se monta dentro de un cilindro de cerámica mucho más ancho que largo, que se cierra herméticamente en sus extremos con dos placas metálicas que hacen contacto con las dos caras del dispositivo de potencia, asegurando contacto térmico y eléctrico con los dos terminales principales del dispositivo.



Diodo de potencia montado en un encapsulado tipo "hockey puck"

Para los SCRs, el terminal de control se conecta mediante dos cables auxiliares que salen por uno de los extremos del encapsulado.

Es posible operar con enfriamiento por los dos lados, por lo que este encapsulado se emplea en los dispositivos de alta y muy alta potencia.

Este encapsulado se emplea para dispositivos individuales.

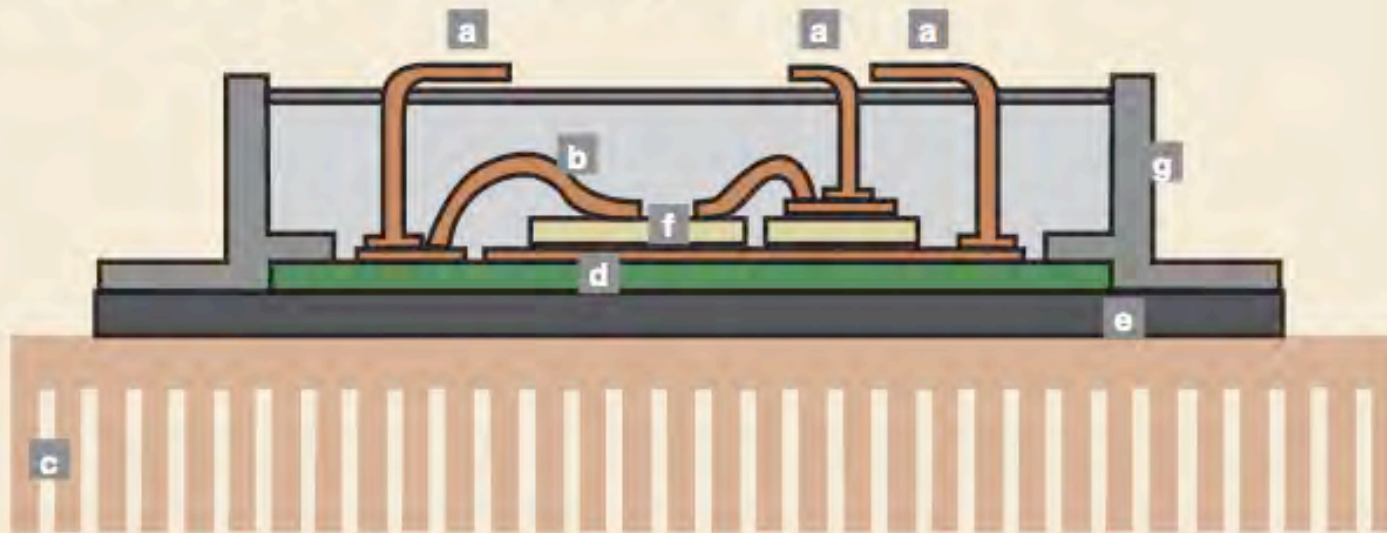


III.- Encapsulado tipo "modulo": El dispositivo se monta sobre una capa de metal que permite hacer contacto eléctrico con el terminal principal inferior del dispositivo.

La placa de metal se monta sobre una cerámica que ofrece alta conductividad térmica pero que aísla eléctricamente, y la cerámica se monta sobre una placa de metal que asegura el contacto térmico con el disipador de calor.

La parte superior del módulo se cierra con un casquete de plástico, sobre el que se montan todos los terminales de contacto, tanto de potencia como de control.

- a Conexiones de Energía y de control
- b Hilo de conexión
- c Disipador de calor
- d Cerámica (normalmente AlN)
- e Placa base (norm. AISIC)
- f Semiconductor
- g Caja



Encapsulado tipo "módulo de potencia", en una aplicación que contiene dos dispositivos semiconductores (rectángulos amarillos).

El encapsulado tipo módulo es capaz de soportar dispositivos de media y alta potencia, y puede contener varios dispositivos individuales preconectados en una configuración circuital conversora de potencia, por ejemplo un puente rectificador trifásico, formado por seis dispositivos individuales.

Es el tipo de encapsulado más moderno, y tiende a ser empleado cada vez en mayor número de aplicaciones.

## Especificaciones de montaje

(encapsulados tipo “perno” y “hockey puck”)

$Tor_{min}$  = Par de apretado mínimo para asegurar contacto térmico y eléctrico adecuados

$Tor_{max}$  = Par de apretado máximo para evitar daños mecánicos a la carcasa del componente

## DISPOSITIVOS ELECTRÓNICOS DE CONTROL DE POTENCIA TOTALMENTE CONTROLADOS.

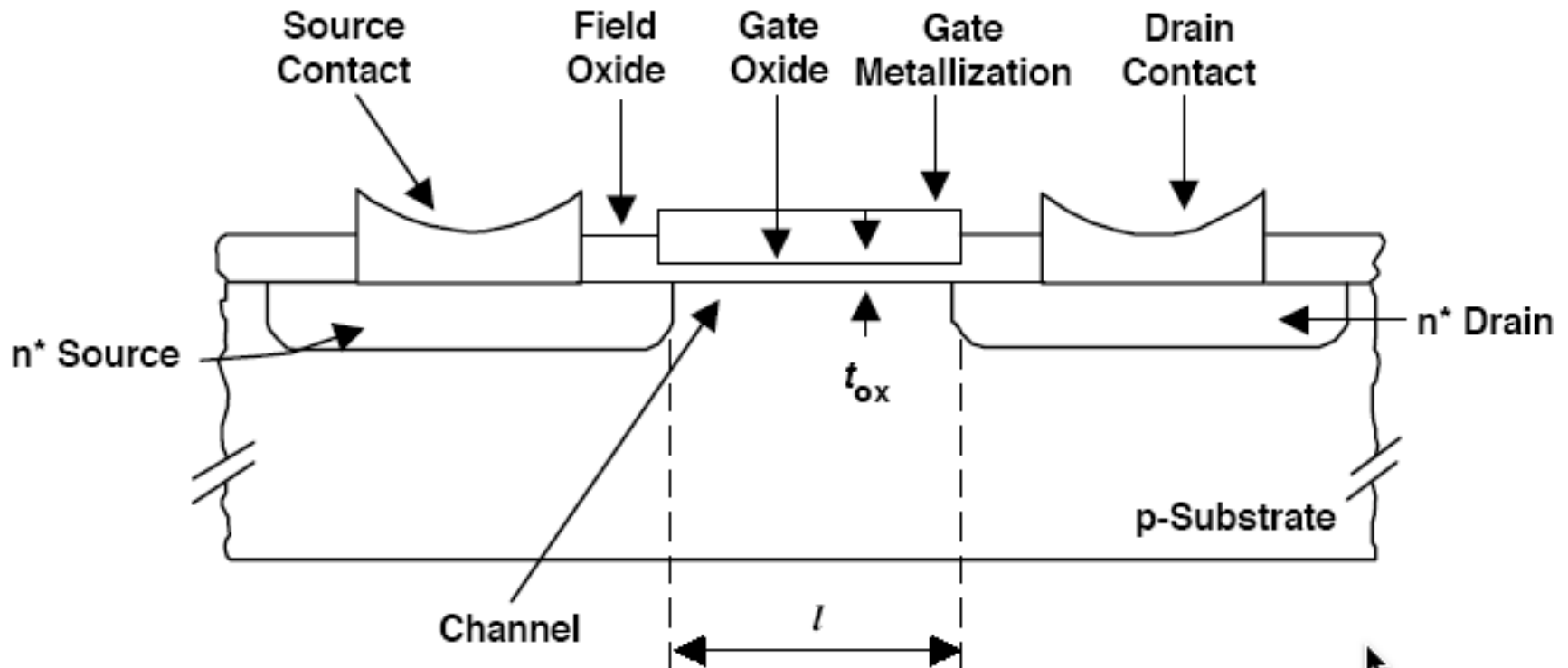
Estos dispositivos, también llamados “conmutadores del tercer tipo” se caracterizan porque tanto la conmutación de encendido como la de apagado resulta de la aplicación de una señal externa de control, por lo que su estado (bloqueo o conducción) esta completamente determinado por el estado de la variable de control (corriente o voltaje, según el tipo de dispositivo), siempre por supuesto que las condiciones de polarización del circuito externo a controlar sean las adecuadas.

1.- Transistor de efecto de campo de compuerta aislada de potencia (Power MOSFET: Metal Oxide Semiconductor Field Effect Transistor).

2.- Transistor bipolar de compuerta aislada (IGBT: insulated gate Bipolar transistor).

Los IGBT presentes en el mercado son de Si; la mayoría de los PowerMOSFETs son también de Si, pero ya se están ofreciendo una gama de MOSFETs de potencia de SiC y, en menor variedad, de GaN.

# TRANSISTOR DE EFECTO DE CAMPO DE COMPUERTA AISLADA (POWERMOSFET)



Estructura de un transistor de efecto de campo de compuerta aislada (MOSFET) convencional



## Problema:

La corriente principal se desplaza en una franja superficial muy poco profunda (conducción horizontal), lo que dificulta operar con altas corrientes de carga.

## Solución:

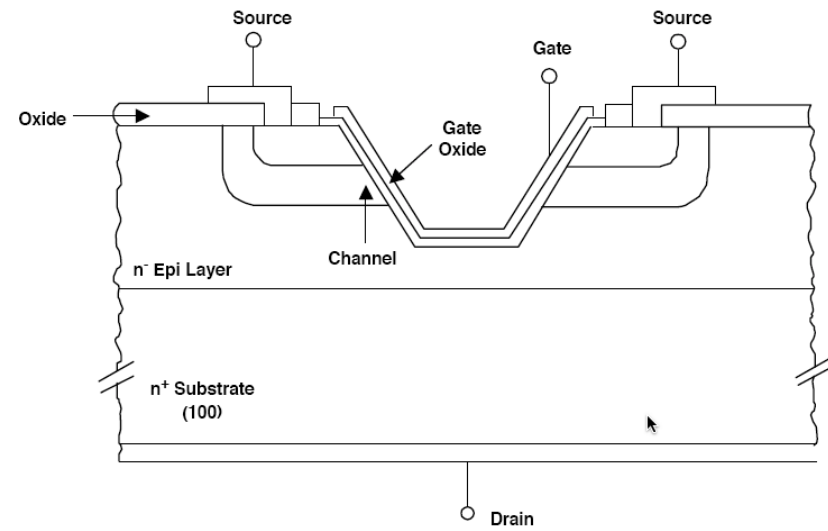
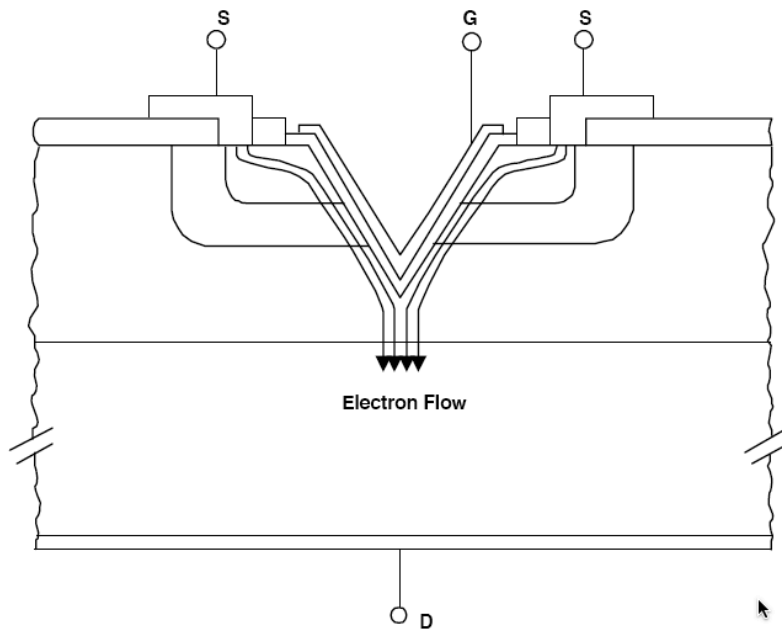
Modificar la topología básica del MOSFET para que la corriente principal tenga un recorrido esencialmente vertical, lo que unido a la inexistencia del problema de “corrida térmica”, permitirá producir en el chip una estructura compuesta en la que la corriente de trabajo es llevada en forma conjunta por un arreglo de dispositivos elementales idénticos conectados en paralelo y fabricados simultáneamente empleando las técnicas de producción de circuitos integrados de alto nivel de integración (LSI).

## Configuraciones posibles para los PowerMOSFETs:

1.- Estructura con trincheras: VMOS

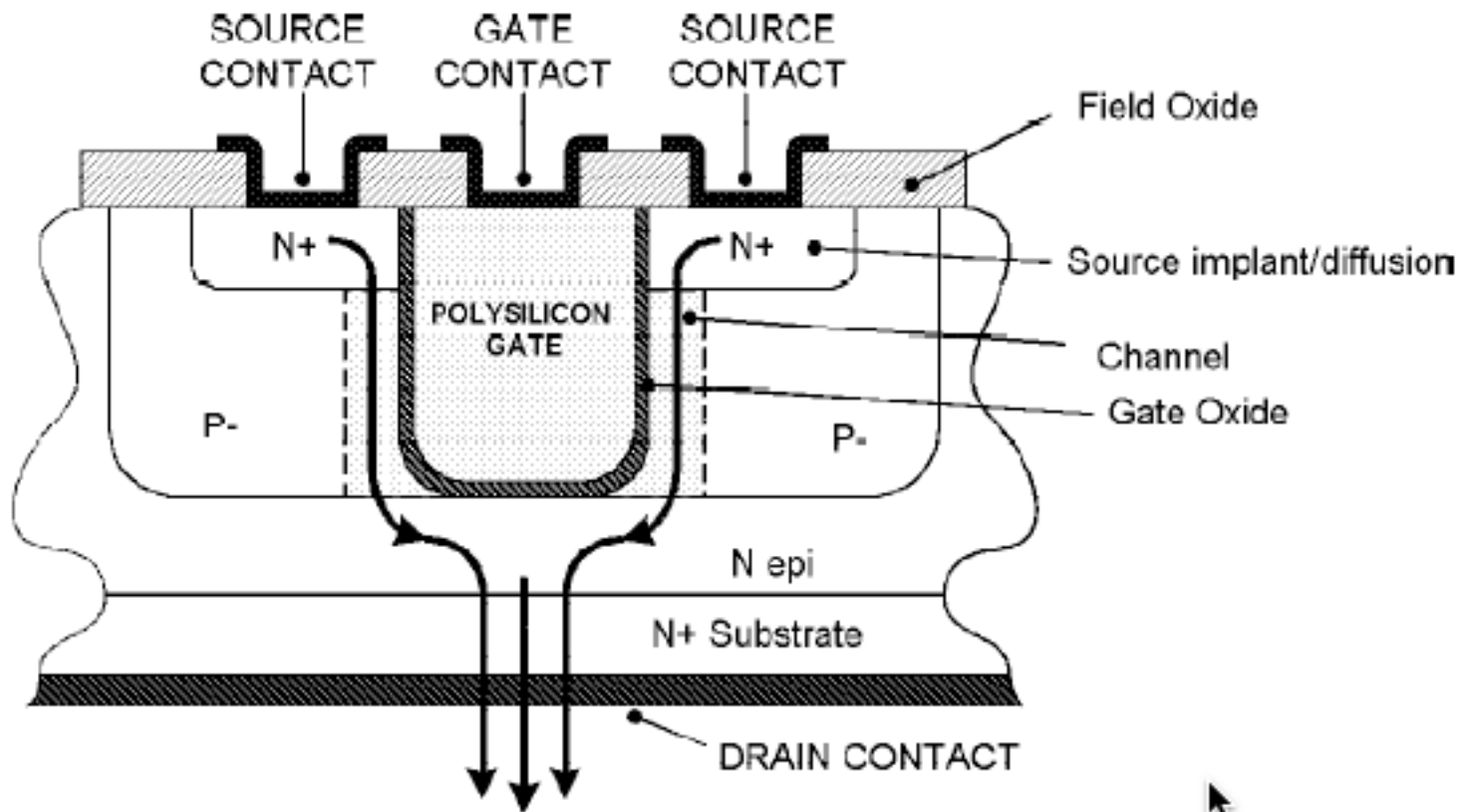
2.- Estructura de islas: HEXFETs, TFETs, DFETs.

Los dispositivos de trincheras fueron los primeros en llegar al mercado, pero la estructura de islas es más fácil de fabricar y no presenta esquinas que concentran los campos eléctricos y aumentan la posibilidad de falla, así que los de estructura de isla han reemplazado a los de trincheras.

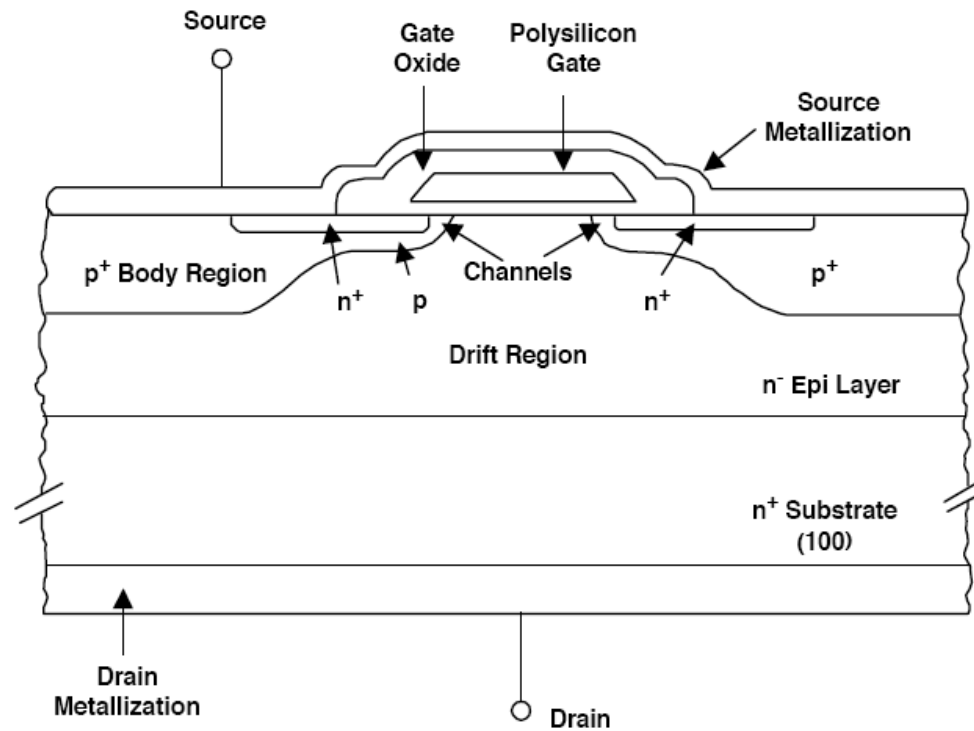


Estructura de una celda básica de conducción en dos tipos de transistores de efecto de campo de potencia (PowerMOSFET) de trinchera.

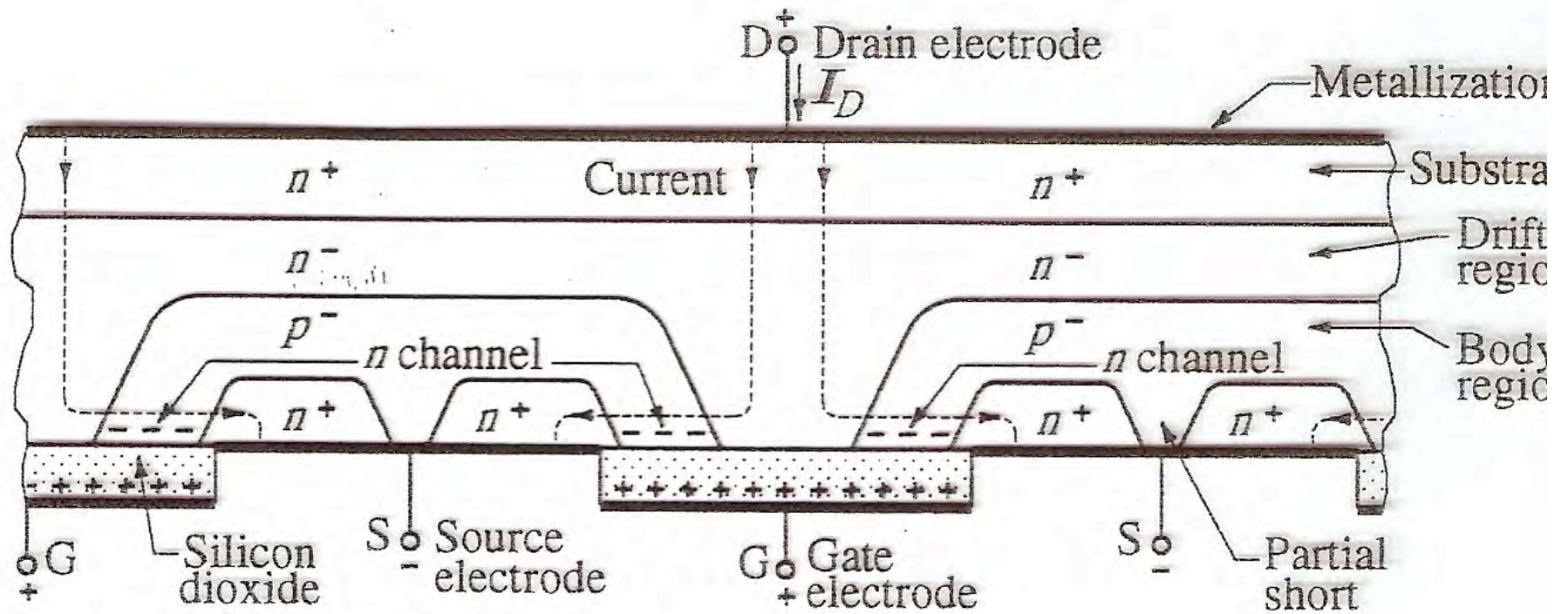
Izquierda: Trinchera completa. Derecha: Trinchera truncada.



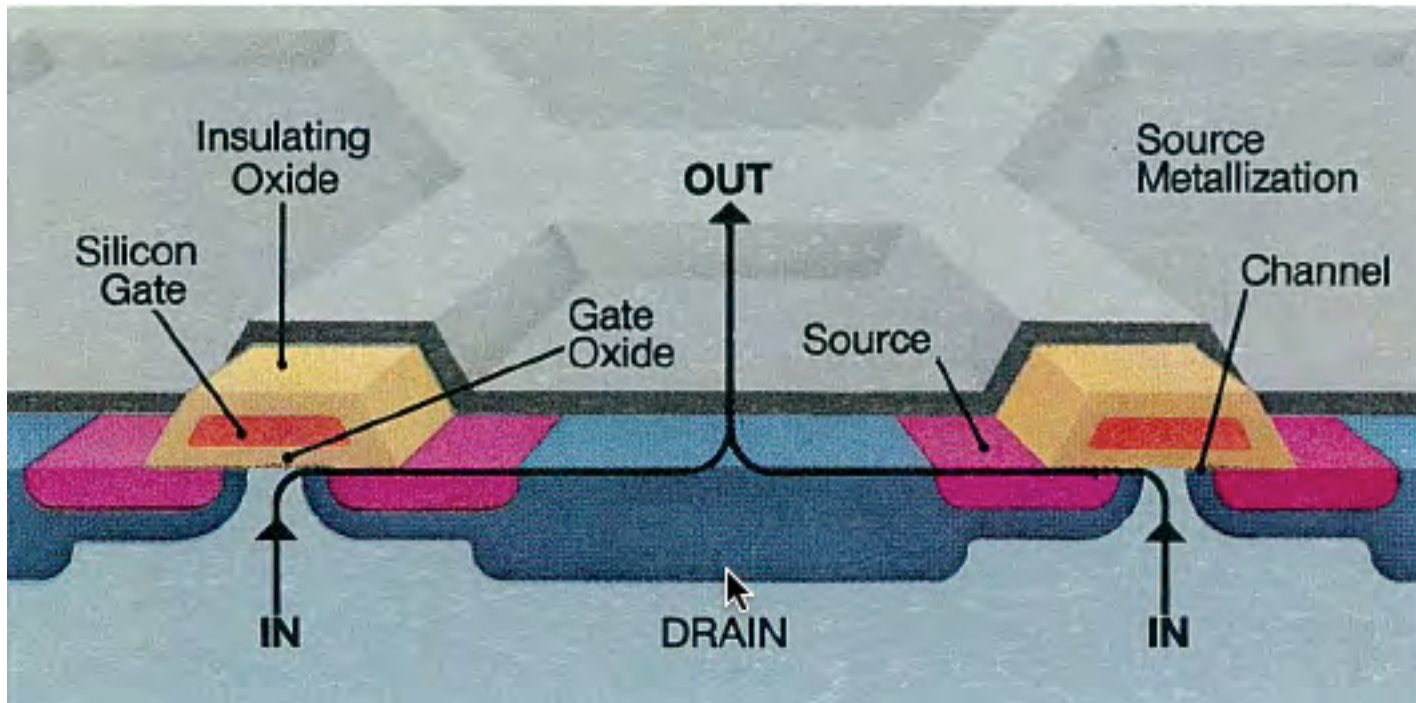
Corte de un POWERMOSFET de trinchera tipo compuerta enterrada.



Corte vertical de una celda básica de conducción en un transistor de efecto de campo de potencia de estructura de isla (PowerMOSFET).

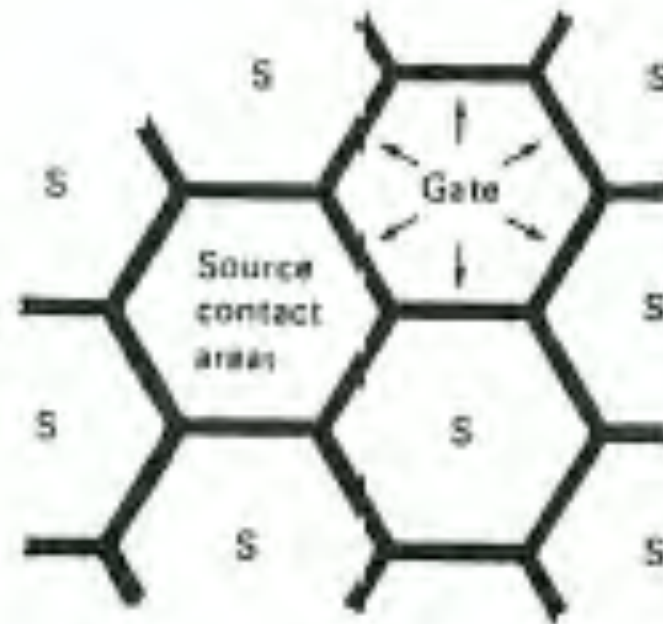


Esquema de voltajes y corrientes durante la conducción en un POWERMOSFET.

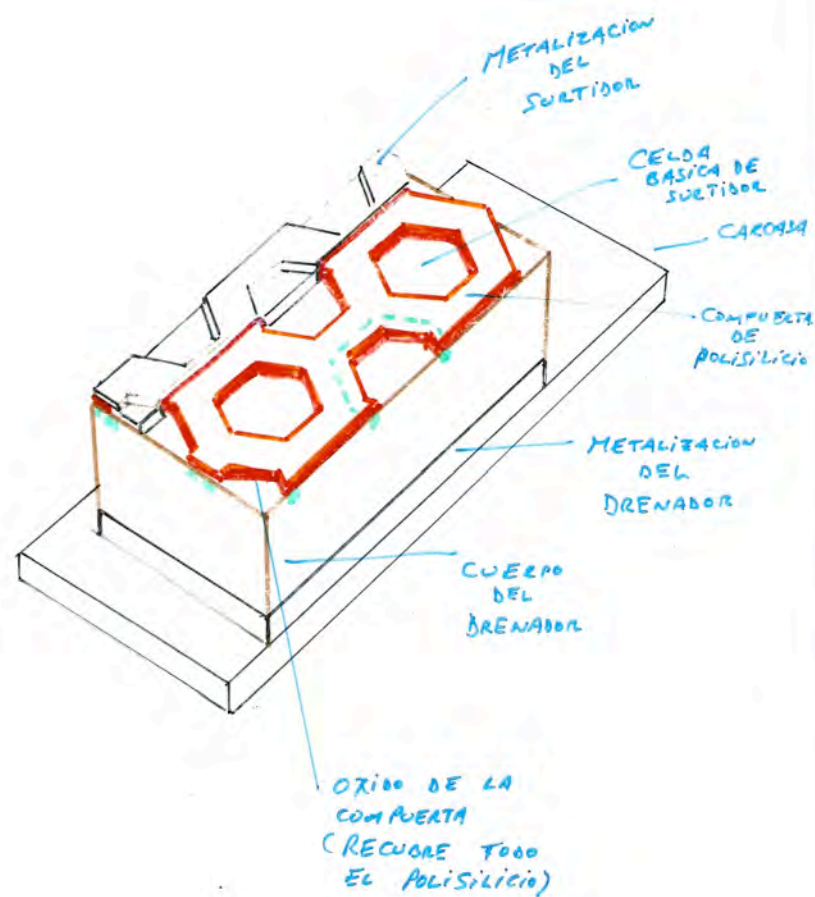


Corte de un POWERMOSFET tipo HEXFET.

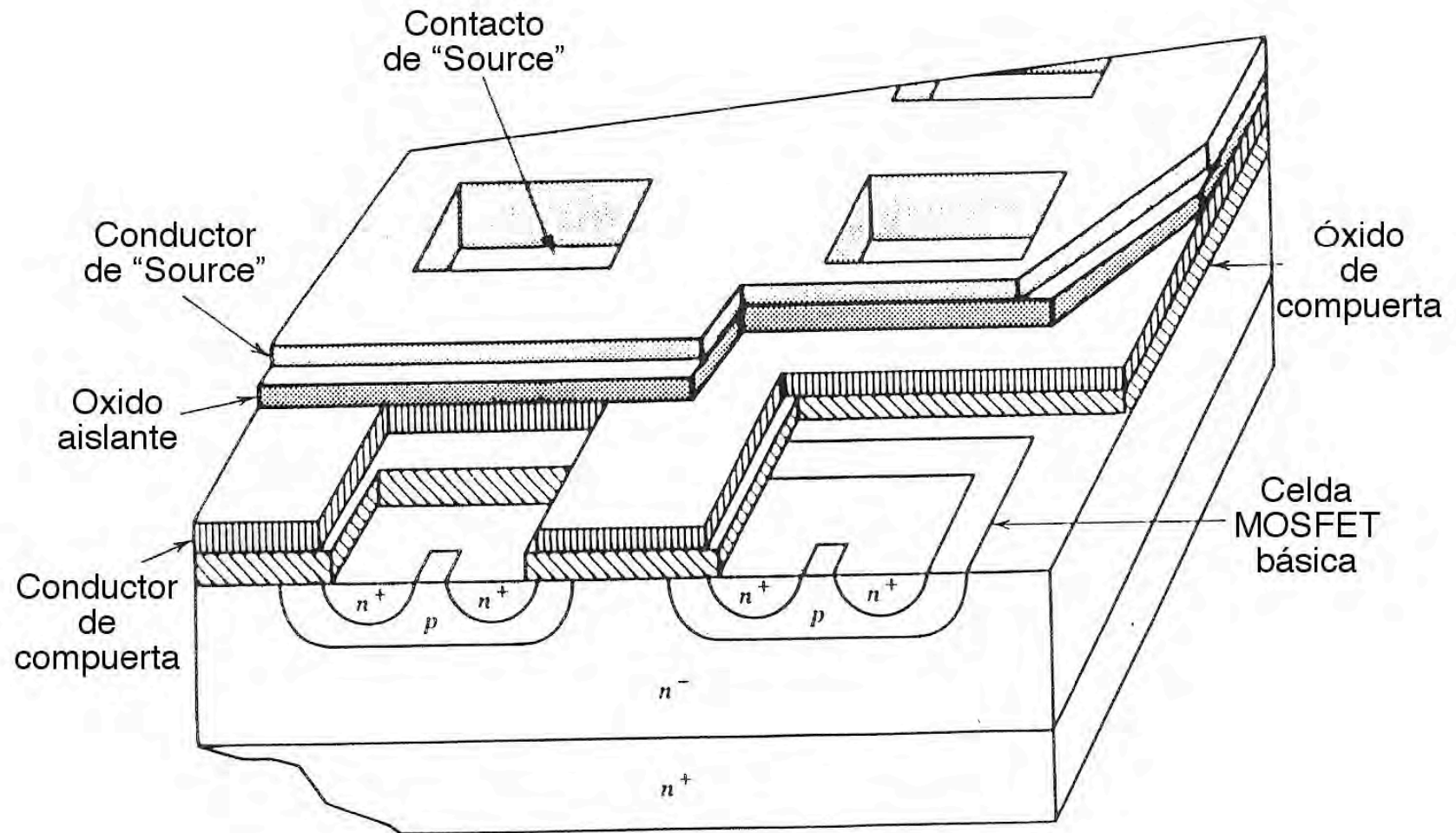




Distribución de los contactos de S y G en un PowerMOSFET de tipo "hexagonal" (HEXFET)



Detalle de la organización de las celdas básicas en un POWERMOSFET tipo HEXFET.

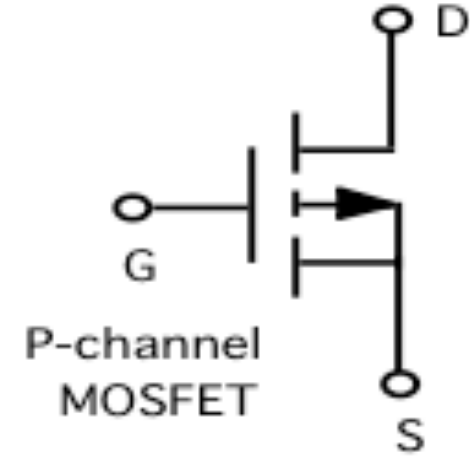
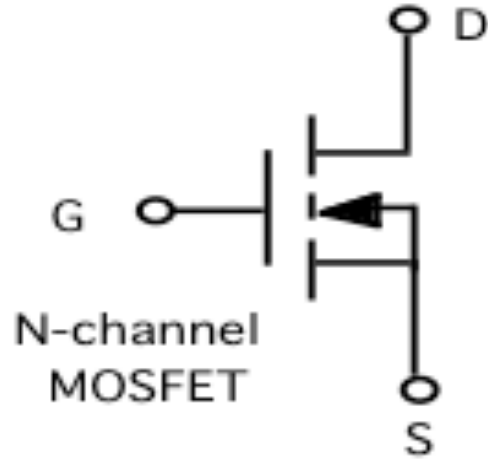


Corte de un POWERMOSFET tipo TFET (islas cuadradas).

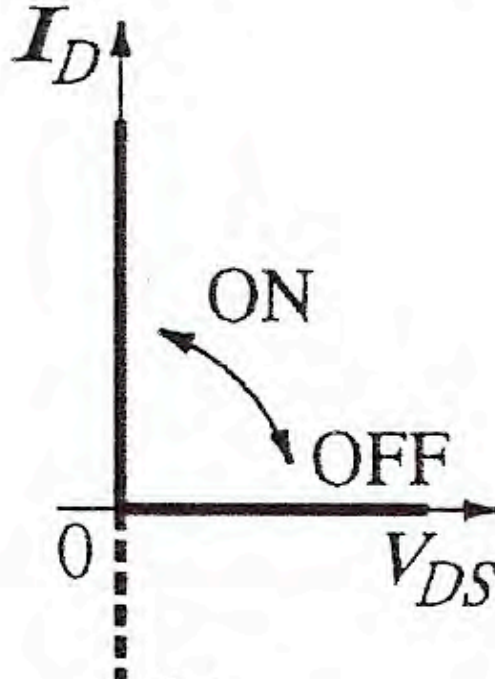
Si los dopados se intercambian, reemplazando los dopados tipo P por dopados tipo N y viceversa, el resultado es un transistor MOSFET de potencia tipo P.

Las características generales del MOSFET de potencia tipo P son similares a las del MOSFET de potencia tipo N, salvo en lo referente a la movilidad de los portadores mayoritarios (huecos en este caso), que es menor, lo cual significa que la velocidad de conmutación es menor en el MOSFET de potencia tipo P.

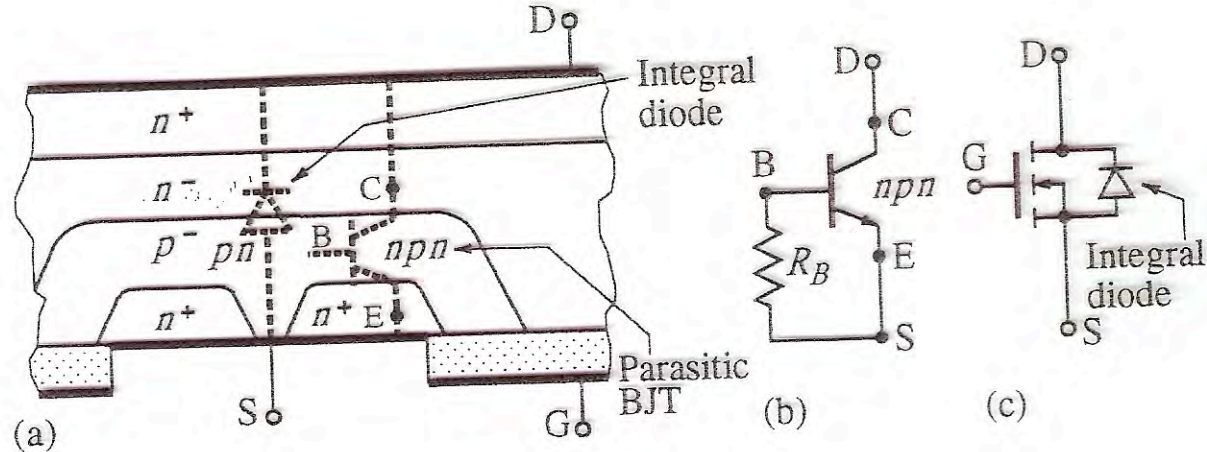
Debido a esto los MOSFET de potencia tipo P son poco usados, y no serán considerados en estas notas.



Símbolos circuitales de los MOSFETs de canal N (izquierda) y canal P (derecha).



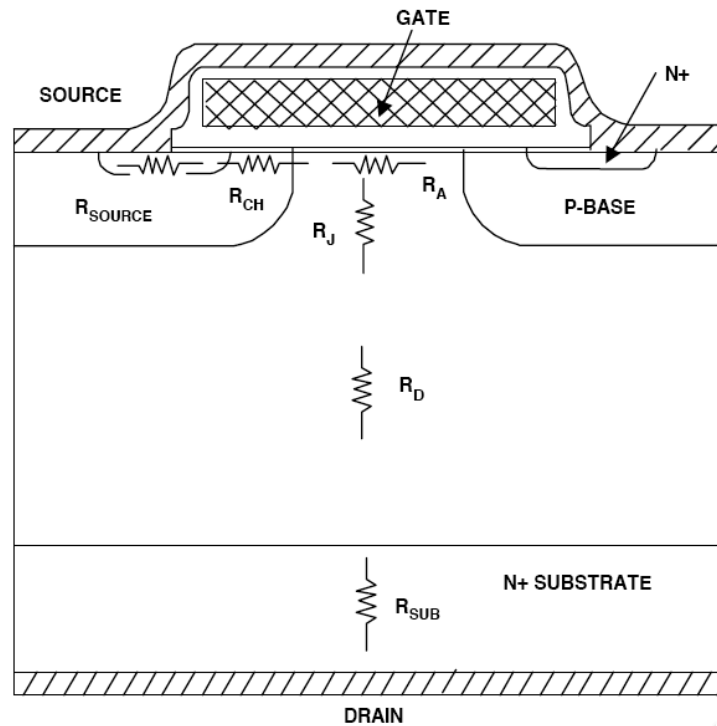
Características corriente/voltaje ideales en un transistor de efecto de campo de potencia (PowerMOSFET)



Definición de los componentes circuitales adicionales básicos (diodo inverso y BJT parásito) en la estructura de un POWERMOSFET

- a) Corte del semiconductor.
- b) Circuito equivalente del BJT parásito
- c) Circuito equivalente principal, con el diodo intrínseco en antiparalelo al POWERMOSFET.

Elementos que componen la resistencia en conducción,  
 $R_{DS(on)}$ , de un transistor de efecto de campo de potencia (PowerMOSFET)





$$R_{DS(on)} = R_s + R_{ch} + R_A + R_J + R_D + R_{sub} + R_m$$

$R_{DS(on)}$ : Resistencia en conducción, medida entre los terminales D y S del dispositivo encapsulado

$R_s$ : resistencia de la región de surtidor (source)

$R_{ch}$ : Resistencia del canal (channel)

$R_A$ : resistencia de la región de acumulación

$R_J$ : Componente resistivo del JFET residual

$R_D$ : Resistencia de la zona de deriva (drift)

$R_{sub}$ : Resistencia del substrato

$R_m$ : Resistencia acumulada de las metalizaciones y conductores metálicos

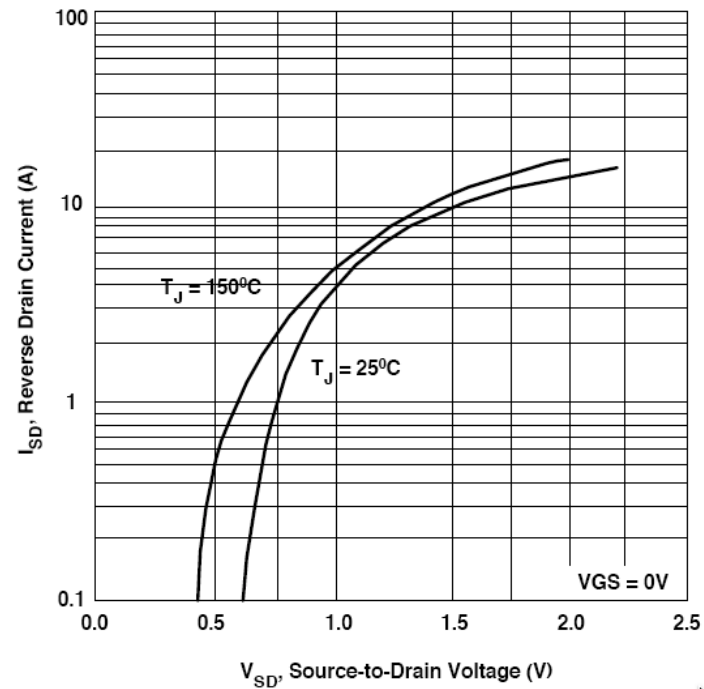
Caída en conducción,  $V_{DS(on)}$ :

$$V_{DS(on)} = R_{DS(on)} I_{DS(on)}$$

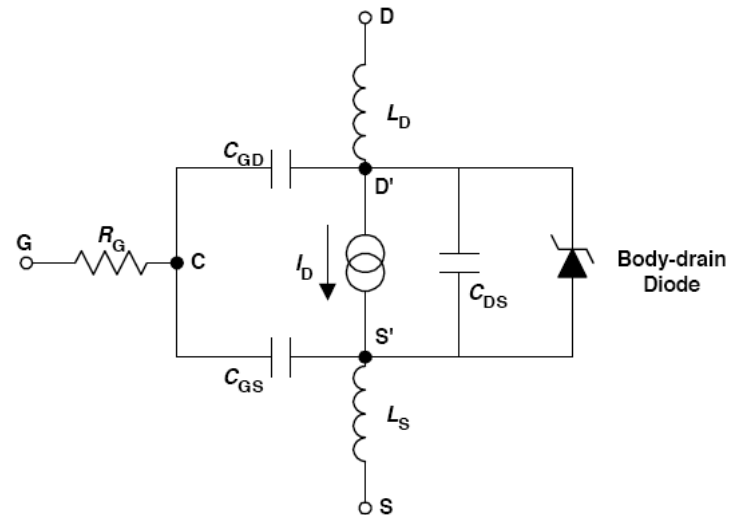
Pérdidas en conducción  $P_{DS(on)}$ :

$$P_{DS(on)} = V_{DS(on)} I_{DS(on)} = R_{DS(on)} (I_{DS(on)})^2$$

# Curvas corriente/voltaje típicas del diodo de conducción inversa asociado con la estructura de un PowerMOSFET.



Circuito equivalente mostrando como elementos concentrados los componentes que afectan los procesos de conmutación en un PowerMOSFET:



- $R_G$ : resistencia de compuerta (gate)
- $C_{GS}$ : Capacidad compuerta/surtidor (gate/source)
- $C_{GD}$ : Capacidad compuerta/drenador (gate/drain)
- $L_D$ : Inductancia de los contactos de drenador (drain)
- $L_S$ : Inductancia de los contactos de surtidor (source)

## Especificaciones básicas.

### I.- Tensión de ruptura directa.

Determina la tensión drain-source máxima,  $BV_{DSS}$ , que puede ser aceptado por un MOSFET de potencia sin entrar en conducción por ruptura directa.

Dado que la estructura básica del MOSFET de potencia incluye un diodo en antiparalelo, el dispositivo carece de capacidad de bloqueo de tensión inversa en los terminales D-S.

## II.- Corriente drain-source máxima, $I_{DSM}$ .

Esta variable es dependiente de la temperatura de juntura del transistor, y suele ser especificada para una temperatura de juntura baja, usualmente  $25^{\circ}$  y para la máxima temperatura de juntura que puede soportar el transistor que, dependiendo de los especificaciones, puede estar entre  $85^{\circ}$  y  $125^{\circ}$ .

### III.- Resistencia de encendido.

$R_{DS(on)}$  es la caída resistiva que aparece entre los terminales de Drain y Source cuando el dispositivo está encendido.

Esta relacionada con el valor de la tensión de bloqueo,  $V_{DS}$ , de acuerdo con la relación:

$$R_{DS} = KV_{DS}^e$$

donde  $K$  es una constante que depende del tamaño del dispositivo y el factor  $e$  depende del proceso de fabricación y está en el rango  $2,2 < e < 2,7$

$R_{DS(on)}$  es el parámetro más importante en la definición de la capacidad de manejo de corriente del dispositivo en función de la máxima potencia disipable en una aplicación dada,  $P_{DM}$ .



La potencia disipada en la juntura,  $P_D$ , es:

$$P_D = I_D^2 R_{DS}$$

Luego:

$$I_{DM} = \sqrt{\frac{P_{DM}}{R_{DS}}}$$

donde la potencia máxima disipable a una temperatura de carcasa dada está determinada por la máxima temperatura de juntura que puede soportar el dispositivo y las características térmicas del encapsulado.

## IV.- Transconductancia

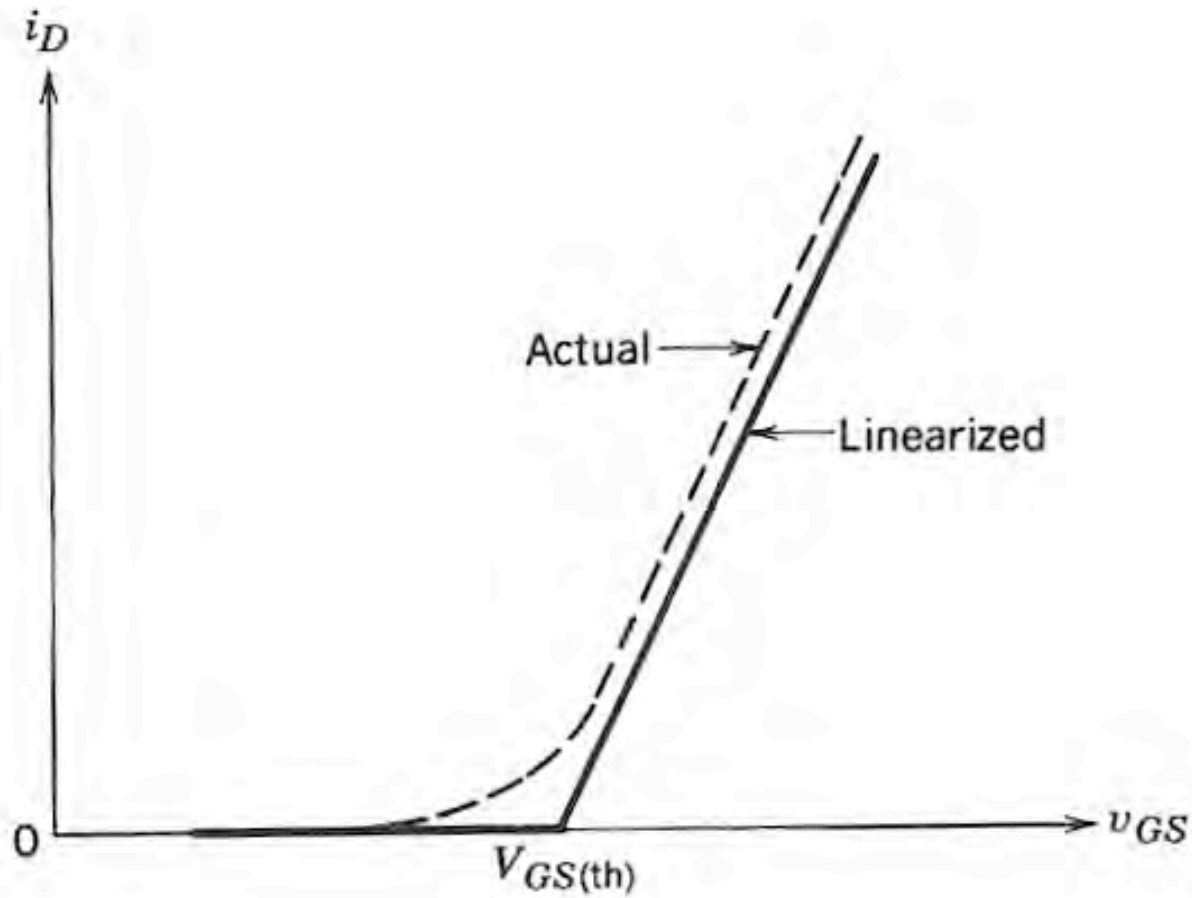
La transconductancia del MOSFET de potencia,  $g_{fs}$ , se define como:

$$g_{fs} = \frac{dI_{DS}}{dV_{gs}}$$

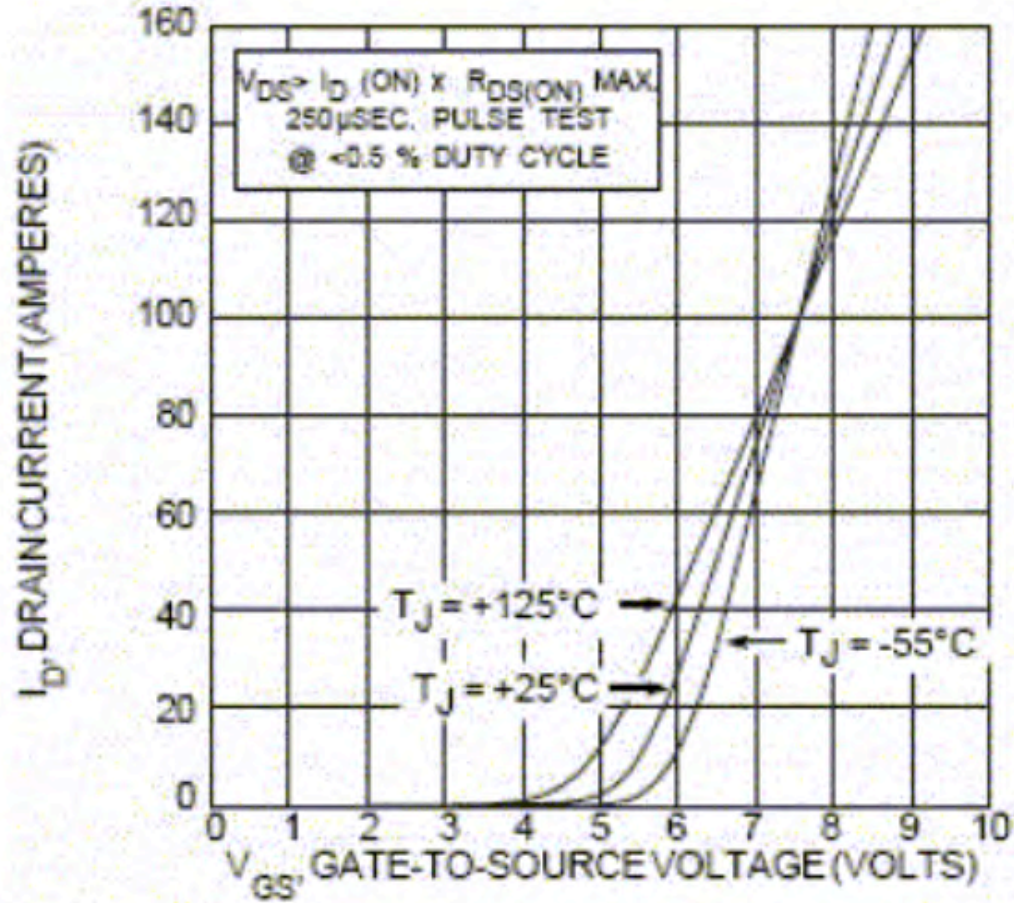
La transconductancia depende de la temperatura de juntura y del valor de  $I_{DS}$  que este circulando.

## V.- Tensión de umbral.

La tensión de umbral,  $V_{GSS(th)}$ , es el valor de la tensión gate –source para el cual la corriente drain-source empieza a ser significativa.

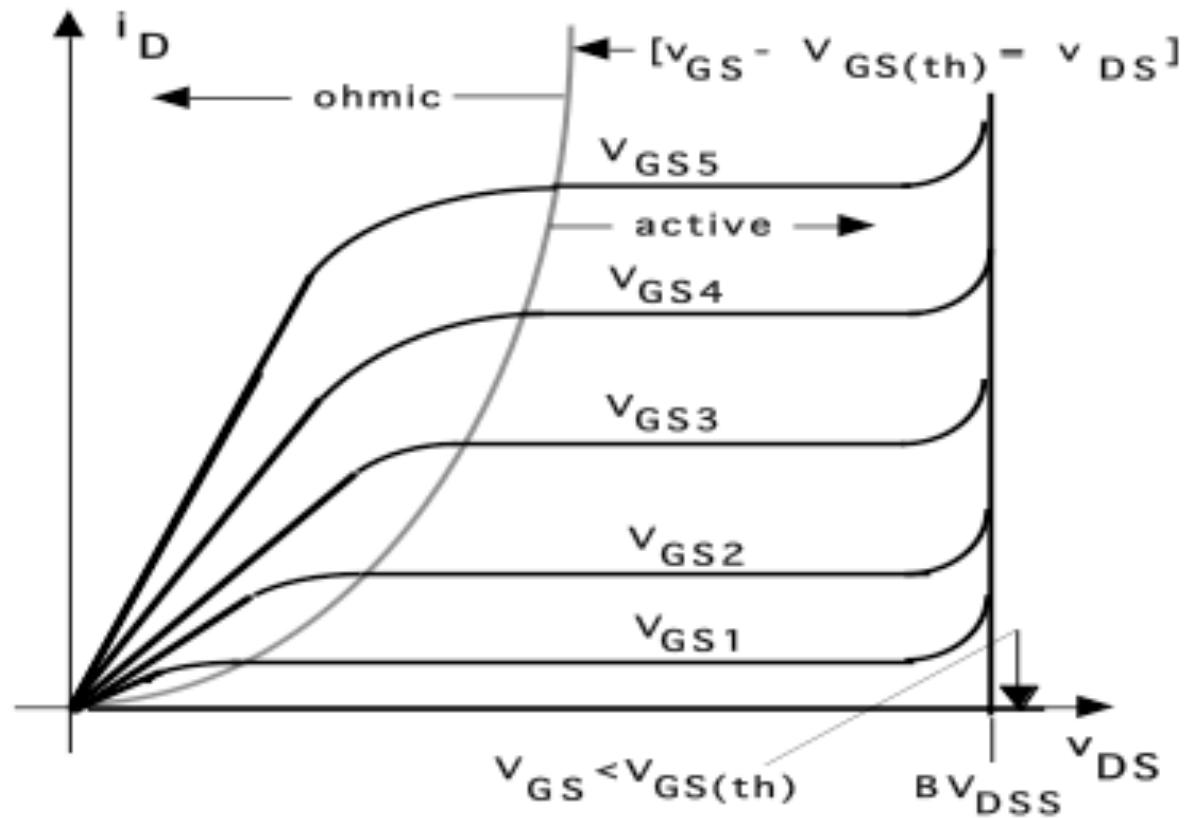


Relación típica real (a trazos) y aproximada (continua) entre  $I_D$ ,  $V_{gs}$  y  $V_{GSS(th)}$ .

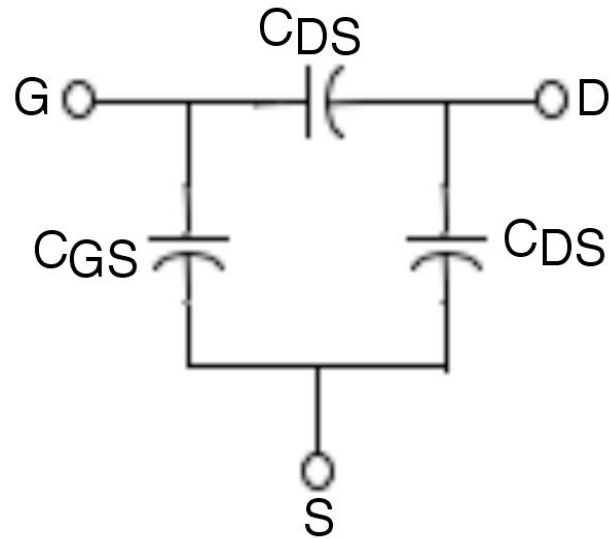


Relación real entre  $I_D$ ,  $V_{gs}$  y  $V_{GSS(th)}$ .

# Características corriente/voltaje ideales en un transistor de efecto de campo de potencia (PowerMOSFET)



## VI.- Capacitancias.



Tal como se mostró en el modelo equivalente, en el MOSFET de potencia existen tres capacitancias:

- 1.- Capacitancia Gate-Source,  $C_{GS}$ .
- 2.- Capacitancia Gate-Drain,  $C_{GD}$ .
- 3.- Capacitancia Drain-Source,  $C_{DS}$ .

En general las tres capacitancias dependen de la geometría del dispositivo y son independientes de la temperatura de juntura.

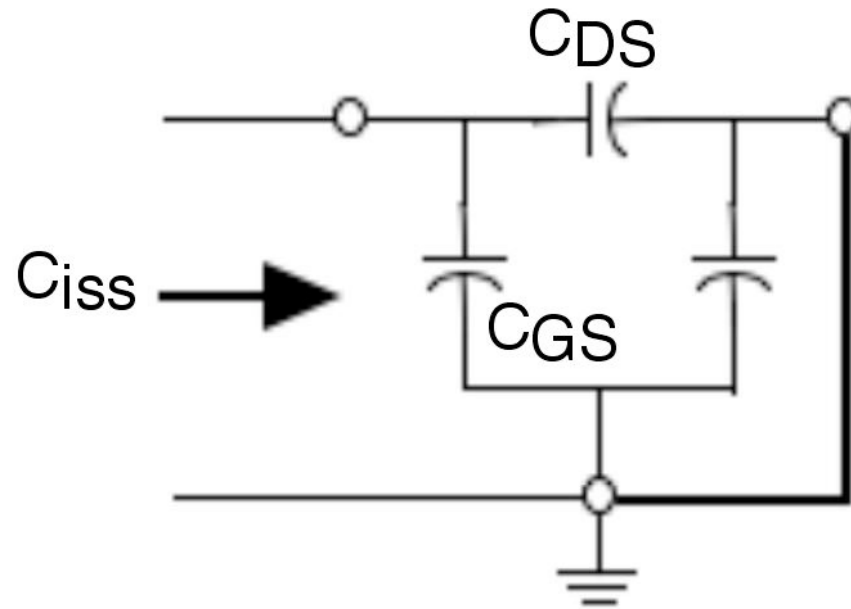
Adicionalmente, las capacitancias  $C_{GD}$  y  $C_{DS}$  son función de las tensiones  $V_{DS}$  y  $V_{GS}$ , y de la frecuencia de conmutación.

$C_{GS}$  es básicamente constante.

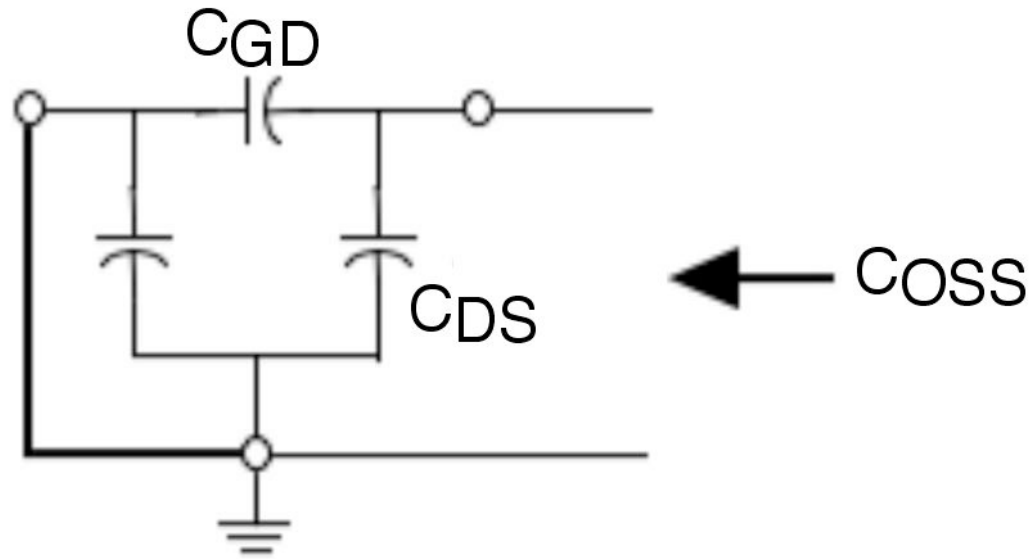
Usualmente el fabricante no especifica directamente los valores de las capacitancias del modelo, sino los de tres capacitancias que son directamente medibles desde los terminales,  $C_{iss}$ ,  $C_{oss}$  y  $C_{rss}$ .



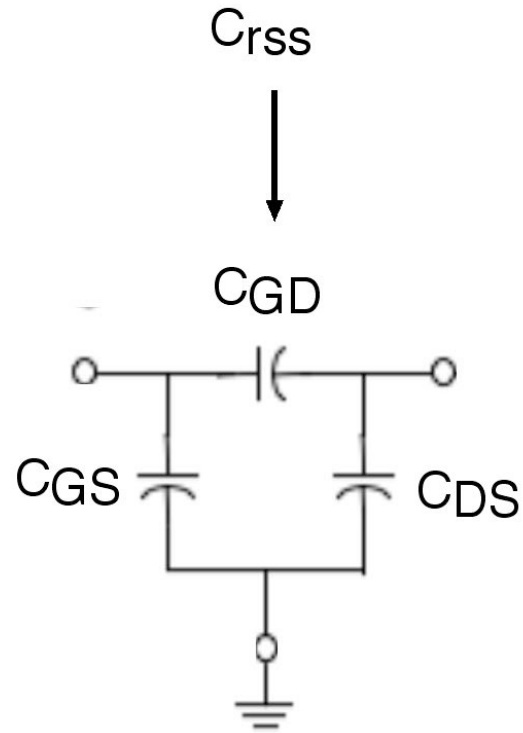
Las relaciones entre las capacitancias especificadas y las del modelo son las siguientes:



$$C_{iss} = C_{GS} + C_{GD}$$



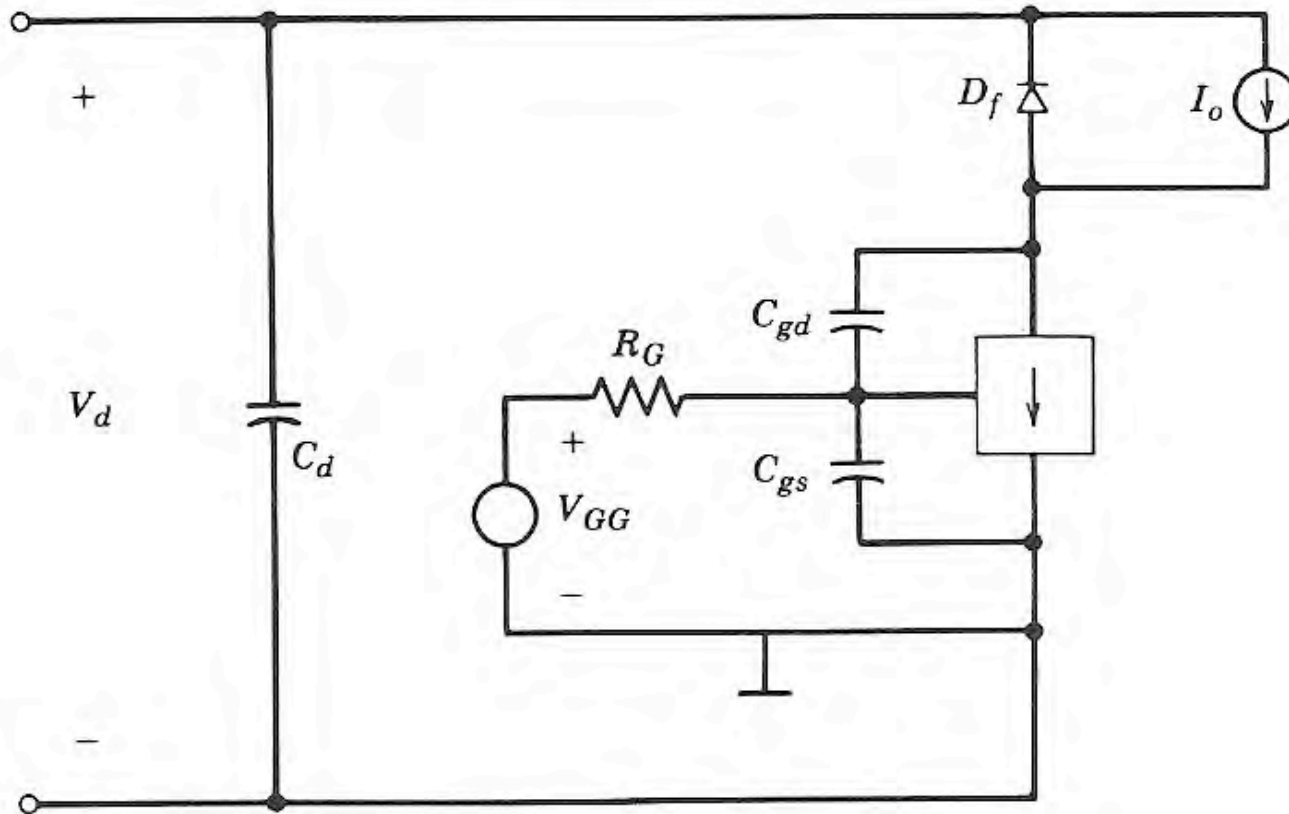
$$C_{oss} = C_{DS} + C_{GD}$$



$$C_{rss} = C_{GD} + \frac{C_{DS}C_{GS}}{C_{DS} + C_{GS}}$$

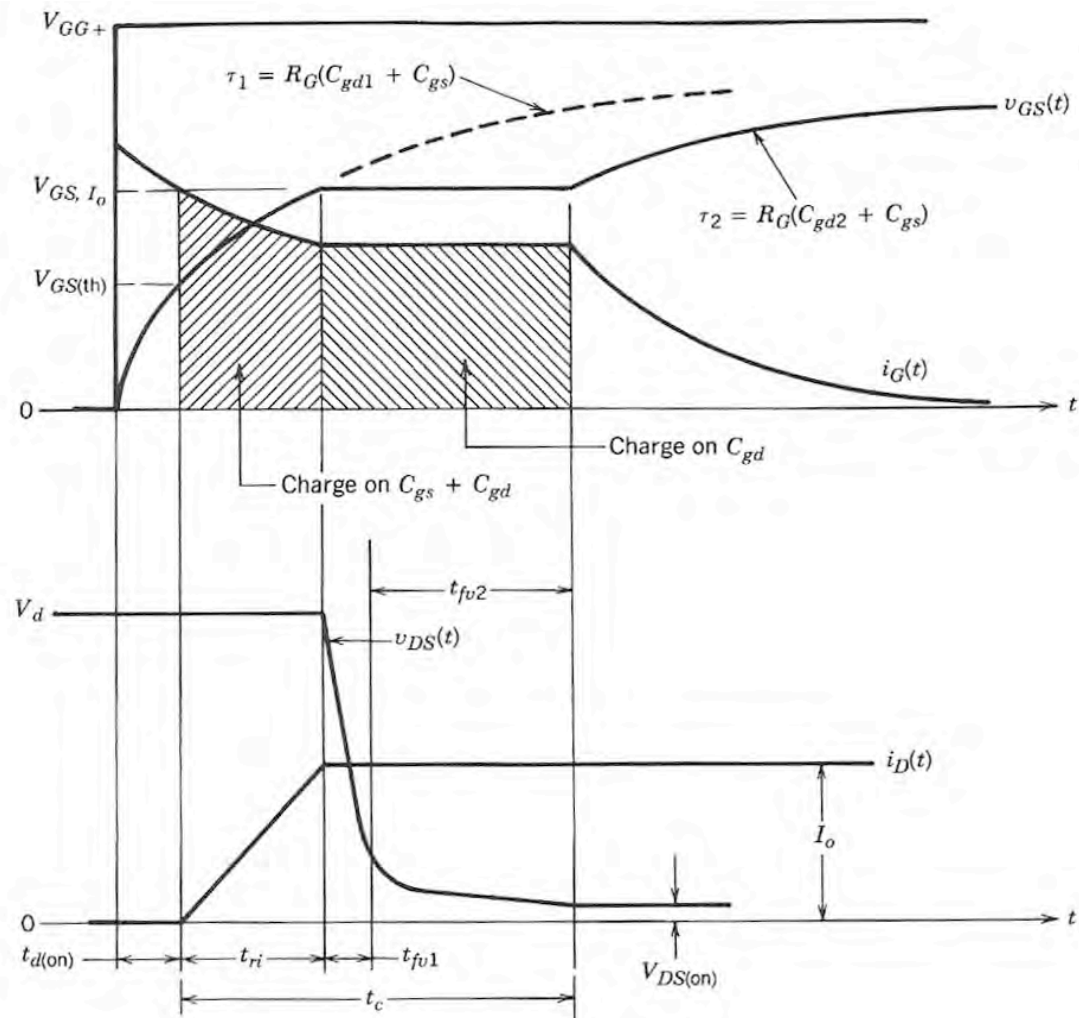
## VII.- Tiempos de conmutación.

El proceso de conmutación del MOSFET de potencia esta caracterizado por los siguientes tiempos, definidos para una señal de control aplicada entre los terminales Gate-Source de muy alta velocidad de subida y bajada, con una tensión de alimentación constante y una carga inductiva con diodo de libre conducción.



Circuito de prueba usado para medir las características de conmutación con carga inductiva.

A.- Encendido.



Formas de onda en el encendido.

1.- Tiempo de retardo de encendido,  $t_{d(on)}$ . Se carga la capacitancia de juntura  $C_{gs}$  y el voltaje sube hacia el valor de umbral de conducción ( $V_{GSth}$ ).

2.- Tiempo de alza,  $t_r$ . Es el tiempo que transcurre desde que el voltaje  $V_{GS}$  llega al nivel de umbral y la corriente  $I_D$  alcanza el valor final.



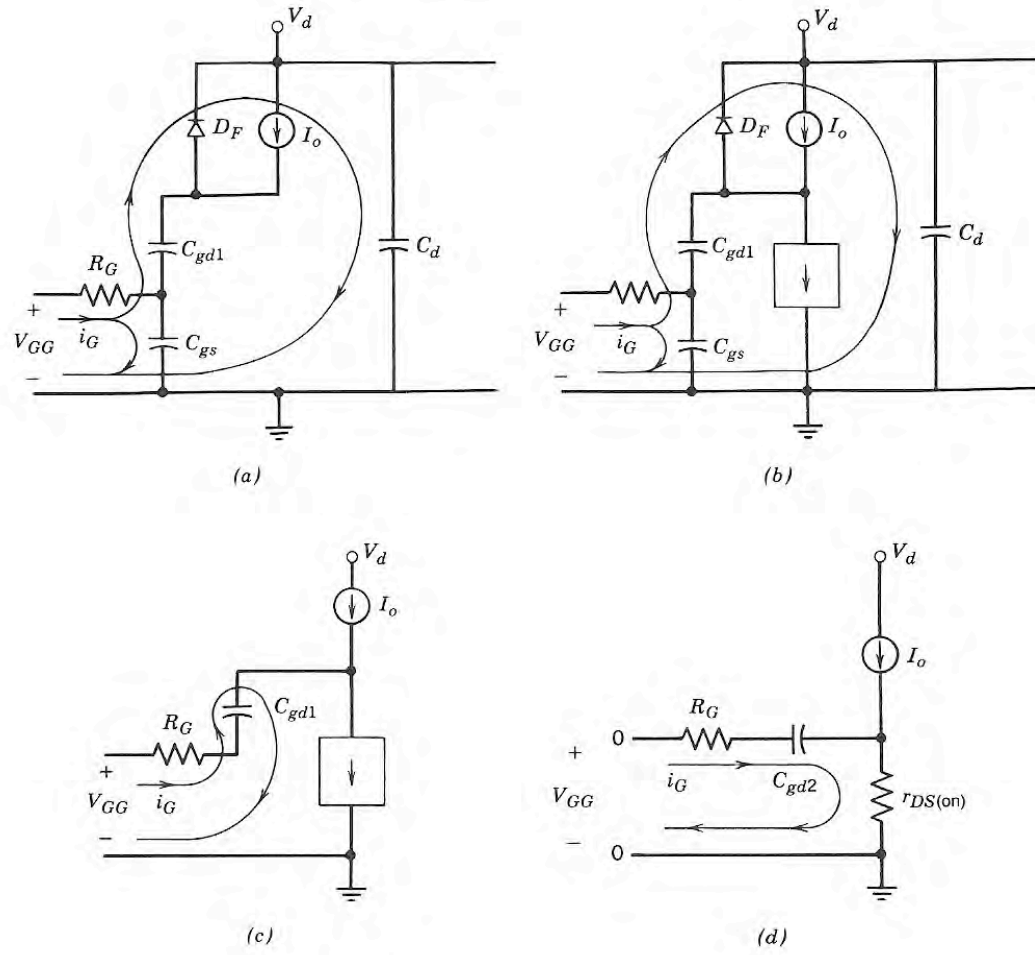
El tiempo de alza se divide en los siguientes sub-intervalos:

$t_{ri}$ : la corriente de drain crece rápidamente hasta el valor de la corriente de carga externa, el voltaje drain-source no cambia ya que el diodo de libre conducción esta conduciendo.

$t_{vf1}$ : La corriente de drain alcanza el valor de la corriente de carga, el diodo de libre conducción deja de conducir y el voltaje de drain cae rápidamente.

$t_{vf2}$ : La pendiente de caída del voltaje de drain cambia y la tensión sigue reduciéndose pero con una pendiente menor.

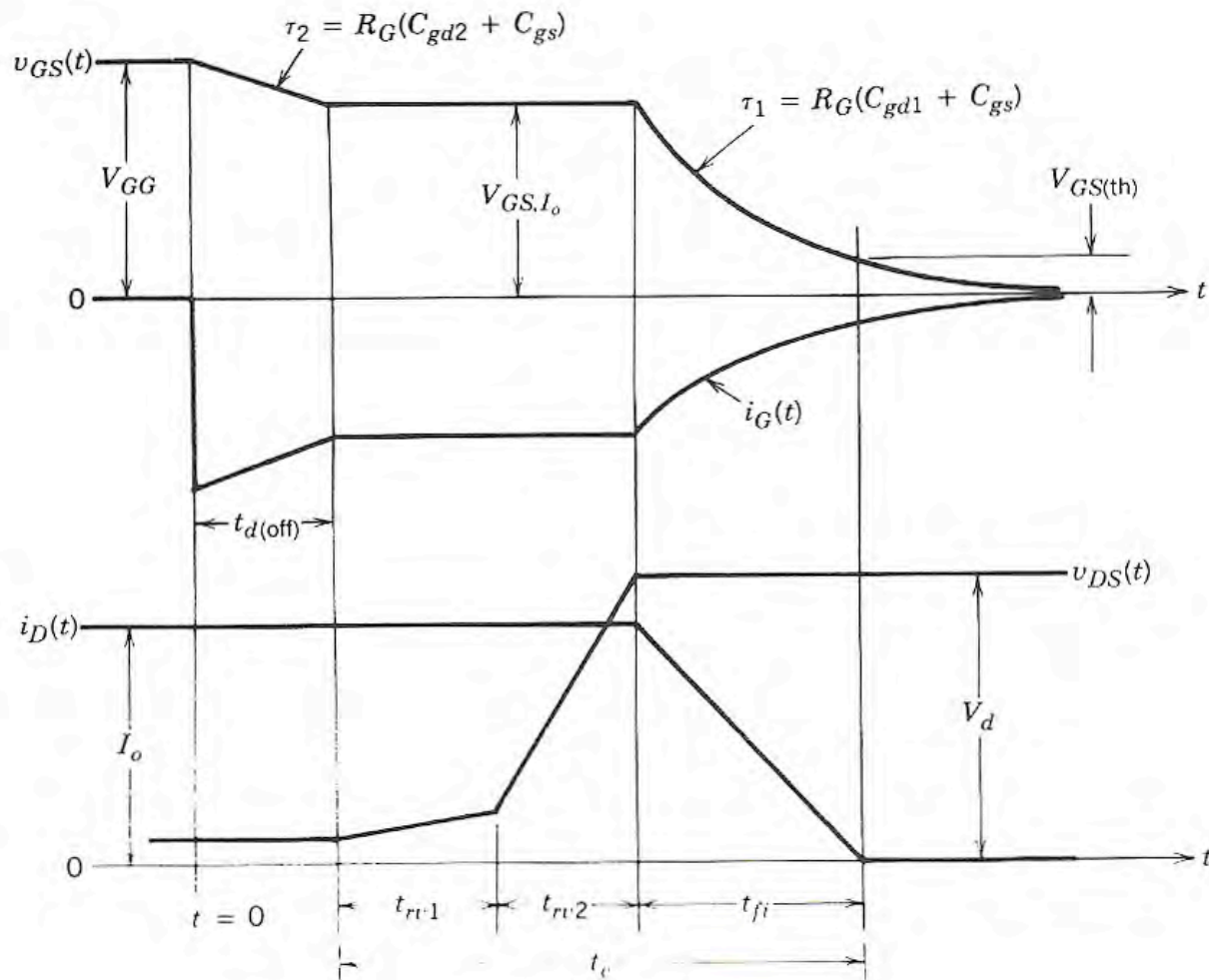
Final del proceso: la tensión drain-source se estabiliza en su valor final, y el voltaje gate-source sube hasta el valor final fijado por la tensión externa y el arreglo de las capacitancias del MOSFET de potencia.



Circuitos equivalentes aplicables durante las distintas etapas del encendido.

a) intervalo  $t_{d(on)}$ , b) intervalo  $t_{ri}$ , c) intervalo  $t_{fv1}$ , d) intervalo  $t_{fv2}$ .

B.- Apagado.



Formas de onda en el apagado, diodo de libre conducción ideal.

- 1.- Tiempo de retardo de apagado,  $t_{d(off)}$ . Se empieza a extraer la carga del condensador equivalente de entrada y la tensión  $v_{GS}$  comienza a reducirse, no ocurren cambios en la corriente ni en la tensión DS.
- 2.- Tiempo de caída,  $t_f$ . Es el tiempo que transcurre desde que el voltaje DS empieza a subir hasta que la  $I_D$  alcanza el valor final de cero.

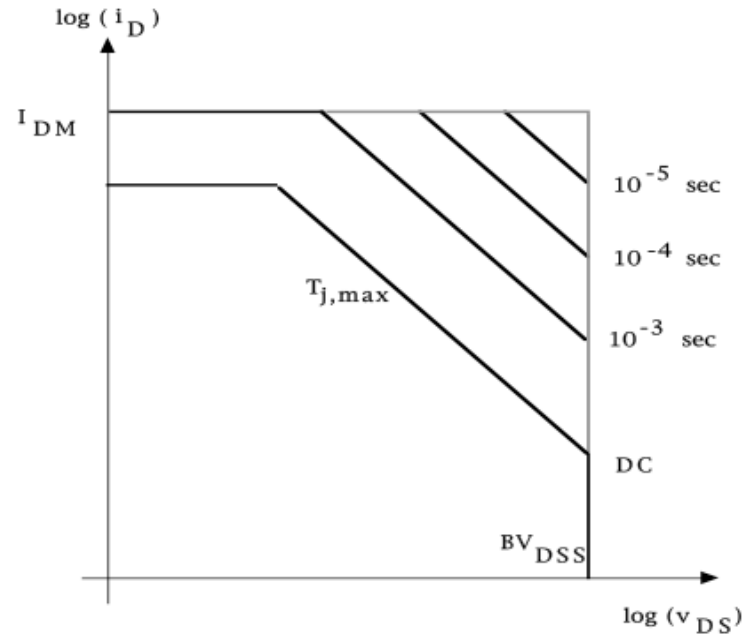
El tiempo de caída se divide en los siguientes sub-intervalos:

$t_{rv1}$ : La tensión gate-source se estabiliza, la corriente de drain permanece constante y la tensión drain-source empieza a subir lentamente hacia su valor final.

$t_{rv2}$ : Cambia la pendiente de variación de la tensión drain-source que sube rápidamente hacia su valor final.

$t_{fi}$ : La tensión drain-source alcanza su valor final, la tensión gate-source vuelve a descender hacia cero; la corriente de drain cae y alcanza el valor cero cuando la tensión gate-source cruza descendiendo el valor del umbral de conducción ( $v_{Gsth}$ ).

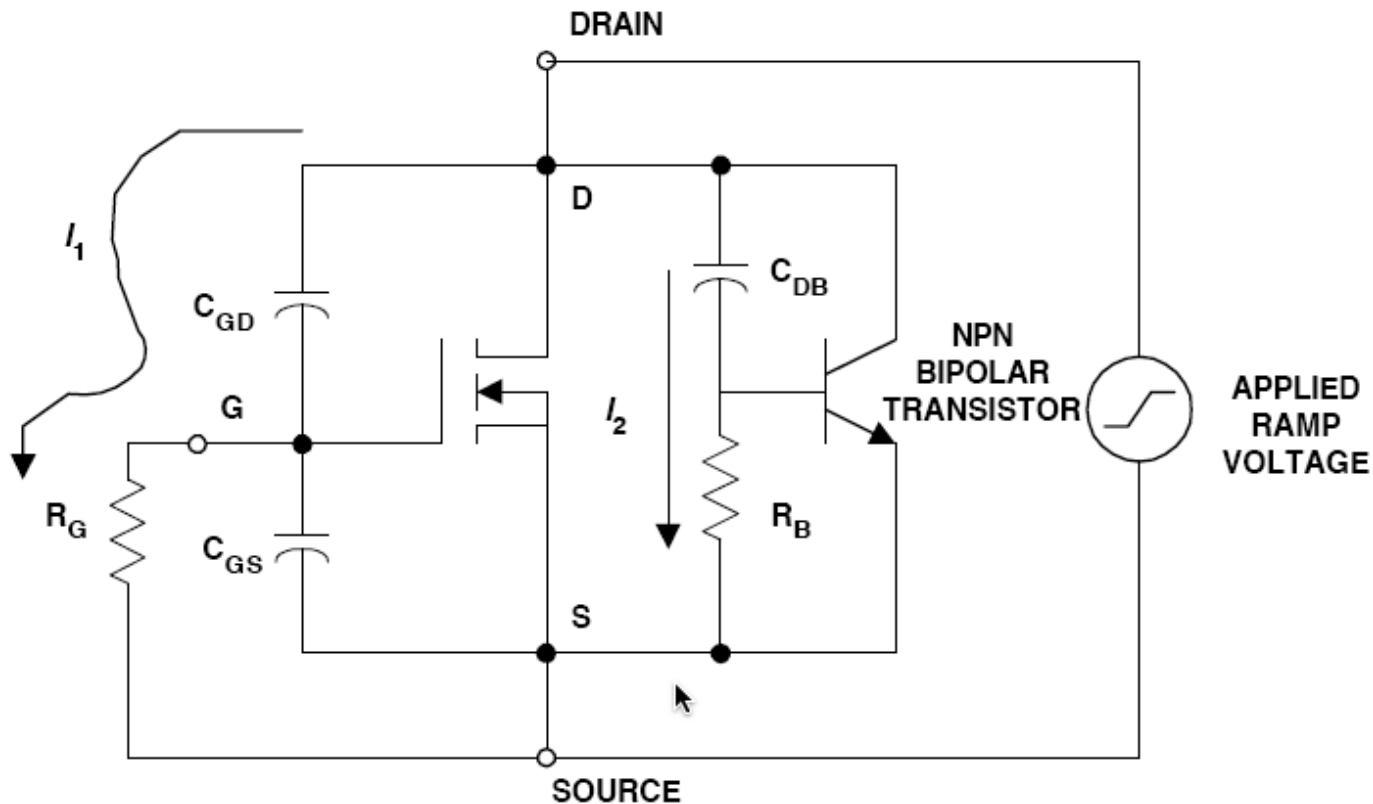
## VIII.- Área de operación segura (SOA).



En los MOSFET de potencia el área de operación segura está limitada por la máxima corriente Drain-Source, el voltaje de ruptura Drain-Source y la hipérbola de máxima disipación, y no existe el fenómeno de ruptura secundaria.



## Fallas de conmutación.



Circuito equivalente a considerar para determinar la posibilidad de aparición de una falla en encendido por variación rápida de la tensión entre los terminales principales del PowerMOSFET, mostrando los dos caminos de encendido ( $I_1$ ,  $I_2$ ).

I.- Encendido indeseado del PowerMOSFET  
Tensión  $v_{gs}(t)$  producida por la aplicación de una  
variación de tensión en los terminales principales:

$$v_{gs}(t) = i_1(t)R_G = R_G C_{GD} \frac{dv_{DS}(t)}{dt}$$

Valor del  $dv/dt$  crítico capaz de producir el encendido  
indeseado del PowerMOSFET,  $\left. \frac{dv_{DS}(t)}{dt} \right|_{MAX1} :$

$$\left. \frac{dv_{DS}(t)}{dt} \right|_{MAX1} = \frac{V_{gsth}}{R_G C_{GD}}$$

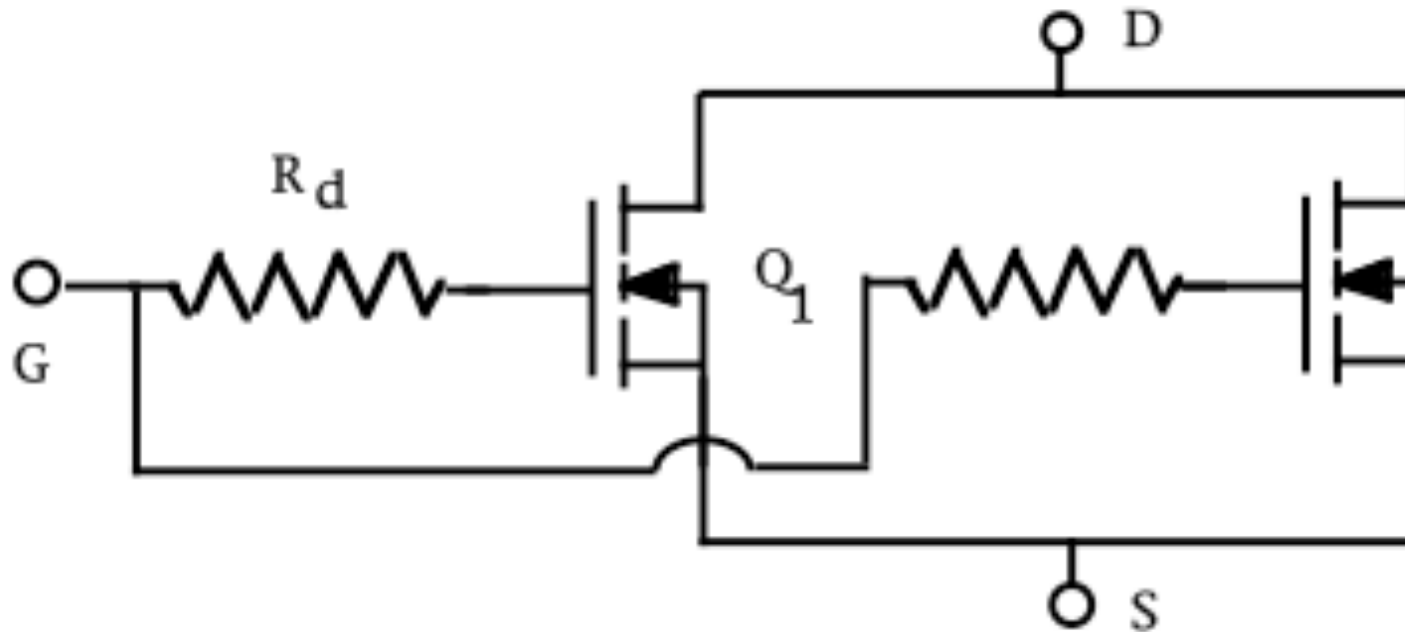
II.- Encendido indeseado del BJT secundario  
 Tensión  $v_{be}(t)$  producida por la aplicación de una  
 variación de tensión en los terminales principales:

$$v_{be}(t) = i_2(t)R_B = R_B C_{DB} \frac{dv_{DS}(t)}{dt}$$

Valor del  $dv/dt$  crítico capaz de producir el encendido

indeseado del PowerMOSFET,  $\left. \frac{dv_{DS}(t)}{dt} \right|_{MAX2} :$

$$\left. \frac{dv_{DS}(t)}{dt} \right|_{MAX2} = \frac{V_{beth}}{R_B C_{DB}}$$



Conexión de PowerMOSFETs en paralelo.

Al no existir el peligro de la corrida térmica, PowerMOSFETs del mismo tipo pueden conectarse directamente en paralelo. Las impedancias del circuito de control deben ajustarse para asegurar conmutaciones simultáneas.

## Comparación PowerMOSFET vs. BJTs de potencia.

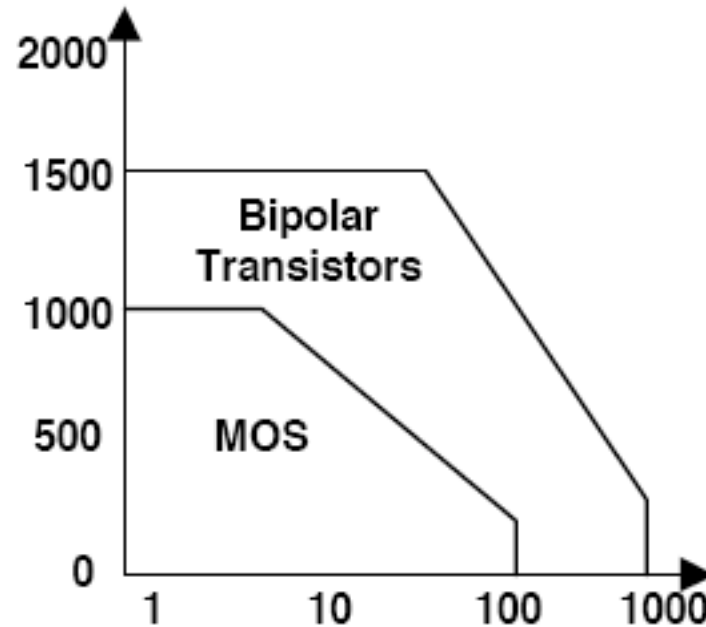
### Ventajas:

- 1.- La conmutación del PowerMOSFET es órdenes de magnitud mas rápida.
- 2.- Los PowerMOSFETs pueden ser conectados directamente en paralelo.
- 3.- Control de conmutación por voltaje de compuerta, bajo consumo de corriente de control.
- 4.- Diodo de conducción inversa intrínseco.

## Desventajas:

- 1.- Para un mismo nivel de corriente las pérdidas en conducción son mas elevadas en el PowerMOSFET.
- 2.- Pérdidas en conducción aumentan cuando se trata de aumentar la tensión de bloqueo.

# Comparación entre las capacidades voltaje/corriente de BJT's de potencia y PowerMOSFETS.

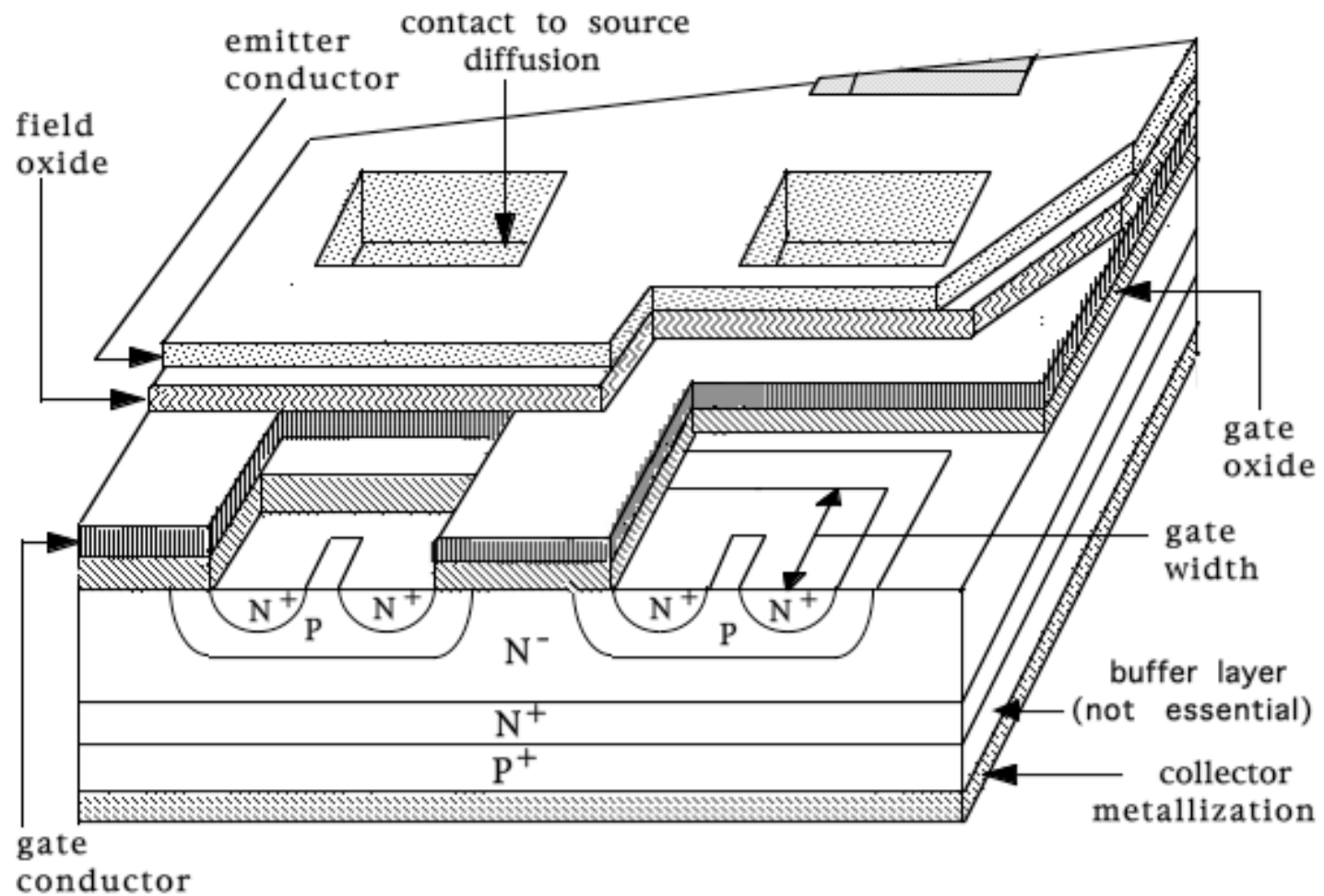


Escala vertical: voltaje de bloqueo máximo  
Escala horizontal: corriente máxima.

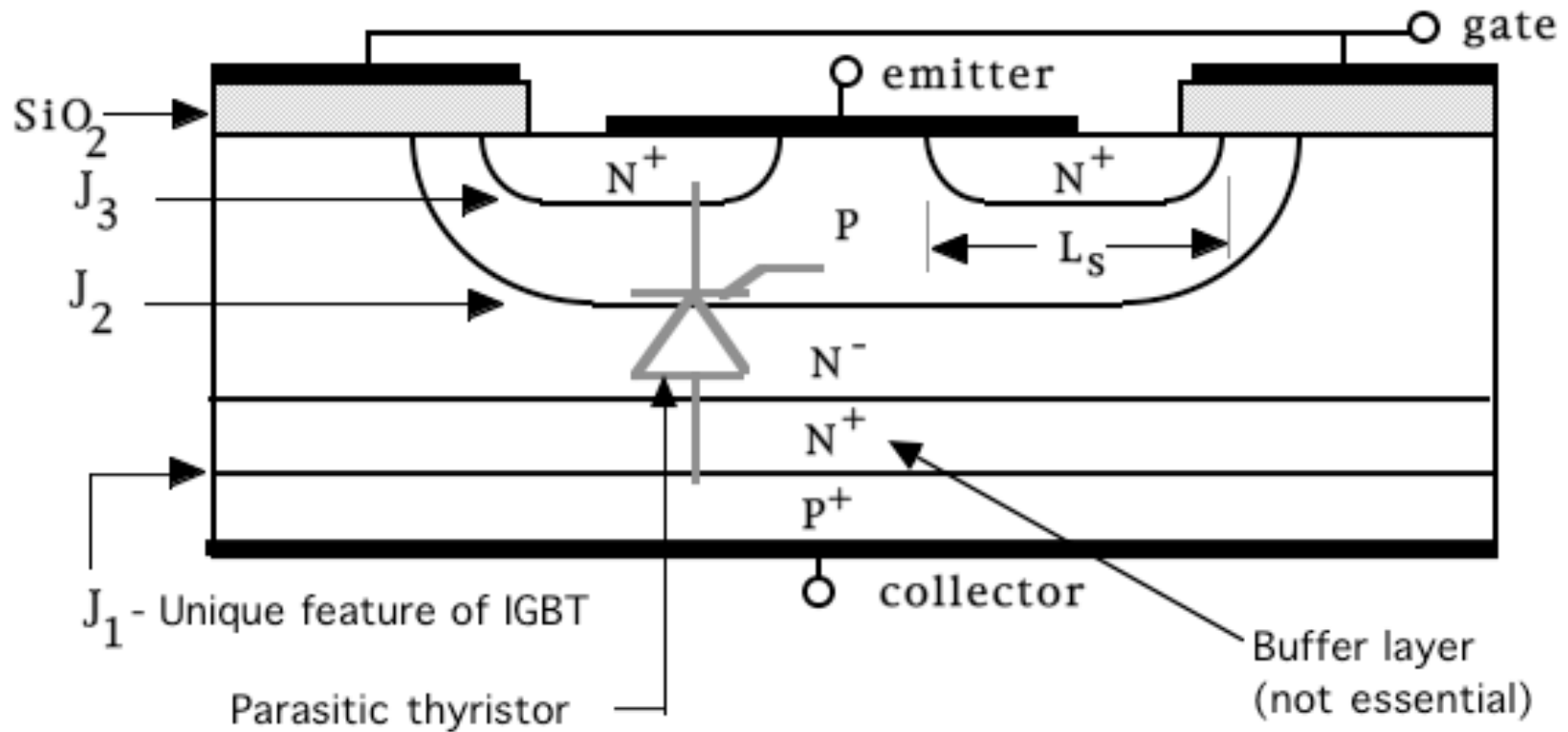
## TRANSISTOR BIPOLAR DE COMPUERTA AISLADA (IGBT)

El IGBT es un dispositivo desarrollado para combinar las ventajas de los transistores bipolares en el manejo de potencia (menores pérdidas en conducción, mayor tensión de bloqueo) con las de los PowerMOSFETs en las características de control (compuerta aislada, manejo por tensión, consumo de corriente de control mucho mas bajo).





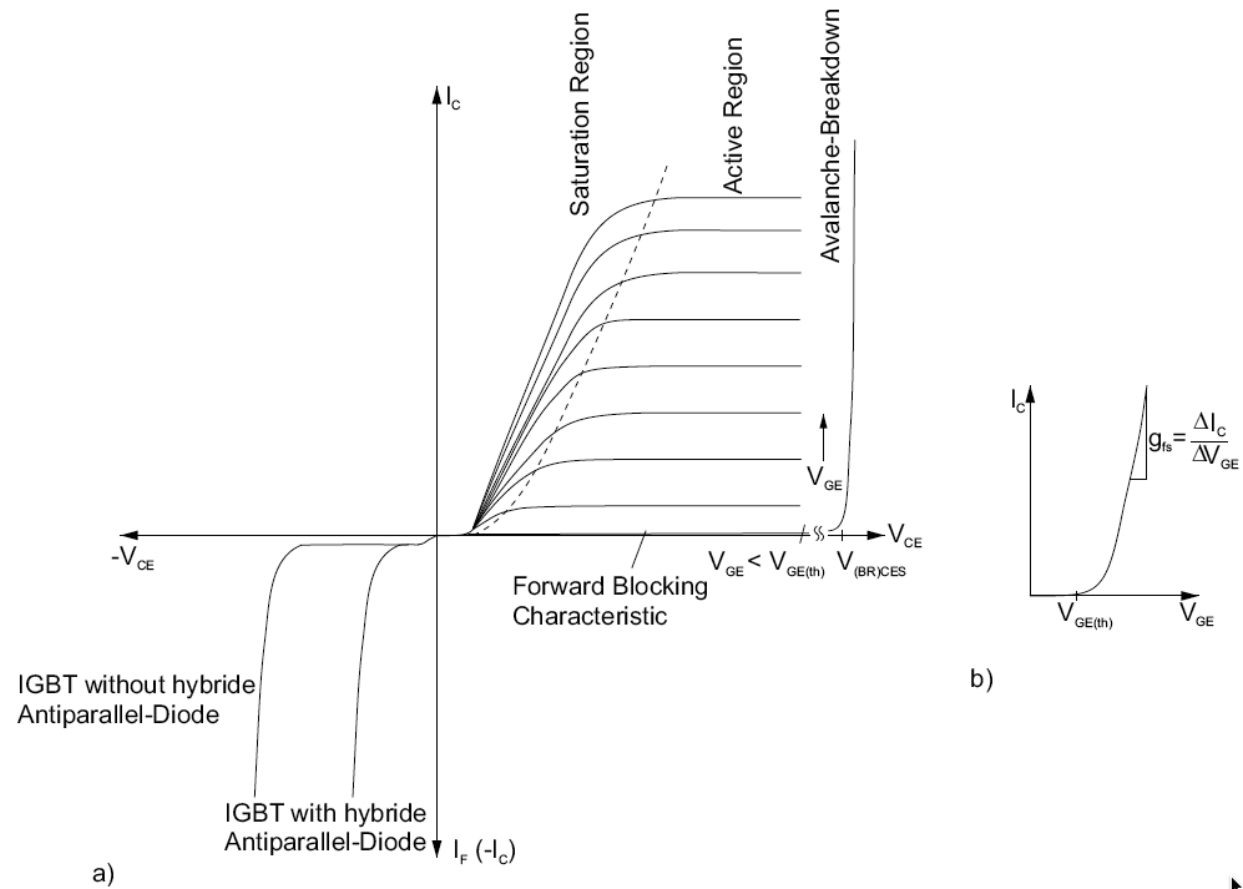
Vista en perspectiva de la estructura del IGBT



## Corte transversal del IGBT

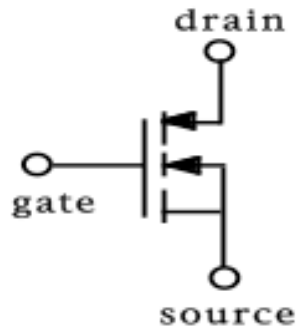
La capa N<sup>+</sup> sobre la región de colector esta presente en los IGBT tipo "punch-through" (PT) y no existe en los IGBT tipo "non-punch-through" (NPT)

El IGBT básico tiene capacidad de bloqueo inversa, pero como es un dispositivo empleado principalmente en convertidores DC-DC y DC-AC donde la capacidad de bloqueo inverso es irrelevante, ya que las configuraciones incluyen siempre diodos en antiparalelo con los conmutadores principales, la mayoría de los IGBTs ofrecidos en el mercado incluyen un diodo conectado en antiparalelo en el encapsulado del IGBT.

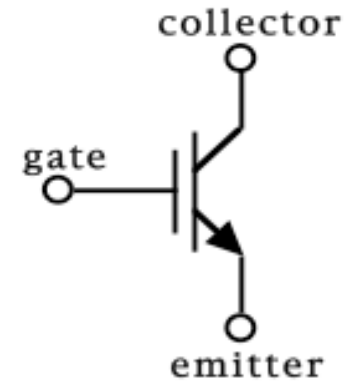


## Características del IGBT.

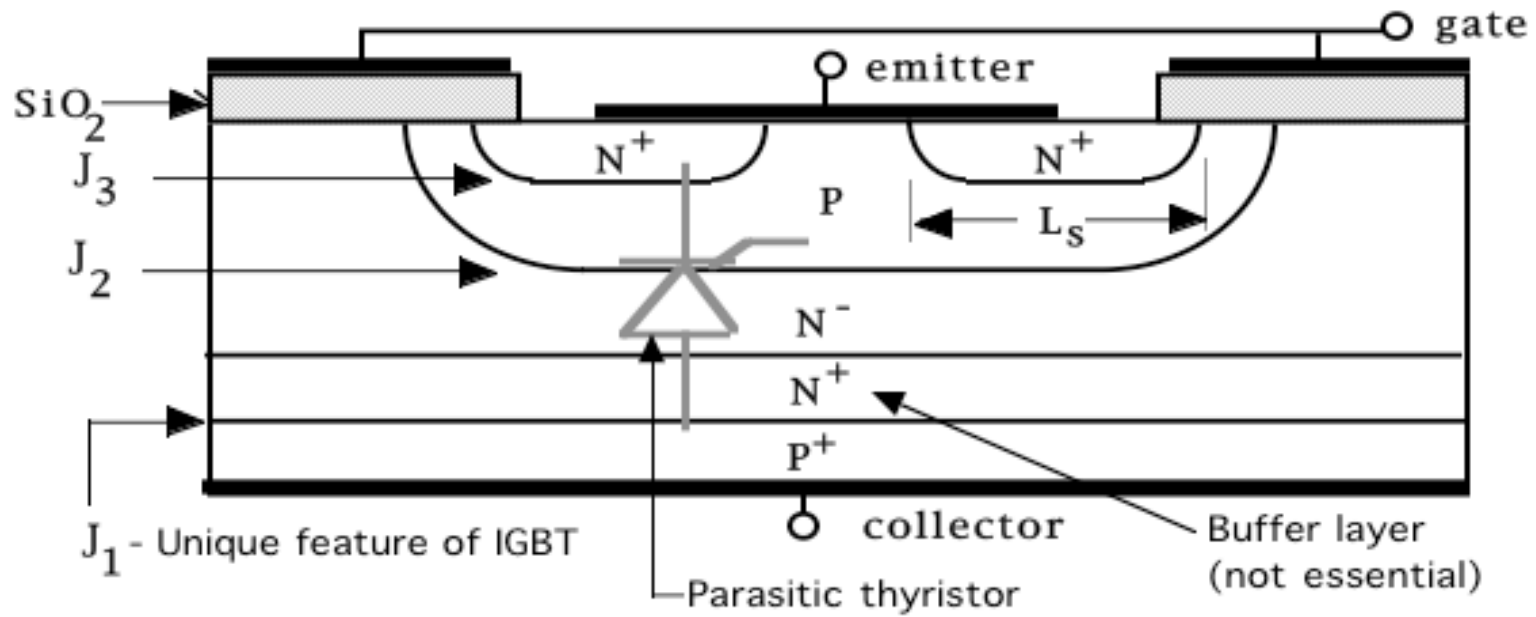
Curvas  $i_c$  vs  $v_{ce}$  (a), curva de transferencia  $i_c$  vs  $v_{ge}$  (b)



- N-channel IGBT circuit symbols



Símbolos circuitales del IGBT de canal N.  
(El símbolo de la izquierda ha caído en desuso, aunque es una representación más fiel de la operación).



IGBT en bloqueo directo ( $v_c > v_e$ ,  $v_{ge} < v_{ge(th)}$ )

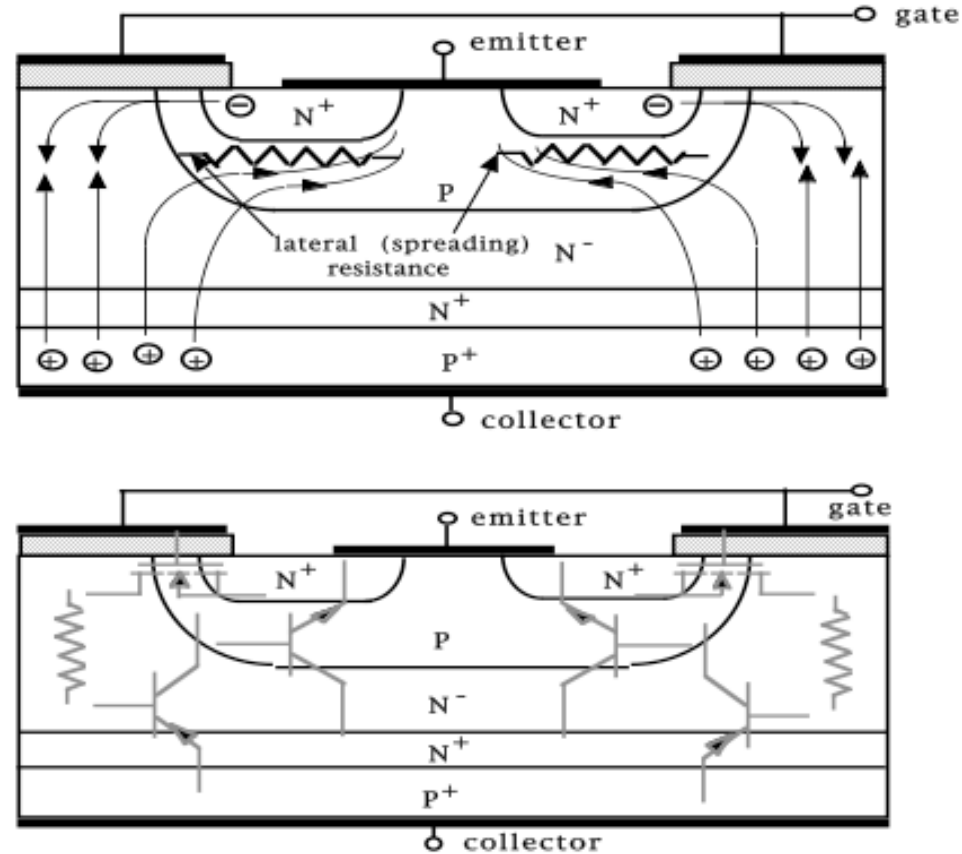
La condición de bloqueo requiere la tensión compuerta-emisor sea menor que el valor de umbral de conducción  
( $v_{ge} < v_{ge(th)}$ ).

$J_2$  es la juntura que bloquea.

Efecto de la zona N<sup>+</sup> (“buffer layer”):

- 1.- Aumenta la velocidad de apagado del IGBT.
- 2.- Elimina la capacidad de bloqueo inverso del IGBT (IGBT asimétrico). Un IGBT sin esa zona es capaz de bloquear tensiones inversas (IGBT simétrico).

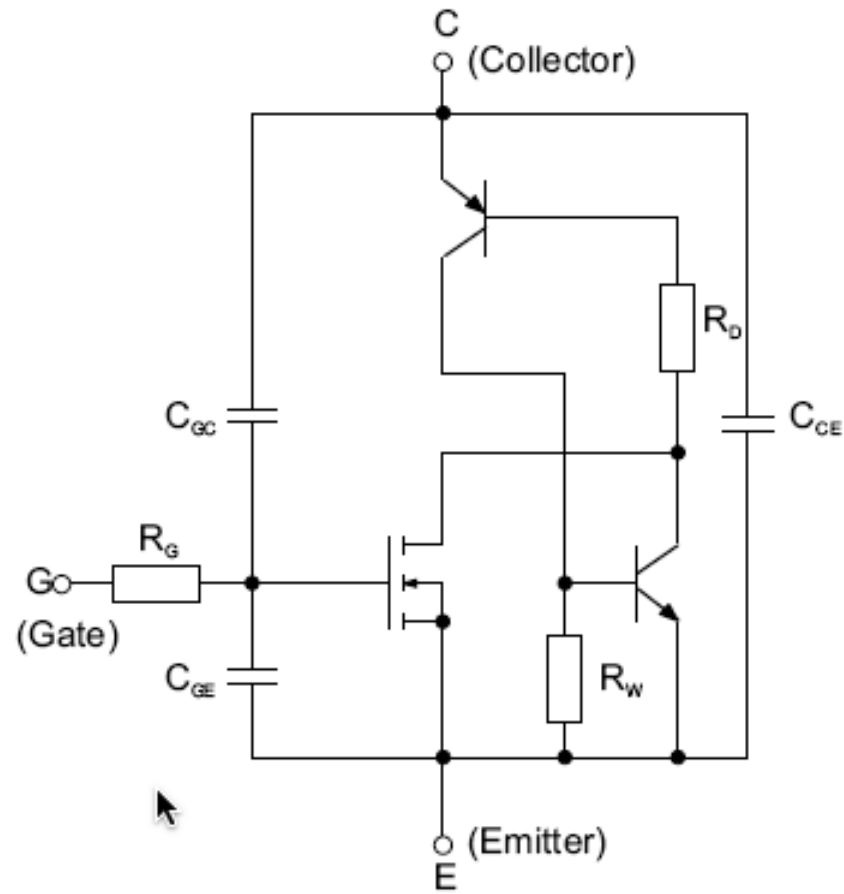




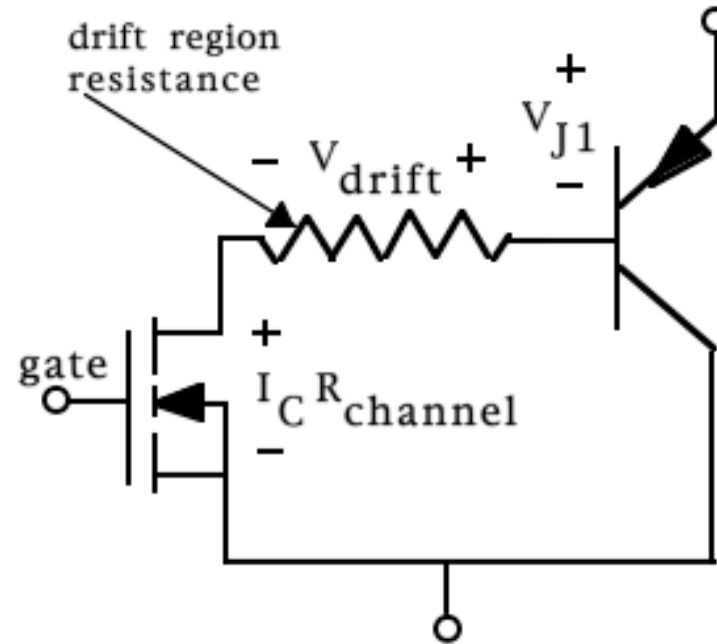
## IGBT en conducción

Movimiento de los portadores y resistencias parásitas (arriba)

Elementos circuitales equivalentes (abajo)

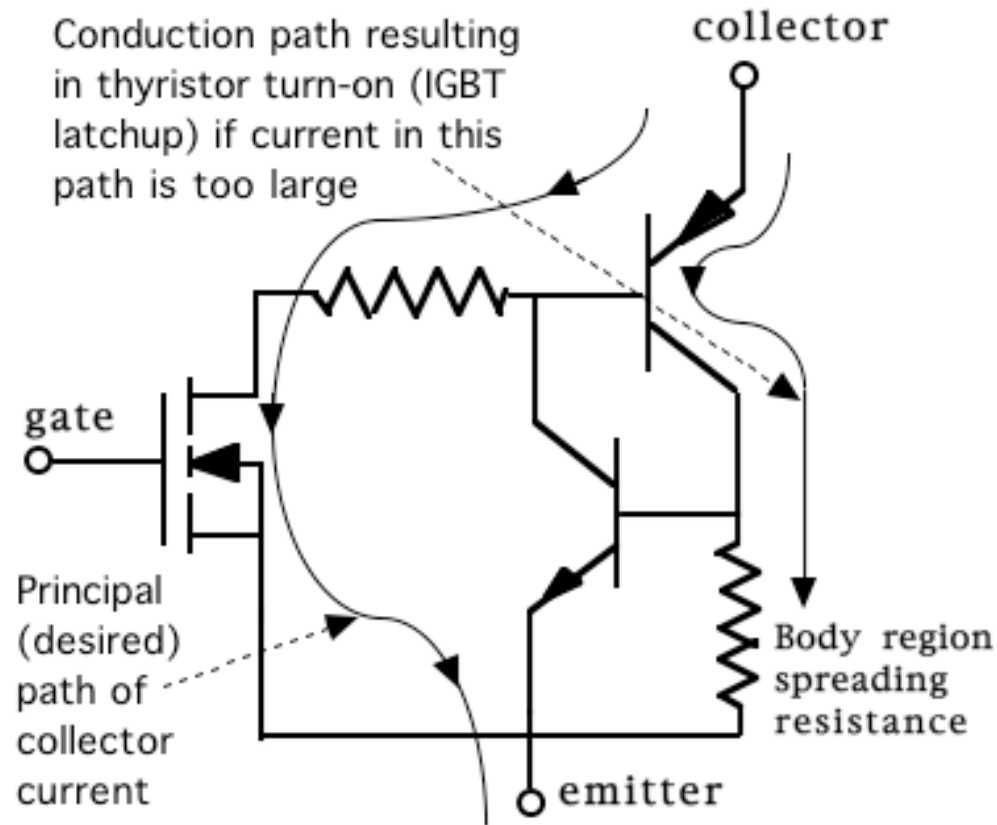


Circuito equivalente del IGBT mostrando todos los elementos significativos



Circuito equivalente simplificado del IGBT en operación normal

$$V_{CE(on)} = V_{J1} + V_{drift} + I_C R_{canal}$$



Circuito equivalente del IGBT mostrado el SCR parásito que puede causar una falla de “enganche en conducción” que usualmente es destructiva.

## Especificaciones básicas.

### I.- Tensión de ruptura directa.

Determina la tensión colector emisor máxima,  $V_{CES}$ , que puede ser aceptado por un IGBT sin entrar en conducción por ruptura directa.

Si el IGBT está encapsulado con un diodo, el arreglo carece de capacidad de bloqueo inversa.

## II.- Corriente máxima.

El fabricante especifica dos valores:

a.-  $I_C$ . Es la corriente máxima continua que puede ser manejada, a la temperatura de juntura especificada por el fabricante.

b.-  $I_{CRM}$ . Es la máxima corriente pulsante que puede ser manejada, a la temperatura de juntura especificada por el fabricante y durante el tiempo especificado por el fabricante. El valor  $I_{CRM}$  es significativamente más grande que el valor  $I_C$ , y puede ser usado como margen de protección para que actúen los circuitos de protección de apagado por sobre corriente.

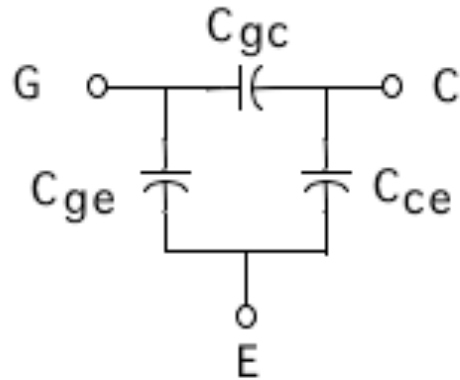
### III.- Especificaciones de compuerta.

#### a.- Tensión compuerta-emisor máxima, $V_{GES}$ .

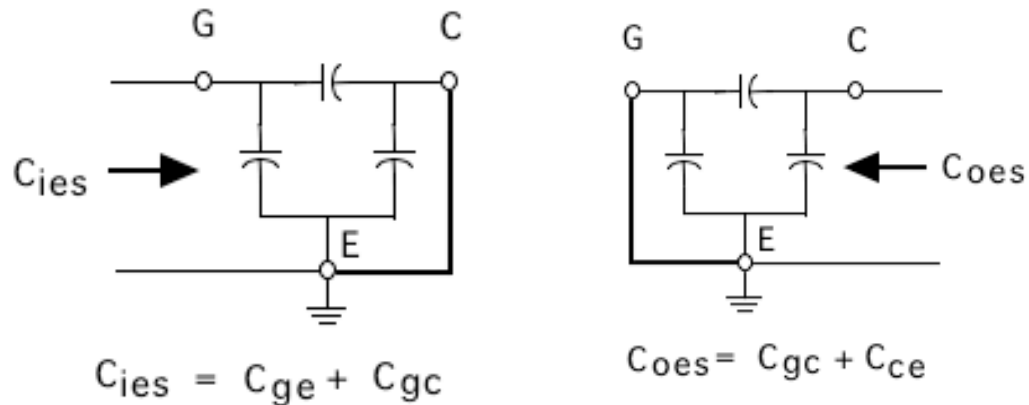
Es la máxima tensión aplicable entre los terminales de compuerta y emisor. El valor especificado es simétrico, y suele estar entre +/-10 y +/- 20 voltios.

b.- Voltaje de umbral de conducción,  $V_{GE(th)}$ . Es la tensión mínima que se debe aplicar para que el IGBT entre en conducción. El circuito externo debe asegurar que la tensión GE aplicada durante en periodo de encendido sea mayor que el voltaje de umbral,  $V_{GE(th)}$ , y menor que la tensión máxima permisible,  $V_{GES}$ .

## IV.- Capacitancias equivalentes.



Capacitancias entre los terminales del IGBT

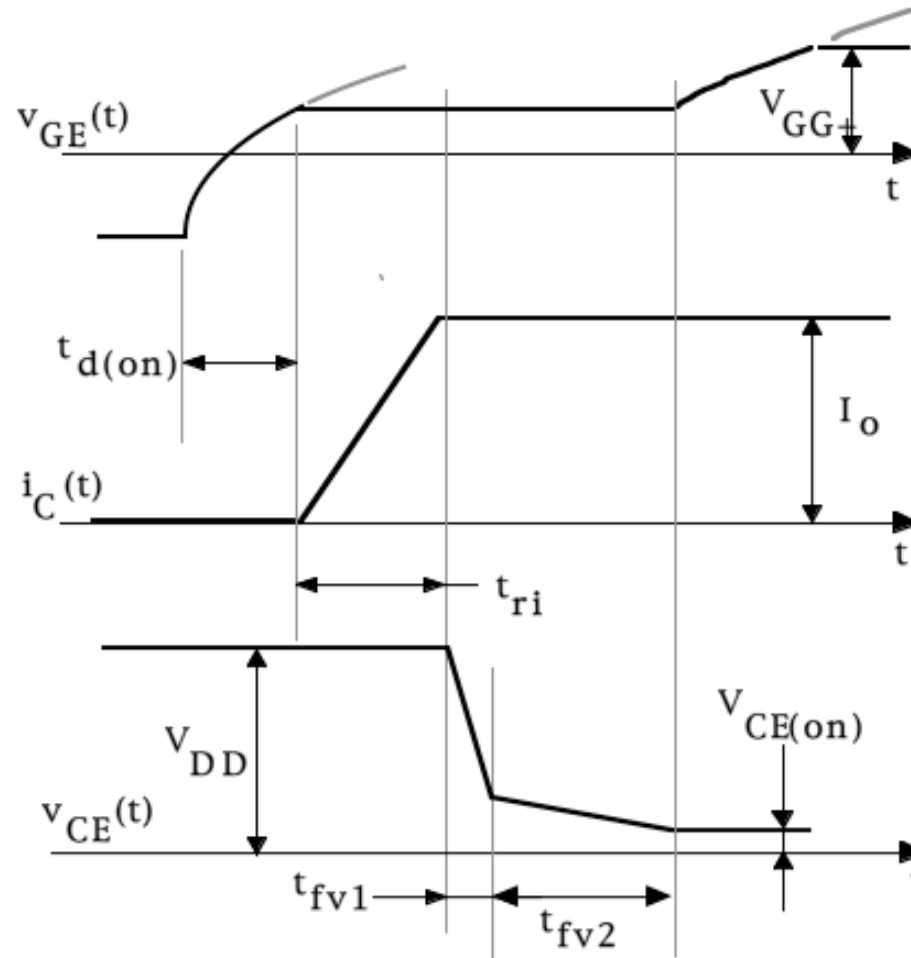


Valores especificados por el fabricante.



V.- Tiempos de conmutación.

## A.- Encendido



Formas de onda de encendido del IGBT en un circuito inductivo

$t_d$ : tiempo de retardo. Se carga la capacitancia de juntura  $g_e$  y el voltaje sube hacia el valor de umbral de conducción ( $V_{geth}$ ).

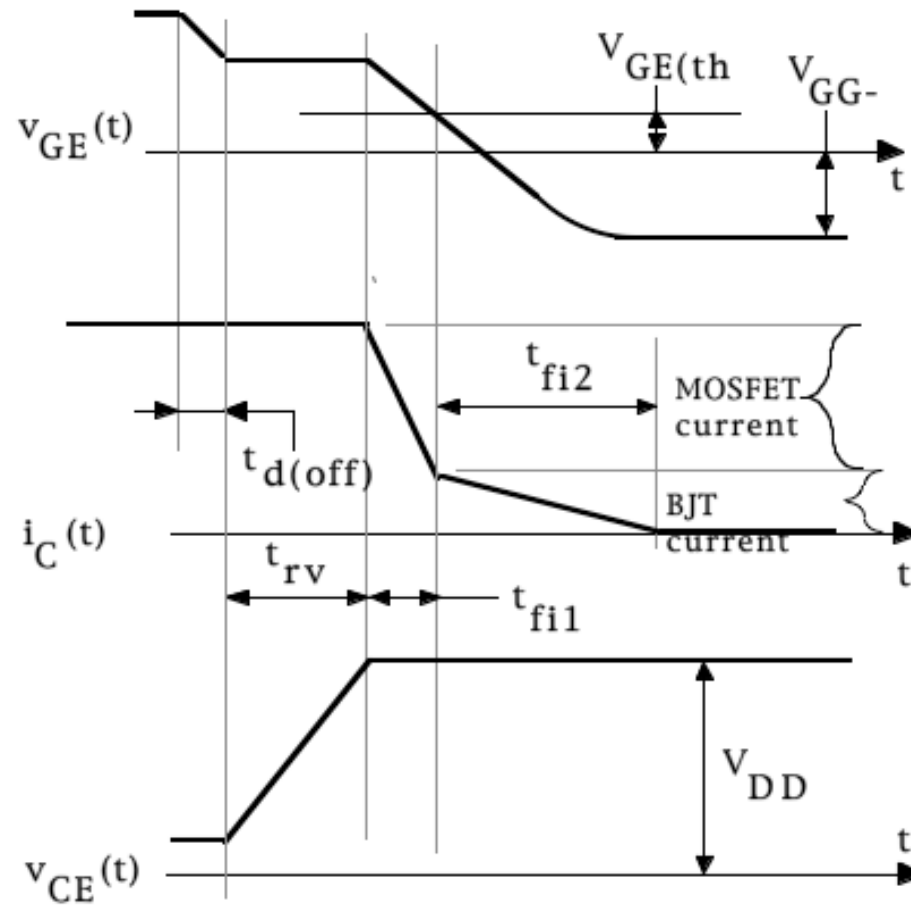
$t_{ri}$ : la corriente de colector crece rápidamente hasta el valor de la corriente de carga externa, el voltaje colector-emisor no cambia ya que el diodo de libre conducción esta conduciendo.

$t_{vf1}$ : La corriente de colector alcanza el valor de la corriente de carga, el diodo de libre conducción deja de conducir y el voltaje de colector cae rápidamente.

$t_{vf2}$ : El voltaje en la región FET ha alcanzado su valor final, pero el transistor aún no ha llegado a saturación profunda, la tensión de colector sigue reduciéndose pero con una pendiente menor.

Final del proceso: la tensión colector emisor se estabiliza en su valor final, y el voltaje compuerta-emisor sube hasta el valor final fijado por la tensión externa y el arreglo de las capacitancias del IGBT.

## B.- Apagado



Formas de onda de apagado del IGBT en un circuito inductivo.

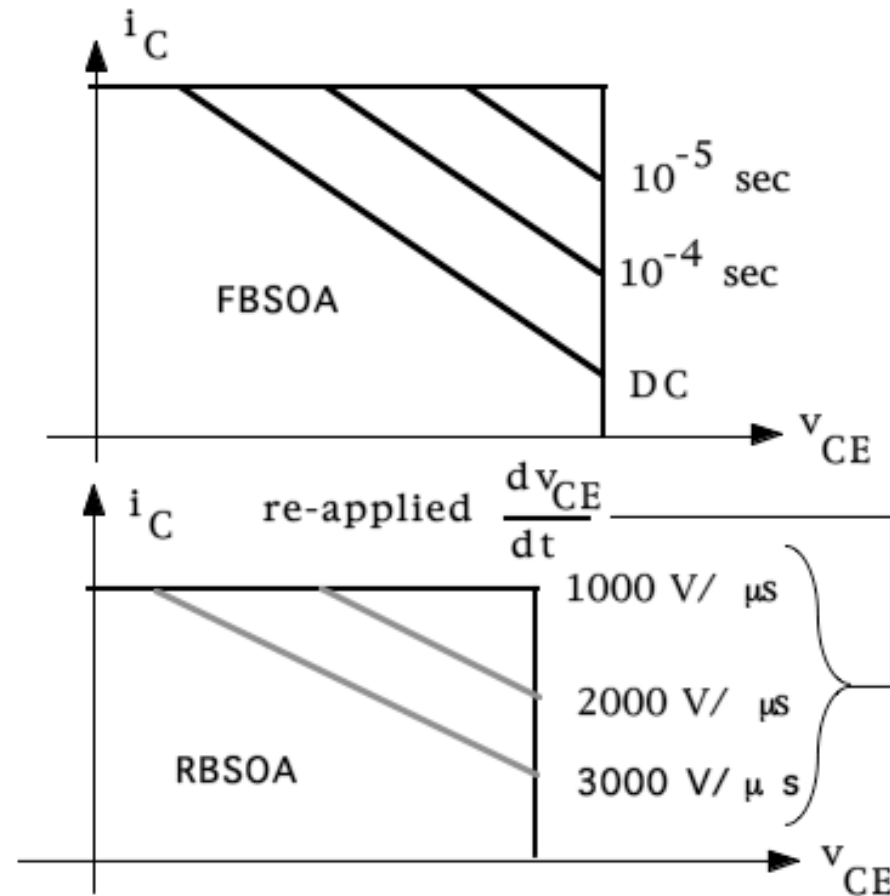
$t_d$ : tiempo de retardo. Se empieza a extraer la carga del condensador equivalente de entrada y la tensión  $v_{ge}$  comienza a reducirse, no ocurren cambios en la corriente ni en la tensión.

$t_{rv}$ : tiempo de alza del voltaje. La tensión colector-emisor sube rápidamente hasta alcanzar la tensión externa.

$t_{fi1}$ : El diodo externo de libre conducción queda polarizado en inverso y la corriente  $i_{ce}$  cae rápidamente mientras la zona FET del IGBT se apaga.

$t_{fi2}$ : La zona BJT del IGBT sigue su proceso de apagado más lento, y se la corriente  $i_{ce}$  cae lentamente, formando una “cola de corriente”.

## VI.- Área de operación segura.



IGBT áreas de operación segura directa (arriba) y reversa (abajo).

## IGBT vs. PowerMOSFETs y BJTs.

### Ventajas:

El IGBT tiene sobre el PowerMOSFET las mismas ventajas que el BJT (menores pérdidas en conducción, mayor tensión de bloqueo), y sobre el BJT las mismas que el PowerMOSFET (conmutación controlada por voltaje, mucho menor consumo de corriente de control), salvo la velocidad de conmutación, que es similar.



## Desventajas:

La velocidad de conmutación del PowerMOSFET es órdenes de magnitud superior a la del IGBT.

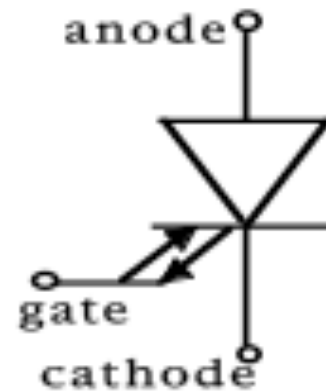
El BJT de potencia no tiene ventajas sobre el IGBT.

## Conclusión.

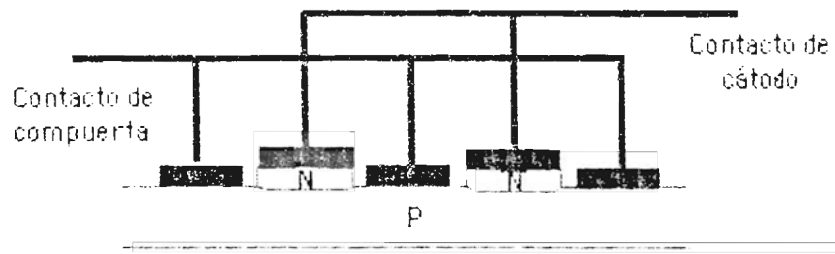
En el estado actual de la tecnología se tiene que:

- 1.- Los PowerMOSFETs son los componentes mas adecuados para aplicaciones que requieren alta frecuencia de conmutación (100kHz o mayor), principalmente fuentes de poder, y conversores de muy alta frecuencia de salida.
- 2.- Los IGBTs son los componentes mas adecuados para aplicaciones de media (decenas de kHz) y baja frecuencia.

# RECTIFICADOR CONTROLADO DE SILICIO APAGADO POR COMPUERTA (GTO).



Símbolo del GTO (Gate Turn Off), resaltando que se trata de un Rectificador Controlado de Silicio (SCR) pero con control bidireccional (encendido y apagado) en la compuerta.

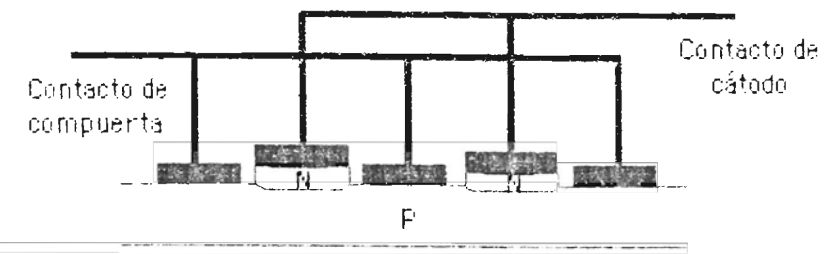


$N^-$

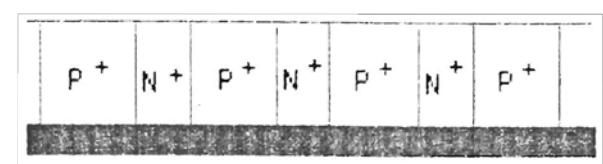
$P^+$

Contacto de ánodo

GTO con dopado de oro



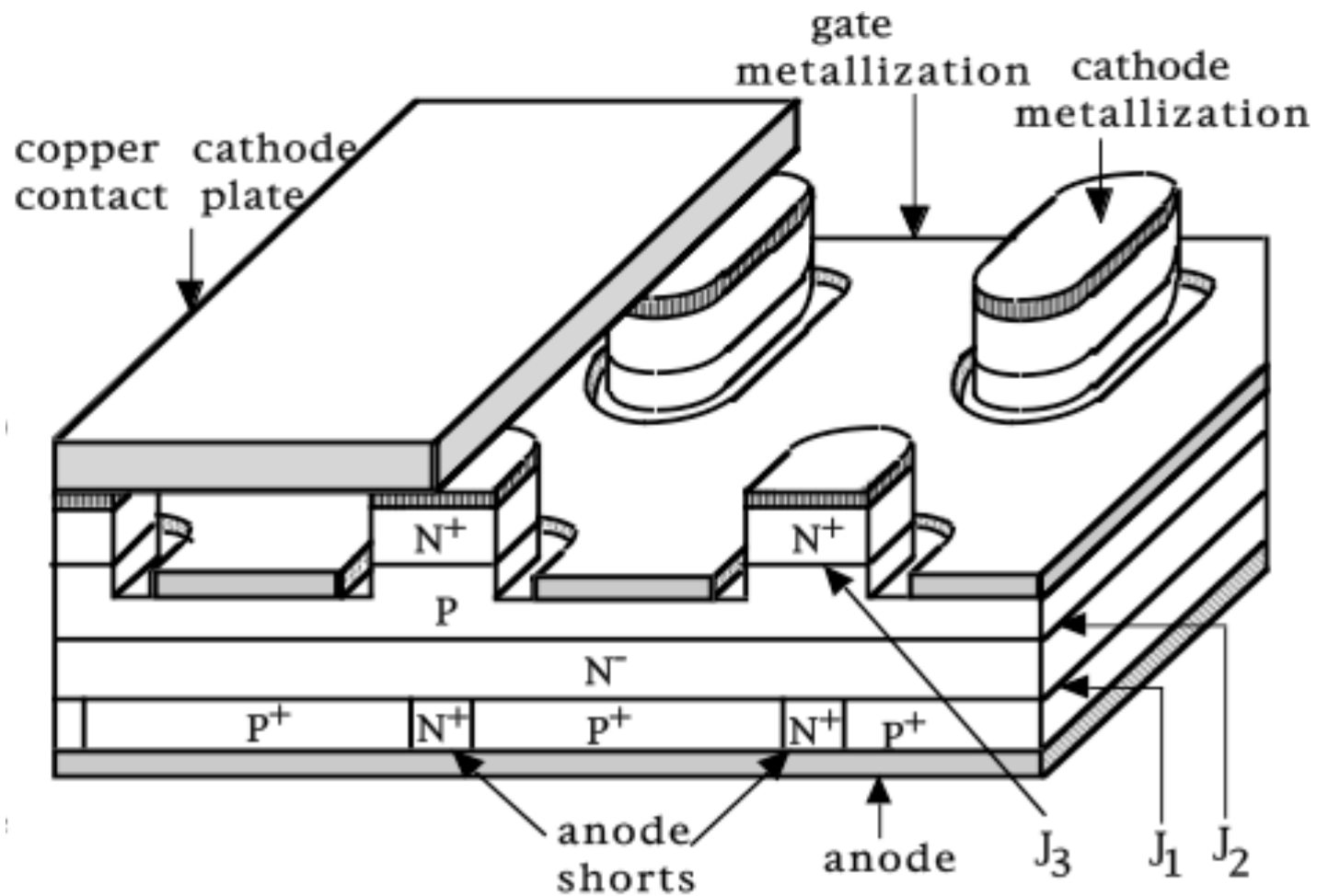
$N^-$



Contacto de ánodo

GTO con "cortocircuito de ánodo"

Corte esquemático de un GTO  
 Izquierda: Con dopado de oro  
 Derecha: Con cortocircuitos de ánodo.



Estructura de un GTO con cortocircuitos de ánodo.

## Características específicas del GTO con cortocircuito de ánodo.

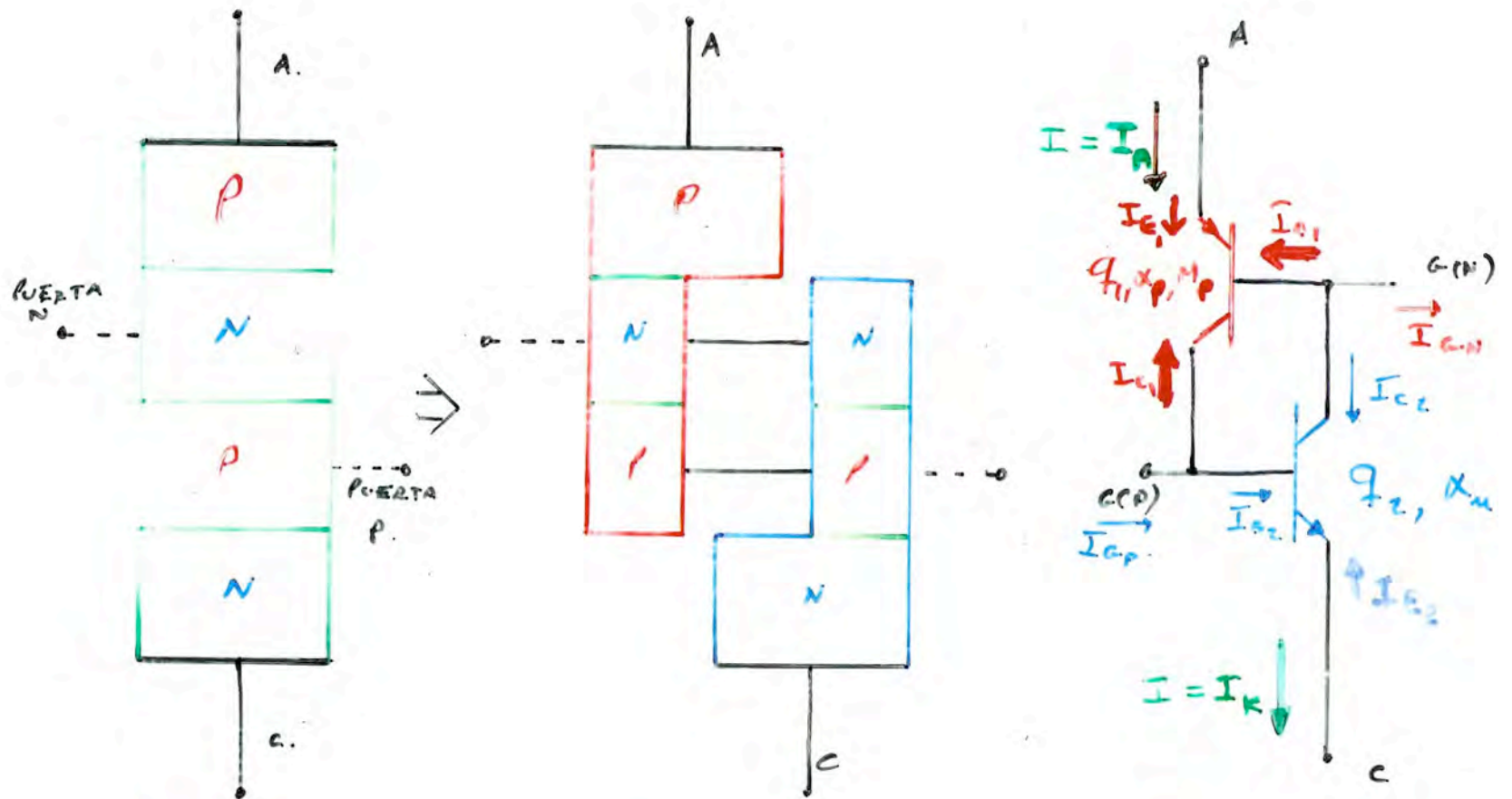
- Estructura altamente inter-digitada en la zonas de compuerta-cátodo para lograr la conmutación más rápida posible.
  - Islas de cátodo para simplificar la conexión con el exterior.
    - Cortos de ánodo, para acelerar el apagado.
    - No hay capacidad de bloquear tensiones inversas.
- (el resto de las características son similares a las de un SCR).

Características específicas del GTO con dopado de oro.

- Estructura altamente inter-digitada en la zonas de compuerta-cátodo para lograr la conmutación más rápida posible.
- Islas de cátodo para simplificar la conexión con el exterior.
  - Capacidad de bloquear tensiones inversas.
- Pérdidas en conducción más elevadas que en los GTOs con cortocircuitos de ánodo.

(el resto de las características son similares a las de un SCR).





Tiristor. Estructura ideal de cuatro capas PNPN (a), corte imaginario (b), modelo equivalente de dos transistores (c)

Ecuación de la corriente ánodo-cátodo según el modelo de los dos transistores

Del circuito:

$$I = I_{E1}$$

$$I_{E1} + I_{B1} + I_{C1} = 0$$

$$I_{C1} = -\alpha_1 I_{E1} - I_{CO1} \text{ (pnp)}$$

$$I_{C2} = -\alpha_2 I_{E2} + I_{CO2} \text{ (npn)}$$

$$I_{B2} = -I_{C1}$$

$$I_{C2} = -I_{B1}$$

$$I_{E2} = -I$$

Operando:

$$I + \alpha_2 I_{E2} - I_{CO2} - \alpha_1 I_{E1} - I_{CO1} = 0$$

$$I - \alpha_2 I - I_{CO2} - \alpha_1 I - I_{CO1} = 0$$

$$I (1 - \alpha_1 - \alpha_2) = I_{CO1} + I_{CO2}$$

$$I = \frac{I_{CO1} + I_{CO2}}{1 - (\alpha_1 + \alpha_2)} = \frac{I_{fuga}}{1 - (\alpha_1 + \alpha_2)}$$

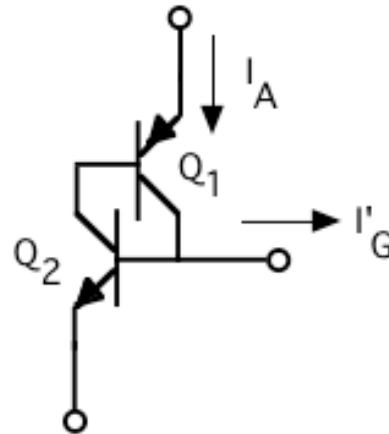
Parámetros de los que depende  $\alpha$

1.- Geometría del dispositivo

2.- Nivel de dopado

3.- Corriente circulante  $I_{AK}$

Apagado por compuerta.



Circuito equivalente de apagado por compuerta

Condición de apagado por compuerta: Extraer suficiente

corriente para lograr que  $I_{B2} < \frac{I_{C2}}{\beta_2}$

Ecuaciones del apagado por compuerta:

$$I_{B2} = \alpha_1 I_A - I'_G$$

$$I_{C2} = (1 - \alpha_1) I_A$$

$$\alpha_1 I_A - I'_G < \frac{(1 - \alpha_1) I_A}{\beta_2} = \frac{(1 - \alpha_1)(1 - \alpha_2) I_A}{\alpha_2}$$

$$I'_G > \frac{I_A}{\beta_{off}}$$

$$\beta_{off} = \frac{\alpha_2}{1 - \alpha_1 - \alpha_2}$$

$\beta_{off}$  es la ganancia de apagado del GTO.

Consideraciones generales sobre el apagado por compuerta.

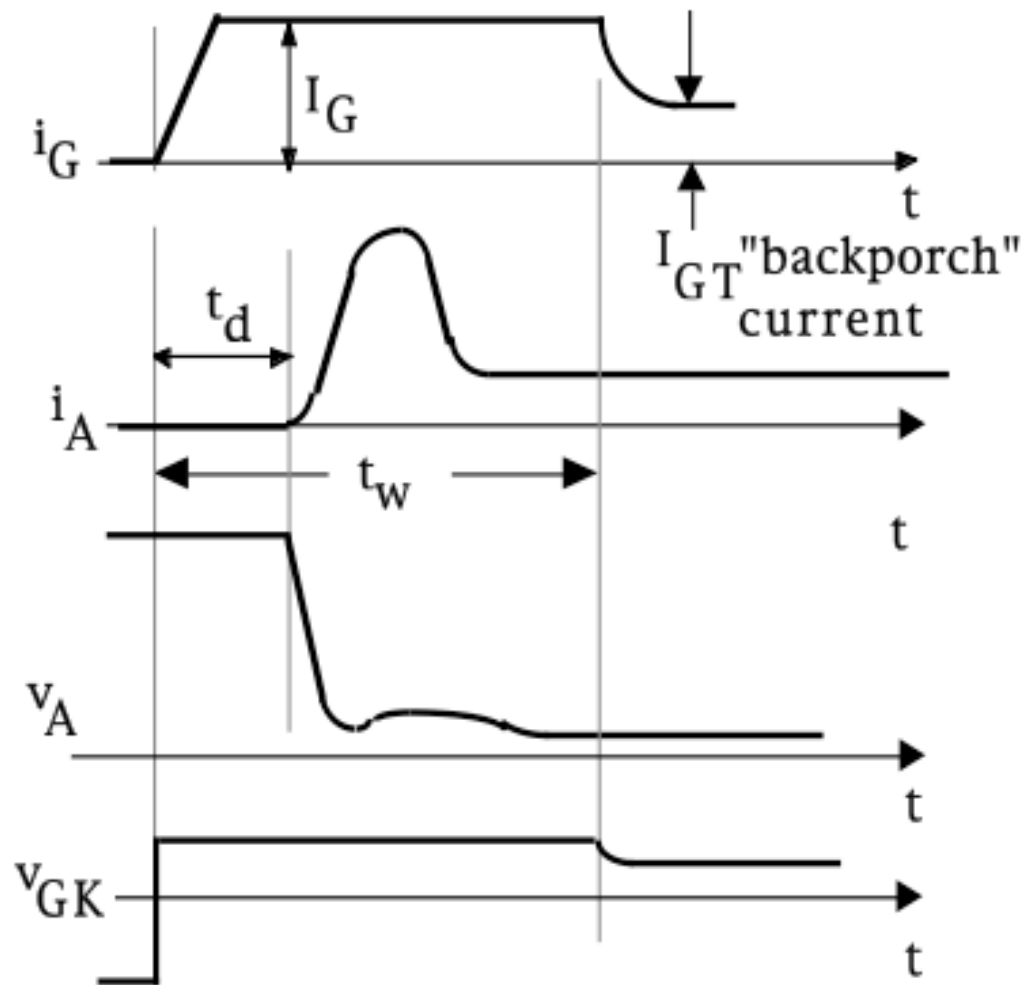
$\beta_{off}$  elevada requiere  $\alpha_2 \approx 1$ ,  $\alpha_1 \ll 1$

1.- Hacer  $\alpha_1 \ll 1$  requiere:

- a.- Base de  $Q_1$  ancha (esto además aumenta la tensión de bloqueo directa).
- b.- Dopado bajo en la base de  $Q_1$  (esto aumenta las pérdidas en conducción).

2.- Hacer  $\alpha_2 \approx 1$  requiere:

- a.- Base de  $Q_2$  estrecha
- b.- Alto dopado en la región  $E_2$



Características de encendido del GTO

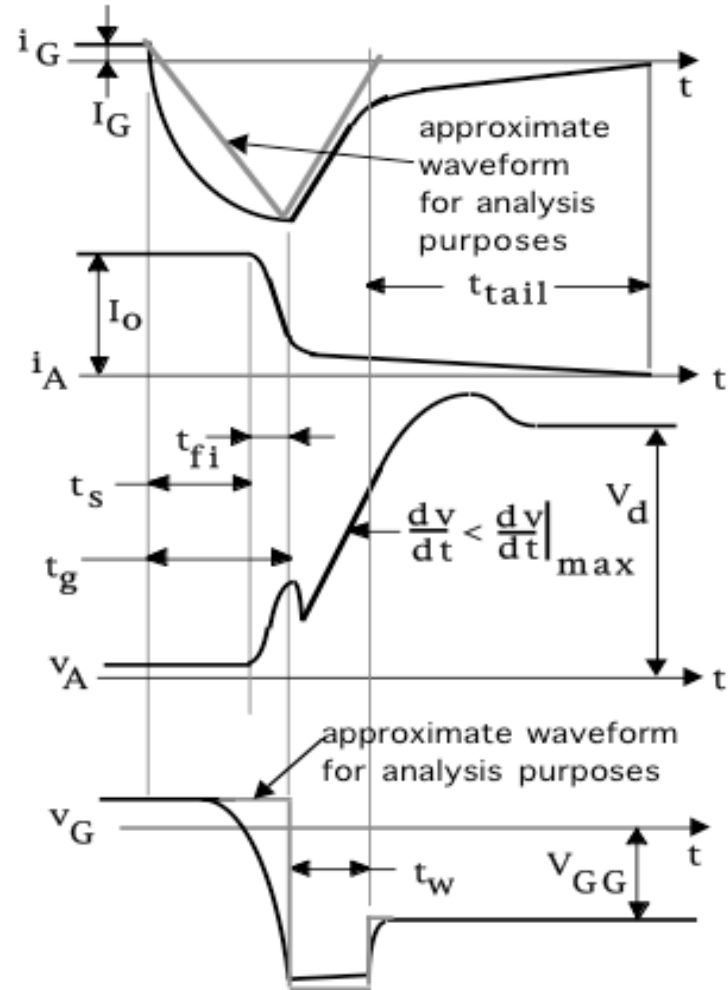


$i_g$ : valor pico de la corriente de encendido necesario para máxima velocidad de respuesta.

$i_{gt}$ : corriente de sostenimiento. Debe mantenerse durante todo el intervalo de encendido.

$t_d$ : tiempo de retardo. Durante este tiempo se acumulan portadores en la base hasta alcanzar el nivel necesario para iniciar la avalancha de encendido.

$t_w$ : duración del pulso de encendido.



GTO características de apagado.

$I_o$ : Corriente de ánodo inicial, igual a la corriente de carga.

$i_g$ : corriente de compuerta de sostenimiento

$t_s$ : tiempo de almacenamiento. Tiempo requerido para extraer portadores y llevar las junturas a la condición donde empieza a romperse la avalancha de conducción.

$t_{fi}$ : inicio del intervalo de apagado. La corriente de ánodo cae rápidamente mientras la corriente de carga se transfiere al condensador auxiliar de apagado. El voltaje ánodo-cátodo sube rápidamente debido a la inductancia parásita e el circuito auxiliar de apagado.

$t_w$ : la juntura de compuerta entra en avalancha inversa. La corriente de base inversa sigue retirando portadores en exceso. Al reducirse la corriente de base se reduce la velocidad de caída de la corriente de ánodo.

$t_{tail}$ : la juntura de compuerta bloquea, los portadores atrapados se reducen por recombinación y la corriente de ánodo cae lentamente hasta cero. El circuito auxiliar de apagado controla la velocidad de subida ( $dv_{ak}/dt$ ) de la tensión de ánodo para asegurar que el GTO no se re-dispara. La mayor parte de las pérdidas de apagado ocurren en este intervalo.

## Especificaciones de voltaje (además de las definidas para los diodos)

$V_{DSM}$  = Voltaje directo no repetitivo máximo

$V_{DRM}$  = Voltaje directo repetitivo máximo

$V_{DWM}$  = Voltaje directo de trabajo máximo

$V_F$  = Voltaje directo a temperatura y corriente nominales.

$dV_D/dt$  = Velocidad de variación de voltaje que produce el disparo del dispositivo.

## Especificaciones de corriente

$I_{FRM}$  = Corriente pico repetitiva

$I_{FSM}$  = Corriente pico no repetitiva

$I_{FAV}$  = Valor promedio de la corriente directa

$I_{FRMS}$  = Valor rms de la corriente directa

$I_R$  = Corriente de fuga a temperatura y voltaje inverso nominales.

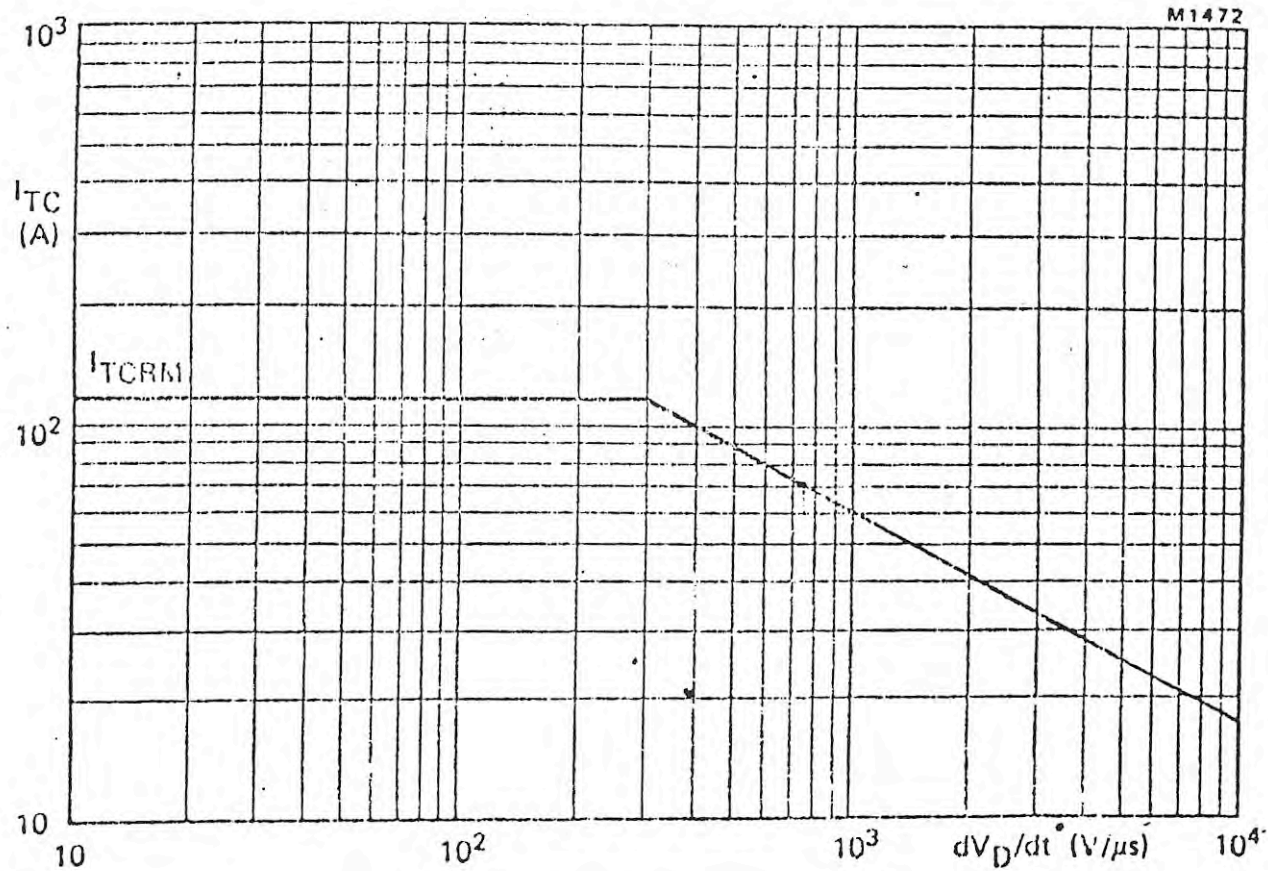
Limitación del  $\frac{dV_{AK}(t)}{dt}$  reaplicado en un GTO en función de la corriente Ak conmutada,  $I_{TC}$

En general el máximo  $\frac{dV_{AKM}(t)}{dt}$  que puede ser reaplicado en sentido directo sobre un GTO que se ha conmutado en apagado por medio de la compuerta mientras la tensión AK sigue siendo positiva esta inversamente relacionado con la cantidad de corriente AK que fue interrumpida en la conmutación de apagado.

Si el  $\frac{dV_{AK}(t)}{dt}$  reaplicado supera el valor máximo especificado por el fabricante para la corriente conmutada,  $I_{TC}$ , el GTO vuelve a entrar en conducción, lo que en general puede ocasionar que se produzca una falla catastrófica por corto circuito en el equipo.

La figura muestra una curva típica de relación corriente AK conmutada vs.  $\frac{dV_{AK}(t)}{dt}$  máximo permisible



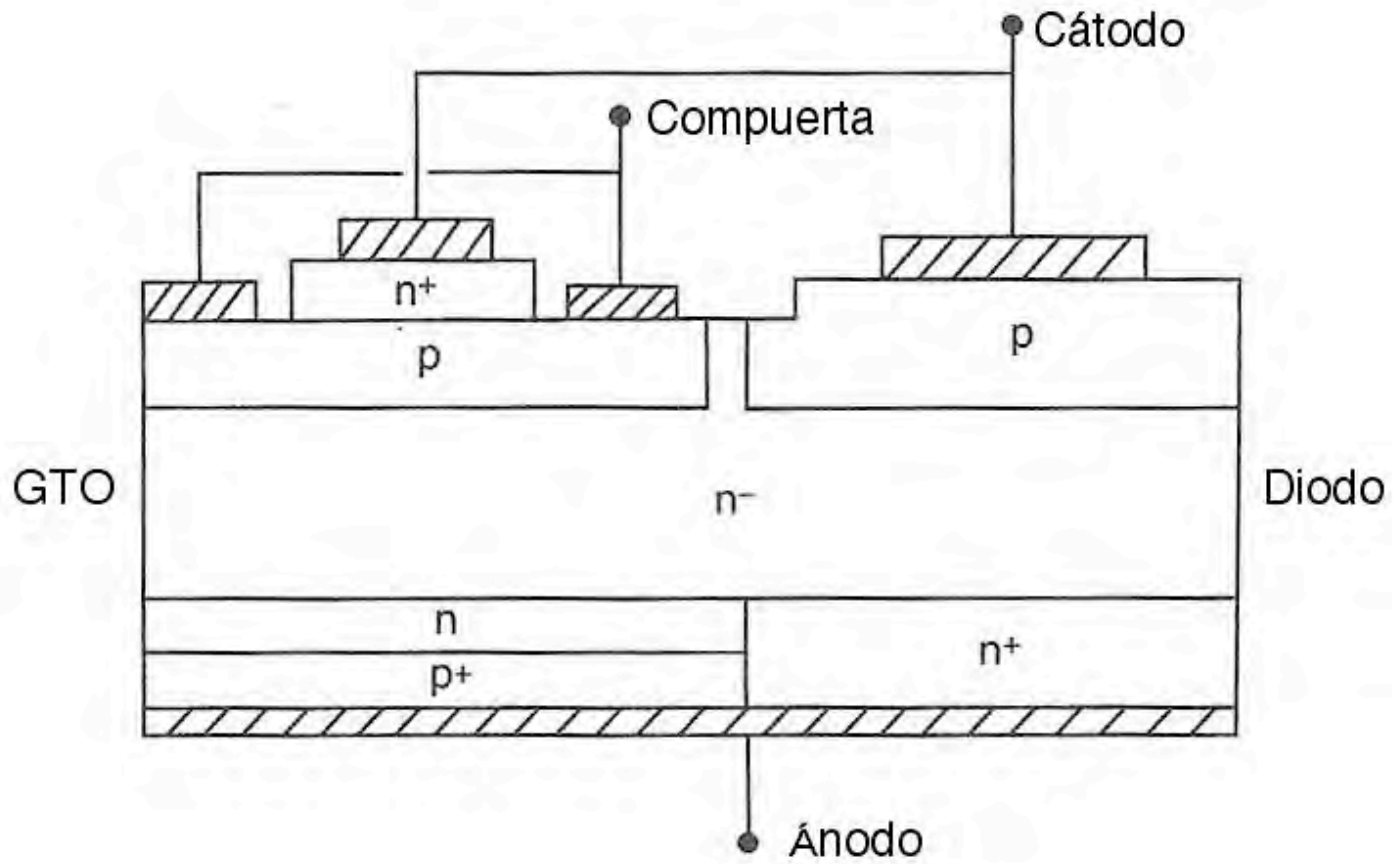


Corriente conmutable de ánodo,  $I_{TC}$ , vs.  $dV/dt$  reaplicado permisible.

IGCT (Integrated Gate-Commutated Thyristor)

Los IGCT son dispositivos tipo GTO introducidos al mercado por la compañía ABB.

Se diferencian de los GTO convencionales porque en la estructura del semiconductor esta integrado un diodo de conducción inversa, y porque el dispositivo semiconductor, encapsulado en un montaje tipo hockey puk, esta montado directamente en un circuito impreso en el cual se haya también los circuitos de manejo de compuerta tanto de encendido como de apagado, lo que permite optimizar la respuesta del dispositivo híbrido en conmutación.



Estructura de un IGCT.

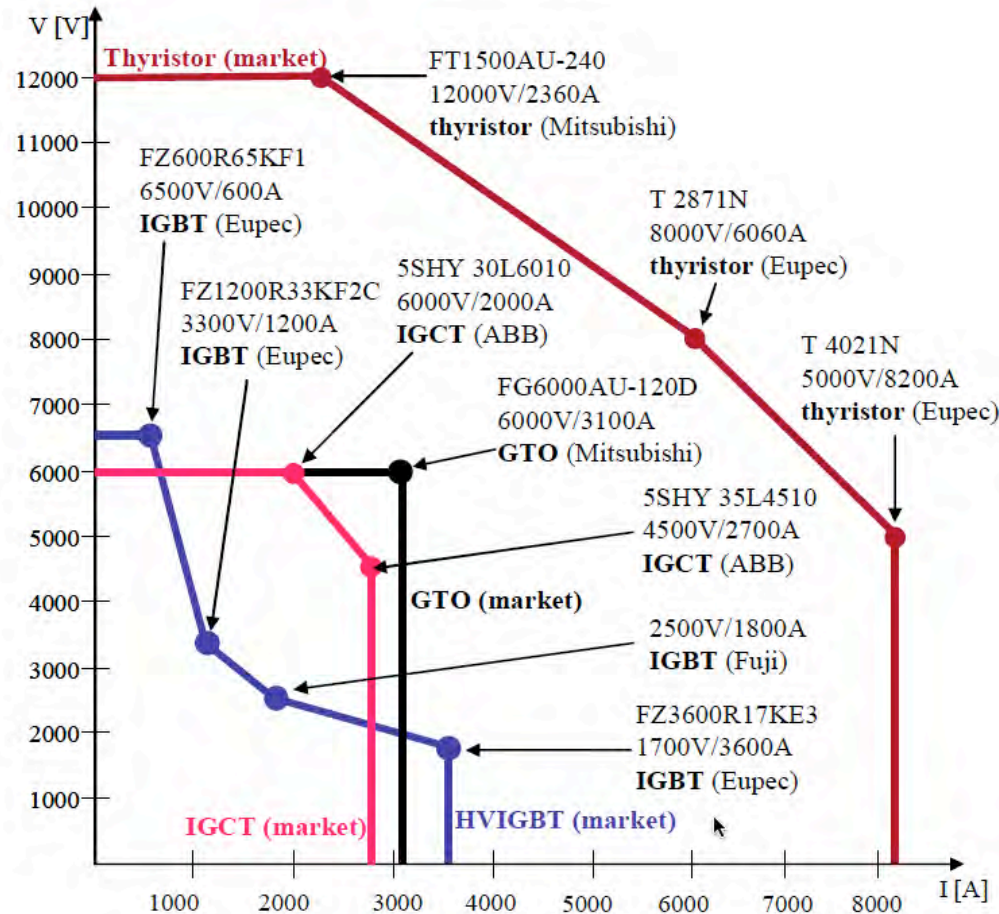


IGCT comercial, modelo 5SHY 55L4500.

## Campo de aplicación.

Los GTOs y los IGCTs son los dispositivos electrónicos de control de potencia de conmutación controlada mas poderosos existentes actualmente en el mercado.

Su nicho son las aplicaciones de muy alta potencia, usualmente también a muy alta tensión, donde solo ellos son capaces de desempeñarse, y donde su baja velocidad de conmutación debe ser aceptada porque no existen sustitutos válidos.



El mercado de los dispositivos de control de potencia para aplicaciones de muy alta potencia.

Nota: Los SCR son dispositivos controlados solo en encendido.